

Навоийский Государственный Горный Институт
“Энерго - механический” факультет
Кафедра “Автоматизация и управление”

“Допущен к защите по
выпускной работе”

“ _____ ” _____ 2018 г

Зав кафедрой _____ доц. Жумаев О. А

ВЫПУСКНАЯ КВАЛИФИКАЦИОННАЯ РАБОТА
Расчетная - пояснительная записка

**Тема: Разработка цифровых тюнеров приём и обработки аналоговых
сигналов**

Выпускник: Собиров Шокир Турсунович

Руководитель выпускной работы: Эшмуродов З.О

Рецензент:

Норма контроля

Навои - 2018 г

НАВОЙСКИЙ ГОРНО-МЕТАЛЛУРГИЧЕСКИЙ КОМБИНАТ
НАВОЙСКИЙ ГОСУДАРСТВЕННЫЙ ГОРНЫЙ ИНСТИТУТ
ЭНЕРГО МЕХАНИЧЕСКИЙ ФАКУЛЬТЕТ
КАФЕДРА «АВТОМАТИЗАЦИЯ И УПРАВЛЕНИЕ»

Направление: 5311000 «Автоматизация и управление технологическими процессами и производствами»

(По отраслям)

«УТВЕРЖДАЮ»

Зав. каф. доц. Жумаев О. А.
«___» _____ 2018 г.

ЗАДАНИЕ НА ВЫПУСКНУЮ РАБОТУ

Студент Собиров Шокир Турсунович

1. Тема выпускной работы **Разработка цифровых тюнеров приём и обработки аналоговых сигналов**

2. Срок сдачи выпускной работы _____

3. Исходные данные для проектирования _____

4. Содержание расчетно-пояснительной записки (с указанием рассматриваемых разделов)

5. Содержание графической части (с указанием обязательных чертежей) _____

6. Консультанты по разделам выпускной работы

№	Тема раздела	ФИО консультанта	Подпись, дата	
			Задание выдал	Отметка о выполнении
1.				
2.				
3.				
4.				
5.				
6.				
7.				

7. График выполнения выпускной работы

№	Наименование разделов выпускной работы	Срок выполнения (дата)	Отметка о проверки
1.	Введение		
2.	Технологическая часть		
3.	Функциональная часть		
4.	Расчетная часть		
5.	Техника безопасности		
6.	Экономическая часть		
7.	Заключение		
8.	Список использованной литературы		
9.	Копия выпускной квалификационной работы		
10.	Получение внешних и внутренних рецензии		
11.	Предварительная защита выпускной квалификационной работы		
12.	Защита выпускной квалификационной работы		

Дата выдачи задания «__» _____ 2018 г.

Руководитель выпускной работы: _____
(ФИО) (подпись)

Задание принял: _____
(ФИО) (подпись)

Содержание

Введение

1. Анализ технического задания

2. Специальный раздел

2.1. Принцип функционирования схемы

2.2. Описание электрической принципиальной схемы

2.3. Выбор и обоснование применения элементной базы

3 Конструкторско – технологический раздел

3.1. Выбор и определение типа платы, ее технологии изготовления, класса точности, габаритных размеров, материала, толщины, шага координатной сетки

3.2. Описание технологии производства

3.2.1 .Резка заготовок

3.2.2. Образование базовых отверстий

3.2.3. Подготовка поверхности заготовок

3.2.4. Нанесение рисунка

3.2.5. Нанесение защитного лака

3.2.6. Сверление отверстий

3.2.7. Химическая металлизация

3.2.8. Удаление защитного лака

3.2.9. Гальваническая затяжка

3.2.10. Электролитическое меднение и нанесение защитного покрытия

3.2.11. Снятие фоторезиста

3.2.12. Травление меди с пробельных мест

3.2.13. Осветление печатной платы

3.2.14. Оплавление металлорезиста

3.2.15. Механическая обработка по контуру

3.2.16. Маркировка плат

3.2.17. Нанесение защитного покрытия

3.2.18. Окончательный контроль

3.3. Конструкторский расчет элементов печатной платы

3.4. Расчет параметров проводящего рисунка с учетом технологических погрешностей получения защитного рисунка

3.5. Расчет проводников по постоянному току

3.6. Расчет проводников по переменному току

3.7. Расчет технологичности

3.8. Расчет надежности

4. Техника безопасности

5. Экономическая часть

Заключение

6. Список использованной литературы

Приложение 1 Перечень элементов

2 Маршрутная карта

Введение.

Спутниковое телевидение – область техники связи, занимающаяся вопросами передачи телевизионных программ от передающих земных станций к приемным с использованием искусственных спутников земли (ИСЗ) в качестве активных ретрансляторов. Спутниковое вещание является сегодня самым экономичным, быстрым и надежным способом передачи ТВ сигнала высокого качества в любую точку обширной территории. К преимуществам СТВ относятся также возможность использования сигнала неограниченным числом приемных установок, высокая надежность ИСЗ, небольшие затраты и их независимость от расстояния между источником и потребителем.

Важной проблемой в приемных установках СТВ является возможность автоматического управления ими. Решить эту проблему можно с помощью микропроцессорных устройств.

Использование микроэлектронных средств в изделиях производственного и культурно-бытового назначения не только приводит к повышению технико-экономических показателей изделий (стоимости, надежности, потребляемой мощности, габаритных размеров) и позволяет многократно сократить сроки разработки, отодвинуть сроки «морального старения» изделий, но и придает им принципиально новые потребительские качества (расширенные функциональные возможности).

Использование микропроцессоров в системах приема обеспечивает достижение высоких показателей эффективности при столь низкой стоимости, что микропроцессорам, видимо, нет разумной альтернативной элементарной базы для построения управляющих и/или регулирующих систем.

1. Анализ технического задания.

1. Основание для разработки.

Основанием для разработки является задание на дипломный проект.

2. Цель и назначение разработки.

Целью данного проекта является, модернизация управляющего блока тюнера.

3. Источник разработки.

Источником разработки является схема электрическая принципиальная.

4. Технические требования. Устройство должно:

4.1. Формировать 3 аналоговых сигнала управления в блоки настройки видео, звука, поляризации со следующими параметрами соответственно:

а) Величина изменения напряжения на выходе от 0 до 9 В, шаг изменения в пределах от $\Delta U_{\min}=8$ мВ до $\Delta U_{\max}=10$ мВ;

б) шкала изменения напряжения на выходе от 0 до 9 В, шаг изменения должен находиться в пределах от $\Delta U_{\min}=60$ мВ до $\Delta U_{\max}=80$ мВ;

в) шкала изменения напряжения на выходе от 0 до 4,4 В, шаг изменения напряжения должен находиться в пределах от $\Delta U_{\min}=20$ мВ до $\Delta U_{\max}=25$ мВ;

4.2. Выдавать сигналы дискретного управления (8 сигналов).

4.3. Принимать сигналы управления и состояния блоков тюнера.

4.4. Выдавать дискретные сигналы в блок индикации для визуального контроля номера канала от «00» до «99».

4.5. Обеспечивать организацию часов реального времени с выдачей показаний на экран по запросу пользователя.

4.6. Обеспечивать выдачу сигналов в блок экранной графики.

4.7. Должно обеспечивать сохранность информации в ОЗУ и информации о реальном времени при пропадании напряжения сети.

4.8. Устройство должно обеспечивать прием и обработку сигналов от передатчика системы дистанционного управления.

4.9. $U_{\text{пит}}=220$ В (187 ÷ 242 В) 50 Гц. $P_{\text{пот}}=50$ Вт.

4.10. Диапазон рабочих частот: 0,95 ÷ 1,75 ГГц.

5. Требования к надежности.

Среднее время наработки на отказ – не менее 20000 часов.

6. Требования к уровню унификации и стандартизации.

Максимально использовать стандартные и унифицированные детали и изделия.

7. Требования безопасности обслуживания.

Руководствоваться общими требованиями техники безопасности к аппаратуре ГОСТ 12.2.007-75.

8. Условия эксплуатации.

Климатическое исполнение УХЛ 3.1. ГОСТ 15150-69.

Предельные климатические условия:

влажность 93 % при $T=25^{\circ}\text{C}$, $T=-40^{\circ}\text{C}$.

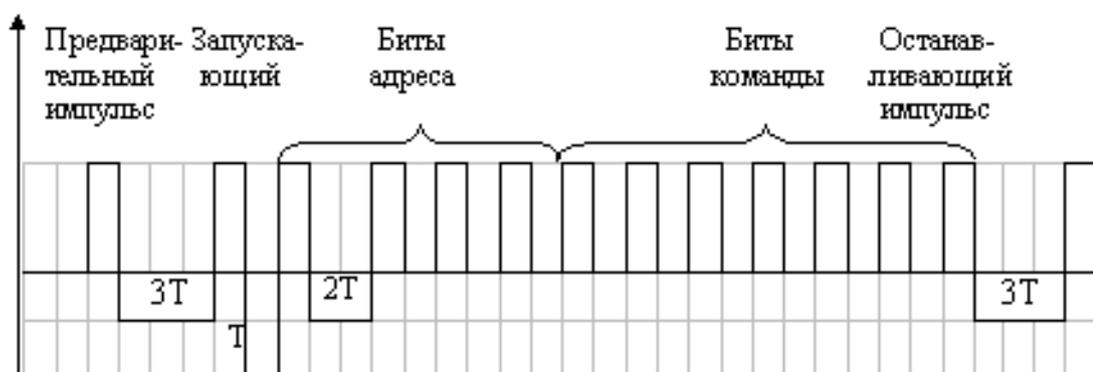
2. Специальный раздел.

2.1. Принцип функционирования схемы.

Схема дистанционного управления (ДУ) генерирует последовательность коротких импульсов ИК излучения, в соответствии с нажатой кнопкой на панели ДУ. Каждая последовательность состоит из 14 импульсов, из которых 11 импульсов информационных, а также предварительный, запускающий и останавливающий импульсы. С помощью 11 информационных импульсов, мы передаем сигнал ДУ, который представляет собой десяти битовое слово. Его четыре первых бита, отведены для передачи адреса, а остальные для передачи команды. Таким образом, можно сформировать 16 групп адресов по 64 команды в каждой (в нашем случае будем использовать 16 команд с одним строго определенным адресом).

Двоичная информация каждого бита определяется длительностью интервалов между импульсами. Логическому «0» соответствует основной интервал времени T , логической «1» – $2T$.

Временной интервал между предварительным и запускающим импульсами – $3T$, между запускающим и первым информационным – T , между последним информационным и останавливающим – $3T$.



Данная информация поступает в процессор, функции которого:

- 1)Принять сигналы ДУ;
- 2)Выделить биты команды;
- 3)Определить какой кнопке ДУ соответствует данная команда;
- 4)Обеспечить выполнение данной команды, управляя и синхронизируя деятельностью всего устройства управления.

Как известно процессор выполняет все действия согласно программе, которая хранится в ПЗУ. Вопросы записи программы в ПЗУ в данном случае рассматриваться не будут. Значит, для функционирования процессору необходимо считывать информацию (программу), которая хранится в ПЗУ. Для этого процессор соединен с ПЗУ тремя шинами:

- 1) Шиной адреса;
- 2) шиной данных;
- 3) шиной управления.

Для считывания информации из ПЗУ необходимо выполнить следующие действия:

- 1) обеспечить стабильность уровней сигналов на адресной шине;
- 2) подготовить шину данных для приема данных в микропроцессор;
- 3) после шагов 1 и 2 активировать шину управления чтением из памяти.

Значит, микропроцессор обрабатывает сигналы ДУ, согласно программе, которая хранится в ПЗУ.

Так как в процессе выполнения программы будут формироваться данные, которые понадобятся для дальнейшего функционирования схемы устройства управления, то нужно предусмотреть дополнительную область памяти, где эти данные будут храниться, и откуда при необходимости будут считываться. Для этого в данной схеме используется ОЗУ.

Отличительной особенностью ОЗУ от ПЗУ является то, что данные из ОЗУ могут не только считываться, но и записываться в ОЗУ.

Для сопряжения микропроцессора и ОЗУ используются те же 3 шины:

- 1) шина адреса;
- 2) шина данных;
- 3) шина управления.

Считывание данных из ОЗУ аналогично считыванию данных из ПЗУ, а для записи необходимо выполнить следующие действия:

- 1) на адресной шине должен быть активирован адрес памяти (т.е. адрес ячейки, куда записываются данные);
- 2) на шину данных должны поступить данные из микропроцессора;
- 3) после осуществления действий 1 и 2 на линию записи в память шины управления должен поступить импульс разрешения записи.

Вывод: Микропроцессор обрабатывает сигналы ДУ и «принимает» решения согласно программе, хранящейся в ПЗУ. Данные, которые появляются в процессе выполнения программы, хранятся в ОЗУ.

Таким образом, на уровне блок-схемы рассмотрены 4 блока устройства управления, их функции и сопряжения между собой.

Более подробное описание организации соединения ДУ и микропроцессора, микропроцессора и ОЗУ, микропроцессора и ПЗУ будет рассмотрено ниже.

Для лучшего понимания функционального назначения остальных блоков устройства управления сначала познакомимся с классификацией сигналов, поступающих с ДУ:

- 1) сигналы ДУ, в соответствии с которыми происходит включение необходимого канала с последующей настройкой на нужную частоту видео, звука и настройкой на соответствующую поляризацию. Если на нужном канале уже произведена настройка на нужную частоту видео и звука и настройка на

соответствующую поляризацию, эти данные хранятся в ОЗУ и считываются при включении соответствующего канала.

2) сигналы ДУ, которыми можно управлять часами реального времени с будильником и календарем.

3) сигнал ДУ, которым можно выключить систему в целом.

Значит необходимо, чтобы устройство управления, анализируя сигналы с ДУ согласно программе, хранящейся с ПЗУ, выполняло следующие функции:

1) выдавало аналоговые сигналы в блоке настройки видео, звука и поляризации.

Для этого необходимо обеспечить сопряжение периферийных устройств с шиной данных устройства управления и преобразовать цифровые сигналы в аналоговые. В качестве устройства, выполняющего данные функции, будем использовать программное устройство В/В параллельной информации (содержит 3 выходных канала) и 3 цифро-аналоговых преобразователя. Таким образом, на выходе ЦАП будем иметь аналоговый сигнал пропорциональный коду на входе соответствующего канала. В последствии этот сигнал можно использовать в блоках настройки видео, звука, поляризации.

2) выдавало сигналы в блок индикации для визуального контроля.

Для этого в данном устройстве управления необходимо предусмотреть блок, который будет фиксировать сигналы, поступающие по шине данных в соответствующие моменты времени.

3) обеспечивало организацию часов реального времени с будильником и календарем с последующей подачей сигналов в блок экранной графики и процессор.

Для этого необходимо в устройстве управления использовать таймер, выполняющий данные функции.

4) обеспечить выдачу и прием сигналов в остальные блоки тюнера.

Для этого необходимо предусмотреть блок, согласующий внутреннюю шину данных устройства управления с внешними блоками тюнера в соответствующие моменты времени.

2.2. Описание электрической принципиальной схемы.

Микропроцессор 1821ВМ85.

На рисунке 1 показана структурная схема ЦП 1821ВМ85.

ЦП организован вокруг своей внутренней шины данных, с которой соединены накопитель, арифметико-логическое устройство, регистр кода операций и содержащий 8-битовые и 16-битовые регистры массив регистров.

Хотя ЦП 1821ВМ85 это 8-битовая ЭВМ, 16-битовые регистры нужны для адресации памяти (можно адресовать 65536 ячеек). Микропроцессор содержит устройство управления и синхронизации, которые дирижируют движением сигналов во внутренней шине данных и по внешним линиям

управления в соответствии с выходными сигналами дешифратора кода операций. Для него требуется источник питания с напряжением 5 В.

Микропроцессор имеет 18 8-разрядных регистров. Регистры МП имеют следующее назначение:

Обозначение	Регистр	Содержимое
A	аккумулятор	8 разрядов
PC	счетчик команд	16-разрядный адрес
BC, DE, HL	Регистры общего назначения, HL-указатель данных	6 8-разрядных, 3 16-разрядных
SP	указатель стека	16-разрядный адрес
F	регистр флажков	5 флажков (8 разрядов)

В МП использована мультиплексная шина данных. Адрес передается по двум шинам: старший байт адреса – по шине адреса, а младший байт адреса – по шине данных. В начале каждого машинного цикла младший байт адреса поступает на ШД. Этот младший байт может быть зафиксирован в любом 8-разрядном фиксаторе посредством подачи сигнала отпирания фиксатора адреса (ALE). В остальное время машинного цикла шина данных используется для передачи данных между ЦП и памятью или устройствами ввода/вывода.

ЦП вырабатывает для шины управления сигналы \overline{RD} , \overline{WR} , S_0 , S_1 и IO/M. Кроме того, он же выдает сигнал подтверждения прерываний INTA. Сигнал HOLD и все прерывания синхронизируются с помощью внутреннего генератора тактовых импульсов. Для обеспечения простого последовательного интерфейса в МП предусмотрены линия последовательного ввода данных (SOD). МП имеет всего 5 входов для подачи сигналов прерываний: INTR, RST5.5, RST6.5, RST7.5. и TRAP.

Сигнал INTR имеет такое же назначение, как и сигнал INT в МП 580BM80. Каждый из входов RST5.5, RST6.5, RST7.5. может программно маскироваться.

Адресная шина микропроцессора 1821ВМ85.

В МП 1821ВМ85 используется принцип «временного мультиплексирования» функций выводов, когда одни и те же выводы в разные моменты времени представляют разные функции. Это позволяет реализовать ряд дополнительных функций при тех же 40 выводах в корпусе МП. Восемь мультиплексированных выводов играют роль шины данных, либо младших разрядов адресной шины. Необходимо «фиксировать» логические состояния выводов $AD_0 \div AD_7$ МП в моменты, когда они функционально представляют адресные разряды $A_0 \div A_7$. Для этого необходимо точно знать, когда на этих выводах отображается адресная информация. В корпусе МП существует специальный вывод N 30, обозначенный ALE – открытие фиксатора адреса, сигнал на котором в нормальном состоянии соответствует логическому «0». Если информация на выводах $AD_0 \div AD_7$ (N 12 ÷ 19), является адресной $A_0 \div A_7$, то ALE переводится в состояние логической «1». При переходе ALE из состояния логической «1» в состояние логического «0» информация на $AD_0 \div AD_7$ должна быть зафиксирована. Отметим что для стробирования адресной информации от МП может быть использован любой фиксатор. Единственная предосторожность, которую необходимо соблюдать при использовании фиксаторов, заключается в согласовании нагрузки по току для выводов $AD_0 \div AD_7$ МП 1821ВМ85 и входов фиксатора во избежание их перегрузки, т.е. необходимо убедиться, что ток на входе используемого фиксатора не является слишком большим для МП. В качестве фиксатора будем использовать регистр, тактируемый сигналом ALE от микропроцессора.

Регистр – это линейка из нескольких триггеров. Можно предусмотреть логическую схему параллельного отображения на выходах состояния каждого триггера. Тогда после заполнения регистра от параллельных выводов, по команде разрешения выхода, накопленное цифровое слово можно отобразить поразрядно сразу на всех параллельных выходах.

Для удобства поочередной выдачи данных от таких регистров (буферных накопителей) в шину данных процессора параллельные выходы регистров снабжаются выходными буферными усилителями, имеющими третье, разомкнутое Z состояние.

Микросхема 1533ИР22 – восьмиразрядный регистр – защелка отображения данных, выходные буферные усилители которого имеют третье Z – состояние. Пока напряжение на входе №11 высокого уровня, данные от параллельных входов отображаются на выходах. Подачей на вход № 11 напряжения низкого уровня, разрешается запись в триггеры нового восьмибитового байта. Если на вход № 1 подать напряжение высокого уровня, выходы микросхемы переходят в 3-е Z состояние.

Таким образом, с помощью микросхемы 1533ИР22 мы фиксируем адресную информацию, поступающую от МП.

Шина данных микропроцессора 1821ВМ85.

Шина данных в отличие от шины адреса является двунаправленной. Значит необходимо предусмотреть буфер, который по соответствующим сигналам управления от МП будет пропускать данные как к МП, так и от него. В качестве двунаправленного буфера будем использовать микросхему 1533 АП6.

Микросхема 1533 АП6 содержит 8 ДНШУ с тремя состояниями выводов, два входа разрешения E_{AB} - №1 (переключение направления каналов) и \overline{EO} - №19 (перевод выхода канала в состояние Z).

Таблица истинности.

\overline{EO}	E_{AB}	$A_{\text{ит}}$	$B_{\text{ит}}$
H	H	$A \leftrightarrow B$	Вход
H	B	Вход	$B \leftrightarrow A$
B	x	Z	Z

В качестве управляющих сигналов будем использовать сигналы \overline{RD} ; EN. Если сигнал \overline{RD} подать на вход №1 микросхемы 1533 АП6, то при

$\overline{RD} = \langle 0 \rangle$ направление передачи информации $B \leftrightarrow A$

$\overline{RD} = \langle 1 \rangle$ направление передачи информации $A \leftrightarrow B$

Подача сигнала EN на вход № 19 микросхемы 1533 АП6, при котором выходы переходят в третье Z состояние, будет рассмотрена ниже.

}	2	AO	ΔF \leftrightarrow			
	3	A1		B0	18	$U_{\sigma} = 5B$
	4	A2		B1	17	№ 20 - Уп
	5	A3		B2	16	№ 10 - ЗЕМЛЯ
	6	A4		B3	15	
	7	A5		B4	14	
	8	A6		B5	13	
	9	A7		B6	12	
	1	E_{AB}		B7	11	
	19	\overline{OE}				

Генератор тактовых импульсов для микропроцессора 1821 ВМ85.

Схема генератора тактовых импульсов микропроцессора 1821ВМ85 содержится в самом микропроцессоре. Достаточно подключить кварцевый резонатор к выводам № 1 и № 2 МП. Кварцевый резонатор может иметь любую частоту колебаний в диапазоне от 1 до 6 МГц. Эта частота делится пополам, и соответствующие импульсы используются в МП. На рисунке 2 показана схема подключения кварцевого резонатора, в результате чего обеспечивается синхронизация МП 1821ВМ85.

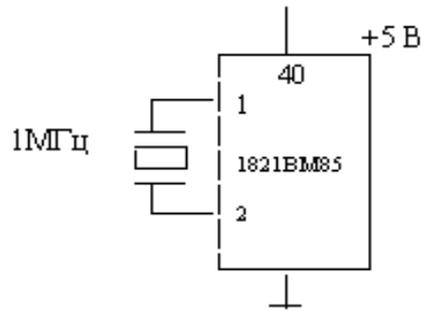


Рисунок 2.

Оперативные запоминающие устройства.

ОЗУ предназначены для записи, хранения и считывания двоичной информации. Структурная схема представлена на рисунке 3.

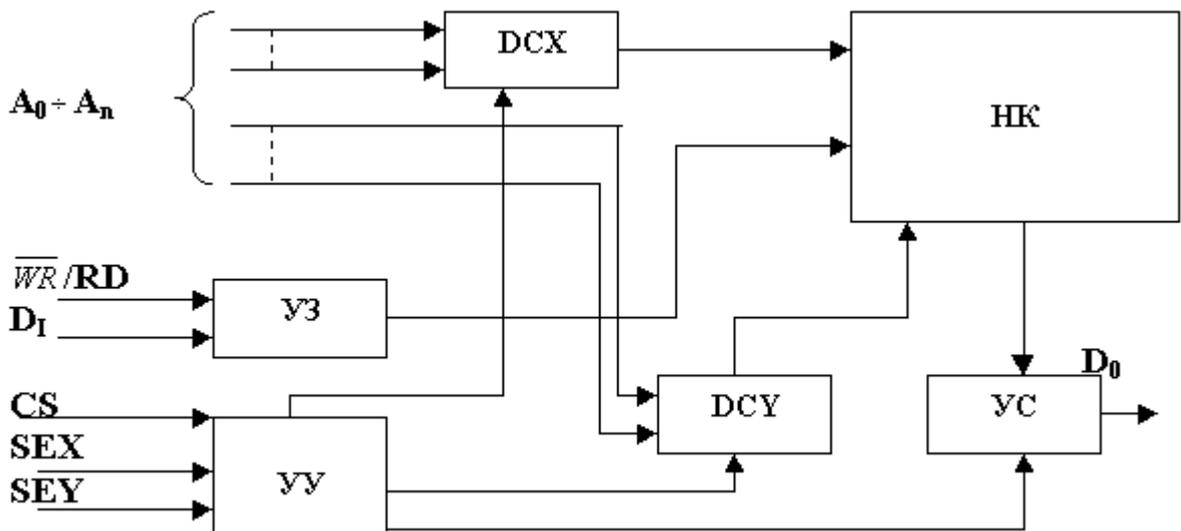


Рисунок 3

НК – накопитель; DCX, DCY – дешифраторы строк и столбцов; УЗ – устройство записи, УС – устройство считывания, УУ – устройство управления.

Т.к. ОЗУ организовано как 2Кx8, значит необходимо использовать $A_0 \div A_{10}$ адресных линий и $D_0 \div D_7$ линий шины данных.

Для управления функционированием схемы используется 3 вывода:

- 1) \overline{WE}/RE - № 21
- 2) CE - № 18
- 3) OE - № 20

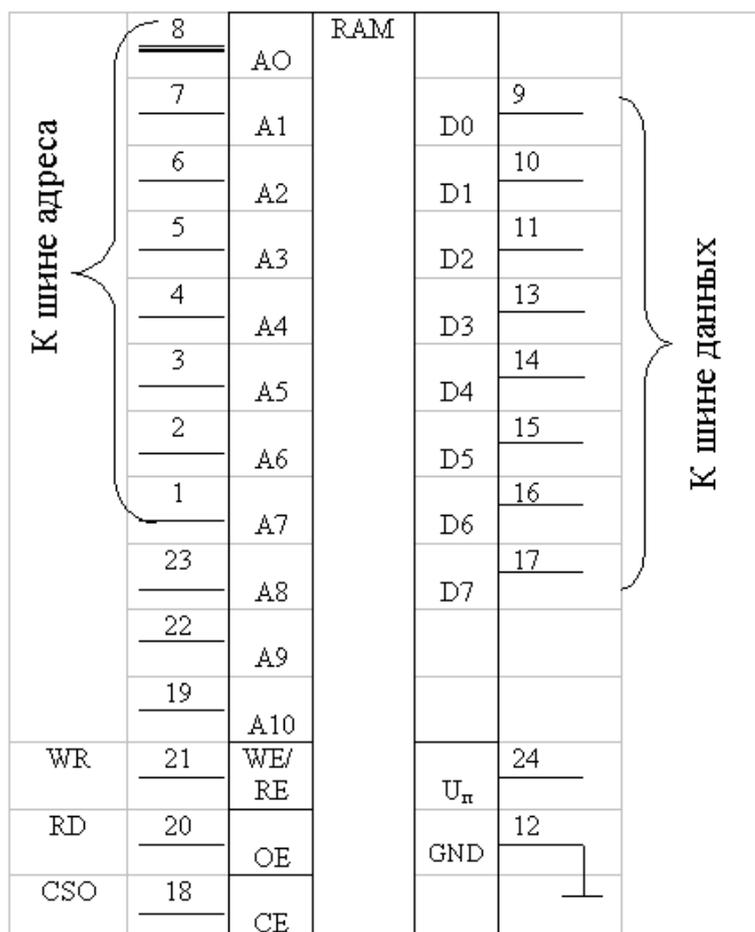
Микросхема 537PY10 функционирует в 3 режимах:

- режим хранения данных
- режим считывания данных
- режим записи данных

Таблица истинности:

	\overline{WE}/RE	\overline{CE}	\overline{OE}	DO÷D7
Хранение	X	1	X	Z
Запись	0	0	X	«0» или «1»
Считывание 1	1	0	0	«0» или «1»
Считывание 2	1	0	1	Z

Запись и считывание производится по 8 бит. При считывании можно запретить вывод информации ($\overline{OE}=1$). В качестве управляющих сигналов можно использовать сигналы WR, RD, CSO.



Постоянное запоминающее устройство.

Структурная схема ПЗУ аналогична структурной схеме ОЗУ, только отсутствует устройство записи, т.к. после программирования ПЗУ, информация из него только считывается.

Так как ПЗУ организована как 8к x 8, значит необходимо использовать A0 ÷ A12 адресных линий и D0 ÷ D7 линий шины данных.

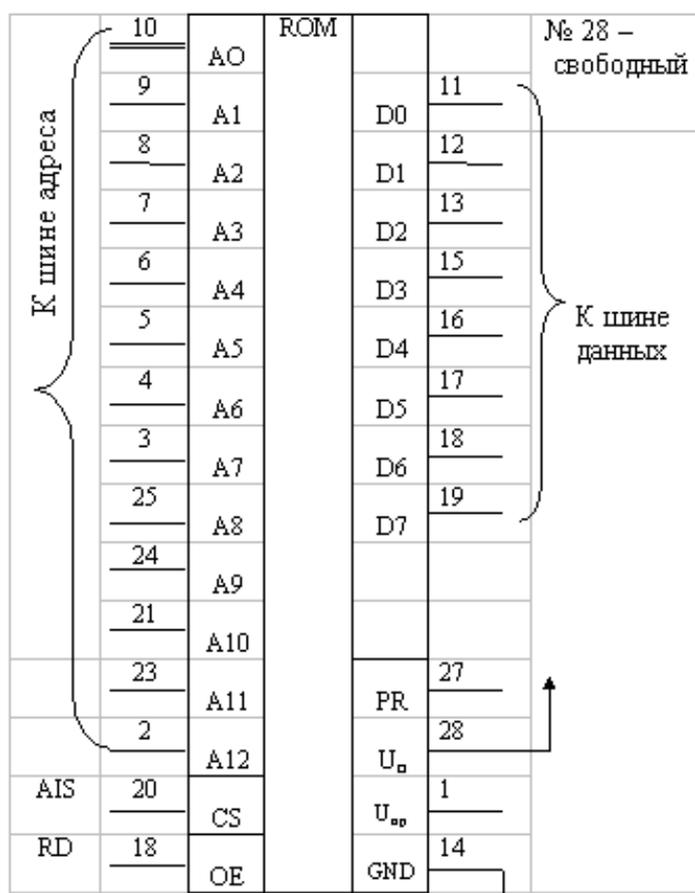
Для управления функционирования схемы используются 2 вывода: CS - №20, OE - №22.

Микросхема 573РФ4 функционирует в 2-х режимах: режим хранения и режим считывания.

Считывание информации производится по 8 бит. В качестве сигналов управления будем использовать сигнал RD и сигнал, который будет поступать по старшей адресной линии.

Таблица истинности:

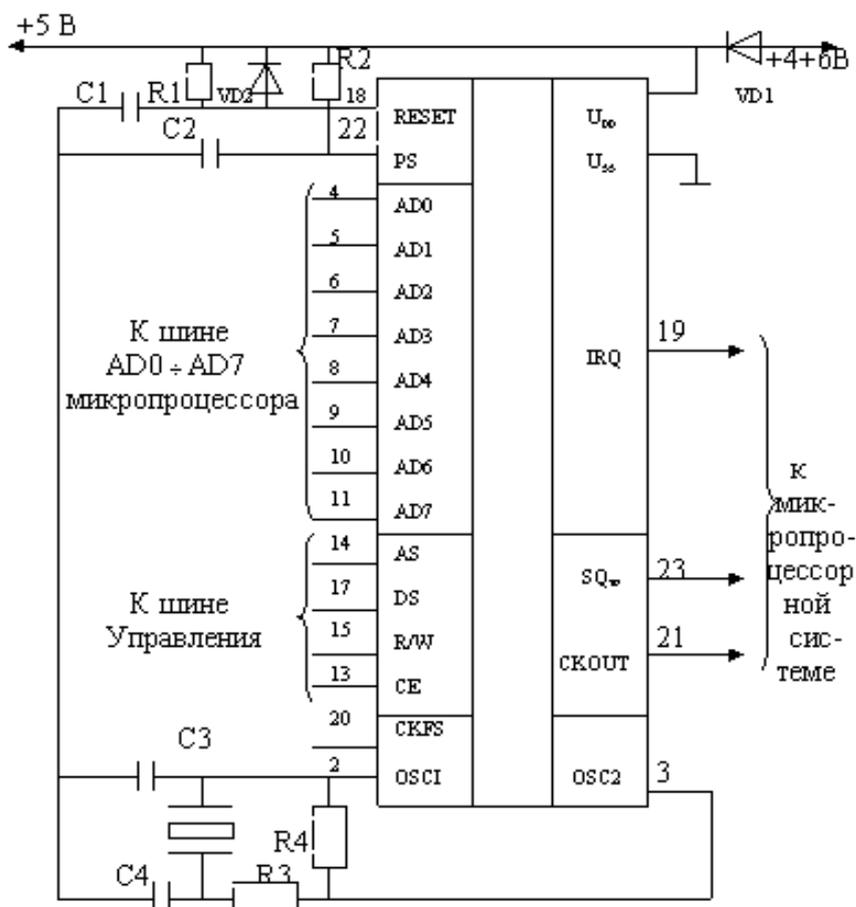
	\overline{CS}	\overline{OE}	PR	U_{PR}
Хранение	1	x	X	$U_{П}$
Считывание	0	0	1	$U_{П}$
Отключение выходов	0	1	1	$U_{П}$
Программирование	0	1	0	21,5
Запрет программирования	0	1	1	21,5
Запрет программирования	1	1	0	21,5



Таймер.

Одно из наиболее необходимых эксплуатационных удобств – наличие встроенных часов, показания которых постоянно или по запросу оператора выводятся на экран. Можно также обеспечить выдачу команд на включение или выключение внешних устройств в заданное время. Часы могут быть реализованы как программно, так и аппаратно.

Условное обозначение и основная схема включения:



Сигнал тактового генератора можно снять с выхода SKOUT для использования в других устройствах системы. Он поступает на этот вход непосредственно (CKFS=1) или после деления частоты на четыре (CKFS=0). Микросхема имеет выход ещё одного сигнала (SQW), получаемого делением частоты тактового генератора.

Коэффициент деления задается командами, поступающими от процессора. Включается и выключается этот сигнал также командами процессора.

Микросхема связана с микропроцессором через двунаправленную мультиплексированную шину адреса – данных (AD0÷AD7). Для управления записью и считыванием информации служат входы \overline{CE} (выбор микросхемы), AS (строб, адреса), DS (строб данных) и R/\overline{W} (чтение – запись).

Распределение памяти микросхемы 512ВИ1:

Адрес	Данные
00H	Секунды
01	Секунды (будильник)
02	Минуты
03	Минуты (будильник)
04	Часы
05	Часы (будильник)
06	День недели
07	День месяца
08	Месяц
09	Год
0A	Регистр А
0B	Регистр В
0C	Регистр С
0D	Регистр D
0E-3 FH	ОЗУ общего назначения

\overline{CE} - «1» шина AD, входы DS и R/\overline{W} отключены от шин процессора и снижается мощность потребления.

\overline{CE} - «0» должен сохраняться неизменным во время всего цикла записи и чтения.

Сигнал AS подается в виде положительного импульса во время наличия информации об адресе на шине AD0 ÷ AD7. Адреса записываются во внутренний буфер микросхемы по срезу этого импульса.

В этот же момент анализируется логический уровень сигнала на входе DS и в зависимости от него устанавливается дальнейший режим работы входов DS и R/\overline{W} . В нашем случае на вход AS подаем сигнал ALE, который генерируется процессором для фиксации адреса.

Выход \overline{IRQ} (запрос прерывания) предназначен для сигнализации процессору о том, что внутри микросхемы произошло событие, требующее программной обработки. Прерывания бывают 3-х типов:

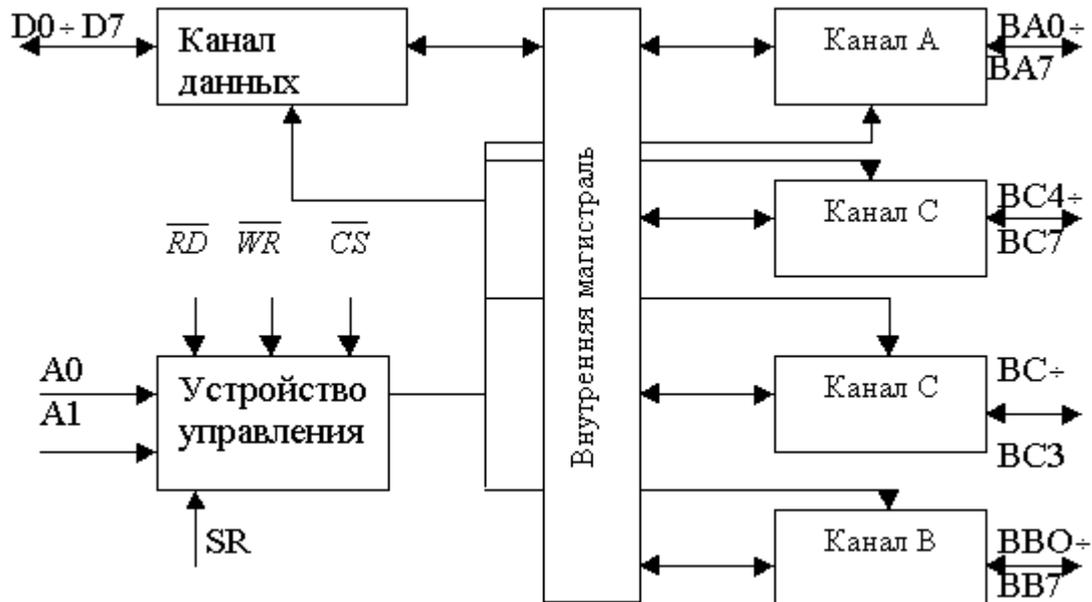
- 1) после окончания обновления информации
- 2) по будильнику
- 3) периодические (с периодом SQ_w)

Вход \overline{RESET} предназначен для установки в исходное состояние узлов микросхемы, ответственных за связь с микропроцессорной системой. \overline{RESET} - «0» – никакое вмешательство со стороны процессора невозможно. На ход часов, календарь и содержание ячеек ОЗУ этот вход не влияет.

Вход PS (датчик питания) – контроль непрерывности подачи питающего напряжения. Он подключается таким образом, чтобы напряжение на нем падало до 0 при любом, даже кратковременном отключении питания микросхемы.

Устройство ввода-вывода.

Программное устройство ввода-вывода параллельной информации, применяется в качестве элемента ввода-вывода общего назначения, сопрягающего различные типы периферийных устройств с магистралью данных систем обработки информации.



Обмен информацией между магистралью данных систем и микросхемой 580VB85 осуществляется через 8 разрядный двунаправленный трехстабильный канал данных. Для связи с периферийными устройствами используется 24 линии В/В, сгруппированные в три 8 разрядных канала ВА, ВВ, ВС, направление передачи информации и режимы работы которых определяются программным способом.

1-4; 37-40 – $BA_3 \div BA_0$; $BA_7 \div BA_4$ – входы/выходы – информационный канал А.

10 ÷ 17 – $BC_7 \div BC_0$ – входы/выходы – информационный канал С.

18 ÷ 25 – $BV_0 \div BV_7$ – входы/выходы – информационный канал В.

5 - \overline{RD} - вход – чтение.

6 - \overline{CS} - вход – выбор кристалла.

7 – GND - - - общий.

8,9 – A_0, A_1 – вход – младший разряд адреса

26 – U_{cc} – питание.

35 – SR – вход – установка исходного состояния.

36 - \overline{WR} - вход – запись.

Микросхема может функционировать в 3-х основных режимах.

В режиме 0 обеспечивается возможность синхронной программно управляемой передачи данных через 2 независимых 8 разрядных канала ВА, ВВ и два 4 разрядных канала ВС.

25	SR	IOP	BA7	37
36	\overline{WR}		BA6	38
5	RD		BA5	39
6	CS		BA4	40
8	A1		BA3	1
9	A0		BA2	2
			BA1	3
7	GND		BA0	4
26	U_{cc}		BB7	25
			BB6	24
		BB5	23	
		BB4	22	
		BB3	21	
		BB2	20	
		BB1	19	
		BB0	18	
27	D7	BC7	10	
28	D6	BC6	11	
29	D5	BC5	12	
30	D4	BC4	13	
31	D3	BC3	17	
32	D2	BC2	16	
33	D1	BC1	15	
34	D0	BC0	14	

В режиме 1 обеспечивается возможность ввода или вывода информации в/или из периферийного устройства через 2 независимых 8 разрядных канала ВА, ВВ по сигналам квитирования.

При этом линии канала С используются для приема и выдачи сигналов управления обменом.

В режиме 2 обеспечивается возможность обмена информацией с периферийными устройствами через двунаправленную 8 разрядную шину ВА по сигналам квитирования. Для передачи и приема сигналов управления обменом используются 5 линий канала ВС.

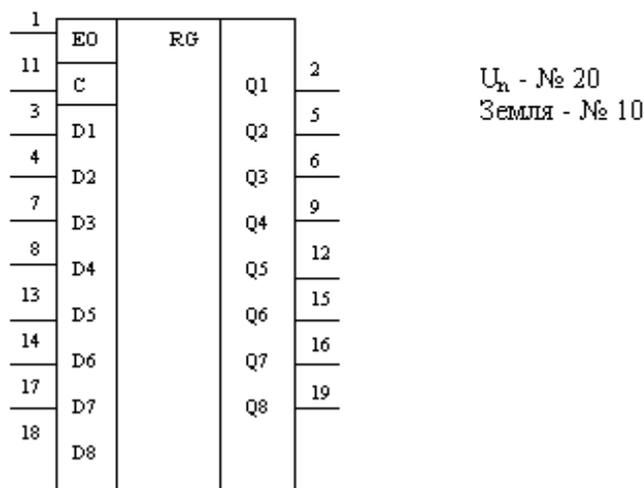
Выбор соответствующего канала и направление передачи информации через канал определяется сигналами А0, А1 и сигналами \overline{RD} , \overline{WR} , \overline{CS} . Режим работы каждого из каналов ВА, ВВ, ВС определяется содержимым регистра управляющего слова (РУС). Производя запись управляющего слова в РУС можно перевести микросхему в один из 3-х режимов работы: режим 0-простой ввод/вывод; режим 1-стробируемый ввод/вывод; режим 2-двунаправленный канал. При подаче сигнала SR РУС устанавливается в состояние, при котором все каналы настраиваются на работу в режиме 0 для ввода информации. Режим работы каналов можно изменить как в начале, так и в процессе выполнения работающей программы, что позволяет обслуживать различные периферийные устройства в определенном порядке одной микросхемой. При изменении режима работы любого канала все входные и выходные регистры каналов и триггеры состояния сбрасываются.

Фиксирующая схема.

Как уже отмечалось выше необходимо подавать сигналы в блок индикации № канала (2 индикатора) в строго определенные моменты времени. Для этого необходимо предусмотреть устройство, которое по сигналам от процессора, будет пропускать информацию на один из индикаторов блока индикации. В качестве элементов фиксирующей схемы будем использовать 2 регистра типа 1533UP23.

Регистр, аналогичный UP22, нос 8 тактируемые триггерами. Регистр принимает и отображает информацию синхронно с положительным перепадом на тактовом входе.

	EO	C	D _n	Выход
Загрузка и считывание	Н	↗	«Н», «В»	«Н», «В»
Загрузка регистра и разрыв выходов	В	↗	«Н», «В»	соответственно



Таким образом, подавая тактирующие сигналы на вход С (№11) регистра 1533UP23, мы разрешаем прохождение сигналов на соответствующий индикатор в строго определенные моменты времени.

Согласующая схема.

Для организации вывода информации в остальные блоки тюнера будем использовать регистр 1533UP23, тактируемый сигналами от микропроцессора.

Для приема информации в устройство управления будем использовать шинный формирователь 1533АП6. Как известно шинный формирователь обеспечивает передачу информации в обоих направлениях. Для обеспечения только ввода данных вывод №1 соединим с корпусом. Если появится необходимость в выводе большего количества информации из устройства

управления, то с помощью микросхемы 1533АП6 можно будет решить данную проблему.

Схема дешифрации.

В предыдущих главах были рассмотрены основные блоки схемы управления и было отмечено, что МП в строго определенные моменты времени должен взаимодействовать с определенными микросхемами. Поэтому в данной схеме необходимо предусмотреть устройство, которое по сигналам от процессора, будет подключать к его шинам адреса или данных ту или иную микросхему или группу микросхем. Из этого можно заключить, что в схеме системы должен протекать некоторый процесс однозначного выбора и он организуется подачей на линии адреса $A_{11} \div A_{15}$ определенного кода выбора или сигнала разрешения доступа к отдельному блоку или блокам. К счастью, эта проблема является классической и она имеет простое решение. В частности можно использовать дешифратор, выполненный в виде ТТЛ устройства среднего уровня интеграции, предназначенного для преобразования двоичного кода в напряжение логического уровня, которое появляется в том выходном проводе, десятичный номер которого соответствует двоичному коду. В последствии выходной провод дешифратора подключают к входу «Выбор микросхемы» нужной микросхемы (например вывод №18 (CS) микросхемы 537РУ10).

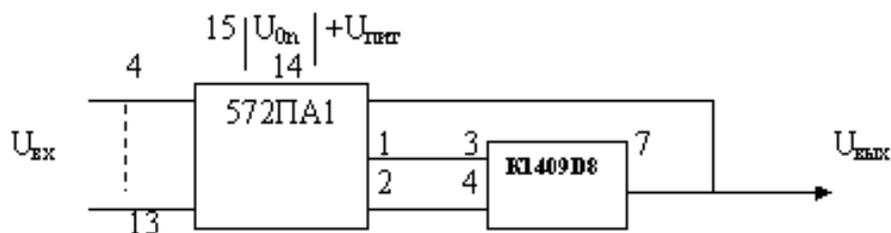
Микросхема 1533ИД7 – высокоскоростной дешифратор, преобразующий трехразрядный код $A_0 \div A_2$ (№1 ÷ 3) в напряжение низкого логического уровня, появляющегося на одном из восьми выходов $0 \div 7$. Дешифратор имеет трехходовый логический элемент разрешения.

Дешифрация происходит, когда на входах \overline{E}_1 (№4) и \overline{E}_2 (№5), напряжение низкого уровня, а на входе E_3 (№6) высокого. При других логических уровнях на входах разрешения, на всех выходах имеются напряжения высокого уровня.

В качестве информационных сигналов будем использовать сигналы, поступающие по адресным линиям $A_{11} \div A_{13}$; сигналов разрешения, сигналы, поступающие по адресным линиям $A_{14} \div A_{15}$ (вход №4 подсоединим к корпусу).

Цифро-аналоговый преобразователь.

Для преобразования цифровой информации в аналоговую необходимо использовать ЦАП.



Основной характеристикой ЦАП является разрешающая способность, определяемая числом разрядов N . Теоретически ЦАП, преобразующий N -разрядные двоичные коды, должен обеспечивать 2^N различных значений выходного сигнала с разрешающей способностью $(2^N - 1)^{-1}$.

В нашем случае необходимо организовать формирование 3-х аналоговых сигналов ANL1, ANL2 и ANL3, которые будут пропорциональны цифровым сигналам на выходах канала А, В, С микросхемы 580ВВ55 соответственно. Значит необходимо предусмотреть 3 цифро-аналоговых преобразователя. Свой выбор я остановил на 10 разрядном ЦАП прецизионного типа 572ПА1. Для построения полной схемы преобразователя к микросхеме 572ПА1 необходимо подключить операционный усилитель. В качестве операционного усилителя будем использовать К140УД8, имеющего схему внутренней коррекции.

Дополнительные пояснения к схеме управления.

Во избежание записи или считывания «ложной» информации во время включения или выключения напряжения питания в схеме устройства управления предусмотрена микросхема DD8 – четырехканальный коммутатор цифровых и аналоговых сигналов.

Прежде чем последовательность коротких импульсов подавать на вход SID микропроцессора, необходимо обеспечить хорошую стабильность длительности данных импульсов, т.к. на входе элемента Шмидта все они будут иметь разную длительность. В составе серий ТТЛ имеется несколько аналого-импульсных схем – ждущих мультивибраторов. Они позволяют расширить длительность коротких импульсов, сформировать импульсы нужной длительности с хорошей стабильностью по длительности.

2.3. Выбор и обоснование применения элементной базы.

Для создания разрабатываемого устройства согласно техническому заданию необходимо применить комплектующие отечественного производства и максимально использовать стандартные компоненты и изделия. Исходя из этого выбор элементной базы будет следующим.

Резисторы, конденсаторы, диоды и другие дискретные компоненты.

Для применения в разрабатываемом устройстве были выбраны резисторы марки МЛТ мощностью 0,125 Вт. Выбор был сделан, исходя из соображений достаточной надежности, точности и низкой общей стоимости прибора. Резисторы марки МЛТ в достаточной степени удовлетворяют вышеприведенным требованиям и являются одной из наиболее распространенных марок резисторов, что сыграло решающую роль при их выборе. Другие дискретные компоненты выбраны исходя из аналогичных соображений.

Интегральные микросхемы.

Ввиду большого разнообразия серий микросхем, пригодных для использования в разрабатываемом устройстве и значительного количества параметров микросхем, их выбор аналогично выбору дискретных компонентов затруднителен. Поэтому выбор микросхем будет произведен по их параметрам.

Справочные данные.

512 ВИ1

$U_n = 5 \text{ В} \pm 10\%$.

$I_{\text{потр}}$, мА.

статический режим 0,1

динамический режим при

f_{max} тактовых импульсов 4

f_{min} 0,1

Выходной ток высокого (низкого) уровня при $U_{\text{вых H}} = 4,1 \text{ В}$, ($U_{\text{вых L}} = 0,4 \text{ В}$), мА
– 1,0 ÷ 1,6.

Входной ток, мкА 1.

1821BM85

Допустимые предельные значения:

Температура окружающей среды - -10 ÷ 70°С.

Напряжение на всех выводах по отношению к корпусу – -0,5 ÷ 7 В.

Мощность рассеивания – 1,5 Вт.

Статические параметры в диапазоне температур -10 ÷ 70°С.

6. Заключение.

В данном дипломном проекте проведена модернизация управляющего блока тюнера.

В базовом блоке тюнера применялось сенсорное управление с ручной настройкой на соответствующий канал. Перестройка производилась с помощью подстроечных резисторов. Все это приводило к ограничению количества запоминаемых программ до восьми. Подача сигналов управления в остальные блоки тюнера осуществлялась нажатием соответствующих кнопок на передней панели тюнера. Устройство управления было выполнено на аналоговой элементной базе.

Все это приводит к ряду неудобств при технической эксплуатации тюнера данной модели. В процессе модернизации блока, применение процессора в качестве основного элемента управляющей схемы привело:

1. К увлечению количества принимаемых каналов с 8 до 99 и их запоминанию.
2. К увеличению быстродействия перестройки частоты от f_{\min} до f_{\max} . Скорость перестройки зависит от $f_{\text{такт}}$ процессора.
3. К увеличению точности настройки со строго определенным шагом.
4. К увеличению количества принимаемых сигналов звукового сопровождения.

В специальном разделе были рассмотрены вопросы, касающиеся обоснования структурной схемы, и принципиальной электрической схемы, а так же приведен выбор элементной базы.

В конструкторско-технологическом разделе была произведена разработка технологического процесса производства печатной платы. Произведены расчеты надежности и технологических показателей. Проведенные расчеты показали полное соответствие разработанного устройства требованиям технического задания.

В технико-экономическом разделе обосновывается себестоимость устройства.

В разделе техники безопасности рассмотрена техника безопасности при техпроцессе производства печатной платы.

7. Список литературы.

1. Коффрон Дж. Технические средства микропроцессорных систем. – М.: Мир, 1983
2. Хвоц С.Т., Варлинский Н.Н., Попов Е.А. Микропроцессоры и микроЭВМ в системах автоматического управления. – Л.: Машиностроение, 1987.
3. Хоровиц П., Хеши У. Искусство схемотехники. –М.: Мир, 1986.
4. Микропроцессоры и микропроцессорные комплекты интегральных микросхем/справочник – М.: Радио и связь, 1986.
5. Шило В.Л. Популярныe цифровые микросхемы: справочник. – Челябинск: Металлургия, 1986.
6. Якубовский С.В. Цифровые и аналоговые интегральные микросхемы: Справочник. – М.: Радио и связь, 1989.
7. Александров К.К., Кузьмина Е.Г. Электротехнические чертежи и схемы. – М.: Энергоатомиздат, 1990.
8. Павловский В.В., Васильев В.И., Гутман Т.Н. Проектирование технологических процессов изготовления РЭА / Пособие по курсовому проектированию для ВУЗов. – М.: Радио и связь, 1982.
9. Парфенов К.М. Проектирование конструкций РЭА. – М.: Радио и связь, 1989.
- 10.Егоров В.А., Лебедев К.М. и др. Конструкторско-технологическое проектирование печатных узлов / Учебное пособие. – СПб, 1995.
- 11.Корчагина Р.Л. Техничко-экономические обоснования при разработке радиоэлектронных приборов и устройств. / Учебное пособие по дипломному проектированию. – Л.: Механический институт, 1988.
- 12.Безопасность жизнедеятельности: Справочное пособие по дипломному проектированию / Под редакцией Иванова Н.И. и Фадиной И.М. – СПб.: БГТУ, 1995.
- 13.Технология и автоматизация производства радиоэлектронной аппаратуры И.П.Бушминский, О.Ш.Даутов. Радио и связь, 1989 г.
14. Справочник по печатным схемам. Б.Н.Файзулаев, В.Н.Квасницкий. 1972г. Технология производства ЭВМ. Н.Н.Ушаков.
15. Конструирование и микро миниатюризация электронной вычислительной аппаратуры. А.Я. Кузенин.
16. Краткий справочник конструктора РЭА. Р.Х.Бальян, Н.А.Барканов, А.В.Барисов