

**ЎЗБЕКИСТОН РЕСПУБЛИКАСИ АХБОРОТ ТЕХНОЛОГИЯЛАРИ
ВА КОММУНИКАЦИЯЛАРИНИ РИВОЖЛАНТИРИШ
ВАЗИРЛИГИ МУҲАММАД АЛ-ХОРАЗИМИЙ НОМИДАГИ
ТОШКЕНТ АХБОРОТ ТЕХНОЛОГИЯЛАРИ УНИВЕРСИТЕТИ ФАРҒОНА
ФИЛИАЛИ**

“Тасдиқлайман”

Ўқув ва илмий ишлар бўйича
директор ўринбосари

_____ А.Расулов

2018 йил “___” 08

Рақамли схематехника фанидан

Маърузалар матни

2018 – йил

1 – мавзу

Кириш

Режа: ИМСларни яратилиш тарихи
Наноэлектроника ҳақида тушунча
Функционал электроника ҳақида тушунча

Биринчи ИМСлар 1958 йилда яратилди. ИМСларнинг ҳажми ихчам, оғирлиги кам, энергия сарфи кичик, ишончлилиги юқори бўлиб, ҳозирги кунда уч конструктив – технологик вариантларда яратилмоқда: қалин ва юпқа пардали, яримўтказгичли ва гибрид.

1965 йилдан буён микроэлектрониканинг ривожини Г. Мур қонунига мувофиқ бормоқда, яъни ҳар икки йилда замонавий ИМСлардаги элементлар сони икки марта ортмоқда. Ҳозирги кунда элементлар сони 10^6 – 10^9 та бўлган ўта юқори (ЎЮИС) ва гига юқори (ГЮИС) ИМСлар ишлаб чиқарилмоқда.

Микроэлектроника ўзининг ярим асрлик тарихи давомида ИМСлар элементлари ўлчамларини камайтириш йўлида ривожланмоқда. 1999 йилда микроэлектроника технологик ажратишнинг 100 нмли доводини енгиб наноэлектроникага айланди. Ҳозирги вақтда 45 нмли технологик жараён кенг тарқалган. Бу жараён оптик литографияга асосланишини айтиб ўтамиз.

Микроэлектрон курилмалар (ИМСлар) яратишнинг ананавий, планар жараён каби, усуллари яқин 10 йиллик ичида иқтисодий, технологик ва интеллектуал чегарага келиб қолиши мумкин, бунда курилмалар ўлчамларини камайтириш ва уларни тузилиш мураккаблигининг ошиши билан ҳаражатларнинг экспоненциал ошиши кузатилади. Муаммони нанотехнологиялар усуллари қўллаган ҳолда янги сифат даражасида ечишга тўғри келади.

МДЯ транзисторларда затвороти диэлектриги ананавий равишда SiO_2 ишлатилади, 45 нм ўлчамли технологияга ўтилганда диэлектрик қалинлиги 1 нмдан кичик бўлади. Бунда затвор ости орқали сизилиш токи ортади. Кристалнинг 1 см^2 юзасида энергия ажралиш 1 кВтга етади. Юпқа диэлектрик орқали ток оқиш муаммоси SiO_2 ни диэлектрик сингдирувчанлик коэффиценти ϵ катта бошқа диэлектрикларга, масалан $\epsilon \sim 20$ – 25 бўлган гафний ёки цирконий оксидларига алмаштириш йўли билан ҳал этилади.

Келгусида, транзистор канали узунлиги 5 нмгача камайтирилганда, транзистордаги квант ҳодисалар унинг характеристикаларига катта таъсир кўрсата бошлайди ва хусусан, сток – исток орасидаги туннеллашув токи 1 см^2 юзада ажраладиган энергияни 1 кВт га етказди.

Планар технологиянинг замонавий процессорлар, хотира курилмалари ва бошқа рақамли ИМСлар ҳосил қилишдаги ютуқлари ўлчамлари 90 нм, 45 нм ва ҳатто 28 нмни ташкил этувчи ИМСлар ишчи элементларини ҳосил қилиш имконини яратганлиги бугунги кунда кўпчилик тадқиқотчилар томонидан нанотехнологияларнинг қўлланилиш натижасидек қаралмоқдалигини айтиб ўтамиз. Бу мавжуд ISO/TK 229 нуқтаи – назаридан тўғри. Лекин, планар жараён биринчи ИМСлар пайдо бўлиши билан, ўтган асрнинг 60 – йилларида ҳеч қандай нанотехнологиялар мавжуд бўлмаган вақтда пайдо бўлди ва шундан бери принципиал ўзгаргани йўқ.

Ҳозирги кунда телекоммуникация ва ахборотлаштириш тизимининг ривожланиш даражаси том маънода микроэлектроника ва наноэлектроника махсулотларининг уларда қўлланилиш даражасига боғлиқ.

Интеграл микроэлектроника ривожининг физик чегаралари мавжудлиги сабабли, ҳозирги кунда анъанавий микроэлектроника билан бир қаторда электрониканинг янги йўналиши – наноэлектроника жадал ривожланмоқда.

Наноэлектроника ўлчамлари 0,1 дан 100 нм гача бўлган яримўтказгич тузилмалар электроникаси бўлиб, микроэлектрониканинг микроминиатюрлаш йўлидаги мантикий

давоми ҳисобланади. У қаттиқ жисм физикаси, квант электроникаси, физикавий – кимё ва яримўтказгичлар электроникасининг сўнгги ютуқлари негизидаги қаттиқ жисмли технологиянинг бир қисмини ташкил этади.

Сўнгги йилларда наноэлектроникада муҳим амалий натижаларга эришилди, яъни замонавий телекоммуникация ва ахборот тизимларнинг негиз элементларини ташкил этувчи: гетеротузилмалар асосида юқори самарадорликка эга лазерлар ва нурланувчи диодлар яратилди; фотоқабулқилгичлар, ўта юқори частотали транзисторлар, бир электронли транзисторлар, турли хил сенсорлар ҳамда бошқалар яратилди. Наноэлектрон ЎЮИС ва ГЮИС микропроцессорларни ишлаб чиқариш йўлга қўйилди.

Швеция Қироллиги фанлар академияси илмий ишларида тезкор транзисторлар, лазерлар, интеграл микросхемалар (чиплар) ва бошқаларни ишлаб чиқиш билан замонавий ахборот коммуникация технологияларига асос солган олимлар: Ж.И. Алферов, Г. Кремер, Дж.С. Килбини Нобель мукофоти билан тақдирлади.

Интеграл микроэлектроника ва наноэлектроника билан бир вақтда **функционал электроника** ривожланмоқда. Электрониканинг бу йўналиши ананавий элементлар (транзисторлар, диодлар, резисторлар ва конденсаторлар)дан воз кечиш ва қаттиқ жисмдаги турли физик ҳодиса (оптик, магнит, акустик ва ҳ.к.)лардан фойдаланиш билан боғлиқ. Функционал электроника асбобларига акустоэлектрон, магнитоэлектрон, криоген асбоблар ва бошқалар киради.

Назорат саволлари

1. ИМСларга таъриф беринг.
2. Микроэлектрон қурилмаларга таъриф беринг.
3. Наноэлектроника ҳақида тушунча беринг.
4. Функционал электроника ҳақида таъриф беринг.

2 – мавзу

Рақамли схематехникага оид стандартлар

Режа

1. Рақамли схемаларни лойихалаш
2. Содда схемаларни лойихалаш учун ягона HDL стандарти

Кетма-кет рақамли қурилма киришига кодли сўз белгилари бир вақтда берилмайди. Мисол учун 1-расмдаги қурилмани келтириш мумкин:

Параллел рақамли қурилма киришига киришига ҳар бир кириш белги бир вақтда берилади. 3-расмда бундай қурилмага мисол келтирилган:

- Параллел рақамли қурилма киришига киришига ҳар бир кириш белги бир вақтда берилади . 3-расмда бундай қурилмага мисол келтирилган :



Расм 3

- Бунда киришда 2 та (I, II) уч разрядли сигнал белгилари бир вақтда берилади ва чиқишда ҳам уч разрядли сигнал белгилари бир вақтда чиқади .

Бунда киришда 2 та (I, II) уч разрядли сигнал белгилари бир вақтда берилади ва чиқишда ҳам уч разрядли сигнал белгилари бир вақтда чиқади.

Аралаш турли рақамли қурилмаларда кириш ва чиқиш кодли сўзлари ҳар хил турда берилади. Масалан, киришлар кетма- кет, чиқишлар параллел. Бундай қурилмалар кодли сўзларни бирформадан бошқа формага ўтказишда ишлатилиши мумкин (Масалан, кетма-кет формадан, параллел формага ва аксинча

Автоматлашган тизимларда ахборот алмашилиши сигналлар ёрдамида амалга ошади. Сигнални ташувчилари сифатида физик катталиклар тушунилади, масалан, ток, кучланиш, магнит ҳолатлар ва ҳ.к. Физик катталиклар ўзининг вақт функцияси орқали ёки белгиланган фазовий тақсимланишида ифодаланади

Частота, амплитуда, фаза, импульслар давомийлиги, кетма-кет импульслар серияларининг бир ёки бир нечта параллел линияларида тақсимланиши, тасвир нуқталарининг текислик ва ҳ. к. ларда тақсимланиши каби узатувчи вақтли функцияларни аниқловчи параметрлар (улар орқали ахборот узатиш ҳолатида) *ахборот параметрлари* деб аталади. Агар физик катталик икки ёки ундан ортиқ ахборот параметрларнинг ташувчиси бўлса, у кўп ўлчовли сигнал ҳисобланади. Ахборот параметрлар бир қатор аниқ миқдорлар тўпламига эга.

Аналог сигналлар (ахборот параметрлари берилган диапазон ичида ҳар қандай миқдорни қабул қилиши мумкин);

Дискрет сигналлар (ахборот параметрлари фақатгина берилган аниқ дискрет миқдорларни қабул қилиши мумкин);

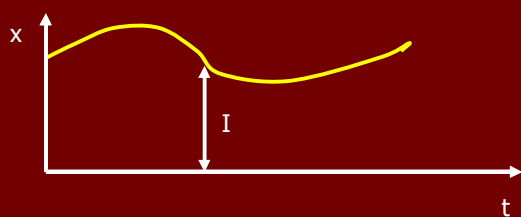
Узлуксиз сигналлар (ахборот параметрлари ҳар вақтда ўзгариши мумкин);

Узлукли сигналлар (ахборот параметрлари вақтнинг дискрет онларидагина бошқа миқдорни қабул қилиши мумкин);

ЭҲМ ёрдамида автоматлаштириладиган тизимларда учрайдиган сигналларнинг типик формаларига бахзи мисоллар қуйида келтирилган:

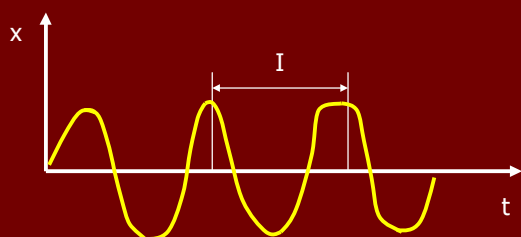
■ **Аналог сигнал**

(аналогли, узлуксиз, ахборот параметри: амплитуда)



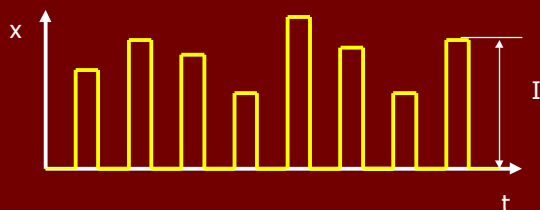
■ **Частота-аналогли сигнал**

(аналогли, узлуксиз, ахборот параметри: частота)



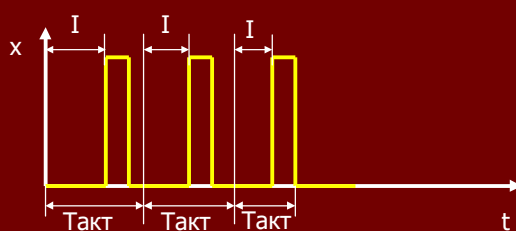
■ Чақирилган сигнал

(аналогли, узлукли, ахборот параметри:
тўртбурчакли импульслар баландлиги
(амплитуда))



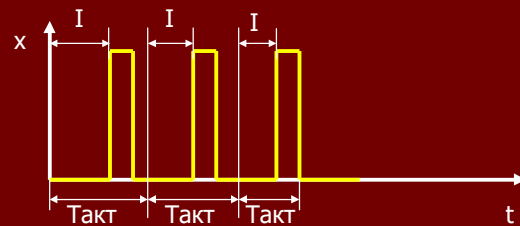
■ Импульсли сигнал

(аналогли, узлукли, ахборот параметри:
тўртбурчакли импульс фазасининг
ҳолати)



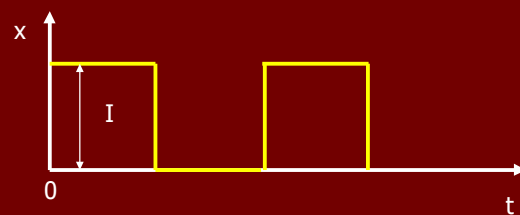
■ Импульсли сигнал

(аналогли, узлукли, ахборот параметри:
тўртбурчакли импульс фазасининг
ҳолати)



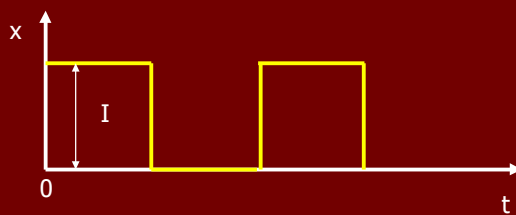
■ Иккилик сигнал

(дискрет, узлукли, ахборот параметри:
иккита белги 0 ва L)



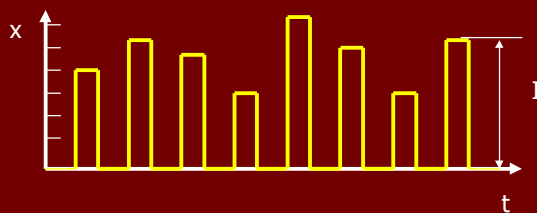
■ Иккилик сигнал

(дискрет, узлукли, ахборот параметри: иккита белги 0 ва 1)



■ Дискрет чақирилган сигнал

(аналогли, узлукли, ахборот параметри: тўртбурчакли импульслар баландлиги (амплитуда))

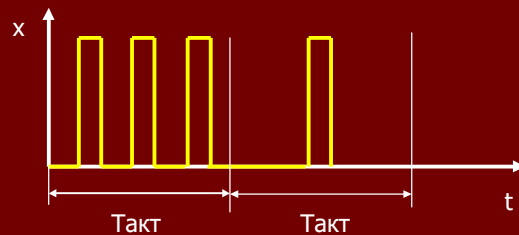


Сигналлар □ □ Дискрет сигналлар рақамли ва кўп позицияли сигнал турларига бўлинади.

- Барча рақамли бўлмаган дискрет сигналлар кўп позицияли деб аталади.
- Рақамли сигналлар асосан кетма-кет ёки параллел тарзда узатилади. Параллел сигналларда ахборот параметрларининг барча параметрлари турли n сигнал линиялари орқали узатилади.

■ Импульс-ҳисобли сигнал

(дискрет, узлукли, ахборот параметри:
такт чегараларидаги иккилик
импульслар сони)



- Кетма-кет сигналларда ахборот параметрларнинг барча параметрлари аниқ вақт кетма-кетлигида умумий сигнал линиялари бўйича биринкетин амал қилади.

Рақамли сигналлар □ □ Қуйидаги 2-расмда тўрт разрядли рақамли сигналнинг кўриниши тасвирланган.

Расм 2



Унда, а – параллел сигнал; б – кетма-кет сигнал;

3-мавзу

Интеграл микросхемалар

Режа:

1. ИМСларни турлари ва элементлари

2. МДЯ-транзистори асосидаги ИМС

Тайёрлов операциялари. Яримўтказгич ИМСлар тайёрлаш учун асосий материал бўлган - кремний монокристал қуймалари олишдан бошланади. Монокристал қуймалар ҳосил қилишнинг бир қанча усуллари мавжуд.

Чохральский усулида таркибига донор ёки акцептор киритмалар қўшилган ўта тоза кремний эритмаси юзига кремний монокристалли туширилади. Эритма эритган монокристал ўз ўқи атрофида аста – секин айланмирилиб кўтарилади. Монокристал кўтарилиши билан эритма кристалланади ва кремний монокристалли ҳосил бўлади. Ҳосил бўлган кремний қуймаси n – ёки p –турли электр ўтказувчанликка эга бўлади. Қуйма узунлиги 150 см, диаметри эса 150 мм ва ундан катта бўлиши мумкин.

Зонали эритиш усулида монокристал ифлослантирувчи киритмалардан қўшимча тозаланади. Бунда кристаллнинг тор зонаси эритилиб, эритилган зона кристаллнинг бир учидан иккинчи учига аста силжитиб борилади. Киритмаларнинг эриган фазада эрувчанлиги каттиқ ҳолатдаги эрувчанлигига қараганда катта бўлса, ўша киритмалар суюқ фазга ўтиб кристаллнинг иккинчи учига силжиб боради, ва ўша ерда тўпланади. Киритмалар тўпланган соҳа тозалаш жараёнилари тугагандан сўнг кесиб ташланади.

Эпитаксия. Эпитаксия жараёни асос сиртида унинг кристалл тузилишини такрорловчи юпқа монокристал ишчи қатламлар ҳосил қилиш учун ишлатилади. Асос бунда мустаҳкамликни таъминлаш ва кристалланаётган қатлам такрорлаши зарур бўлган кристалл панжара сифатида хизмат қилади. Кейинги технологик жараёнларда эпитаксиал қатламда ИМСнинг актив ва пассив элементлари ҳосил қилинади.

Газ фазали ва суюқ фазали эпитаксия усуллари кенг тарқалган бўлиб, улар монокристал асос сиртида n – ёки p –турли ўтказувчанликка эга бўлган эпитаксиал қатламлар ҳосил қилиш имконини беради.

Термик оксидлаш. Термик оксидлаш – кремний сиртида оксид (SiO_2) қатлам (парда) ҳосил қилиш мақсадида сунъий йўл билан оксидлашдан иборат жараён. У юқори $(1000\div 1200)^\circ\text{C}$ температураларда кечади.

ИМСлар тайёрлашда SiO_2 қатлам бир неча муҳим функцияларни бажаради: сиртни химояловчи қатлам; ниқоб вазифасини бажариб, ундаги тирқишдан зарур киритмалар киритилади; МДЯ – транзисторларда затвор остидаги юпқа диэлектрик қатлам сифатида ишлайди.

Легирлаш. Яримўтказгич ҳажмига киритмаларни киритиш жараёни легирлаш деб аталади. ИМСлар тайёрлашда легирлаш схеманинг актив ва пассив элементларини ҳосил қилиш учун, зарур ўтказувчанликни таъминлаш учун керак. Легирлашнинг асосий усуллари юқори темератураларда киритмалар атомларини диффузиялаш ва юқори энергияли ионлар билан бомбардимон қилиш (ионларни кристалл панжарага киритиш) дан иборат.

Диффузия ёрдамида легирлаш бутун кристалл юзаси бўйлаб ёки ниқобдаги тирқишлар орқали маълум соҳаларда (локал) амалга оширилади.

Ион легирлаш етарли энергиягача тезлатилган киритма ионларини ниқобдаги тирқишлар орқали кристалга киритиш билан амалга оширилади. Ион легирлаш универсаллиги ва осон амалга оширилиши билан характерланади. Ионлар токини ўзгартириб легирловчи киритмалар концентрациясини, энергиясини ўзгартириб эса – легирлаш чуқурлигини бошқариш мумкин.

Емириш. Яримўтказгич, унинг сиртидаги оксидлар ва бошқа бирикмаларни кимёвий моддалар ҳамда уларнинг аралашмалари ёрдамида эритиб тозалаш жараёнига емириш дейилади. Емириш яримўтказгич сиртини тозалаш, оксид қатламда “дарча”лар очиш ва турли кўринишга эга бўлган “чуқурчалар” ҳосил қилиш учун қўлланилади. Яримўтказгич сиртини тозалаш ва “дарча”лар ҳосил қилиш учун **изотроп емириш**дан фойдаланилади, бунда яримўтказгич барча кристаллографик йўналишлар бўйлаб бир хил тезликда эритилади. Баъзан яримўтказгични турли кристаллографик йўналишлар бўйлаб турли тезликда эритиш ва натижада турли кўринишга эга бўлган “чуқурча”лар ҳосил қилиш зарур бўлади. **Анизотроп емириш** билан, масалан, микросхемалар тайёрлашда (элементларни бир – биридан диэлектрик билан изоляциялашда) диэлектрик қатлам ўстирилувчи “чуқурча”лар ҳосил қилинади.

Фотолитография. Яримўтказгич пластинадаги металл ёки диэлектрик пардалар сиртида маълум шаклдаги локал соҳаларни ҳосил қилиш жараёни фотолитография деб аталади. Ушбу соҳалар кимёвий емиришдан ҳимояланган бўлиши шарт. Фотолитография жараёнида ультрабинафша нур таъсирида ўз хусусиятларини ўзгартирувчи, **фоторезист** деб аталувчи, махсус моддалар ишлатилади.

Фоторезист оксидланган кремний пластинаси сиртига суртилади ва кварц шиша ниқоб орқали ёритилади. Ниқоблар шаффоф ва шаффоф эмас соҳаларга эга бўлгани учун фоторезистнинг маълум соҳаларига ёруғлик (ультрабинафша нур) таъсир этиб, унинг хусусияти ўзгартирилади. Бундай ниқоблар **фотошаблонлар** деб аталади. Фоторезист турига боғлиқ ҳолда унинг эрувчанлиги ортиши (позитив фоторезист) ёки камайиши (негатив фоторезист) мумкин. Позитив фоторезист қатлам ёруғлик нури таъсирида нобарқарор ҳолатга ўтади ва эритувчи таъсирида эрийдиган, негатив фоторезист эса – аксинча, ёруғлик таъсирида эрмайдиган бўлиб қолади, унинг ёруғлик таъсиридан ҳимояланган соҳалари эрийди. Шундай қилиб, фоторезист қатламдан фотошаблондаги шаклни такрорловчи ҳимояловчи ниқоб ҳосил қилинади. Фоторезист қатламда ҳосил қилинган “дарча”лар орқали оксидланган яримўтказгичнинг ҳимояланмаган соҳаларига кимёвий ишлов берилади (емирилади).

ИМС тайёрлашда фотолитография жараёнидан бир неча марта (5÷7 марта) фойдаланилади (негиз қатламлар, эмиттерлар, омик контактлар ҳосил қилишда ва х.з.). Бунда ҳар гал ўзига хос “расм”ли фотошаблонлар ишлатилади.

Олтита ЭРЭга эга ИМС ҳосил қилишда фотолитография жараёнининг кетма – кетлиги 2.1 – расмда кўрсатилган.

Пардалар ҳосил қилиш. Пардалар ИС элементларини электр жиҳатдан улаш ҳамда резисторлар, конденсаторлар ва гибрид ИСларда элементлар орасидаги изоляцияни амалга ошириш учун қўлланилади.

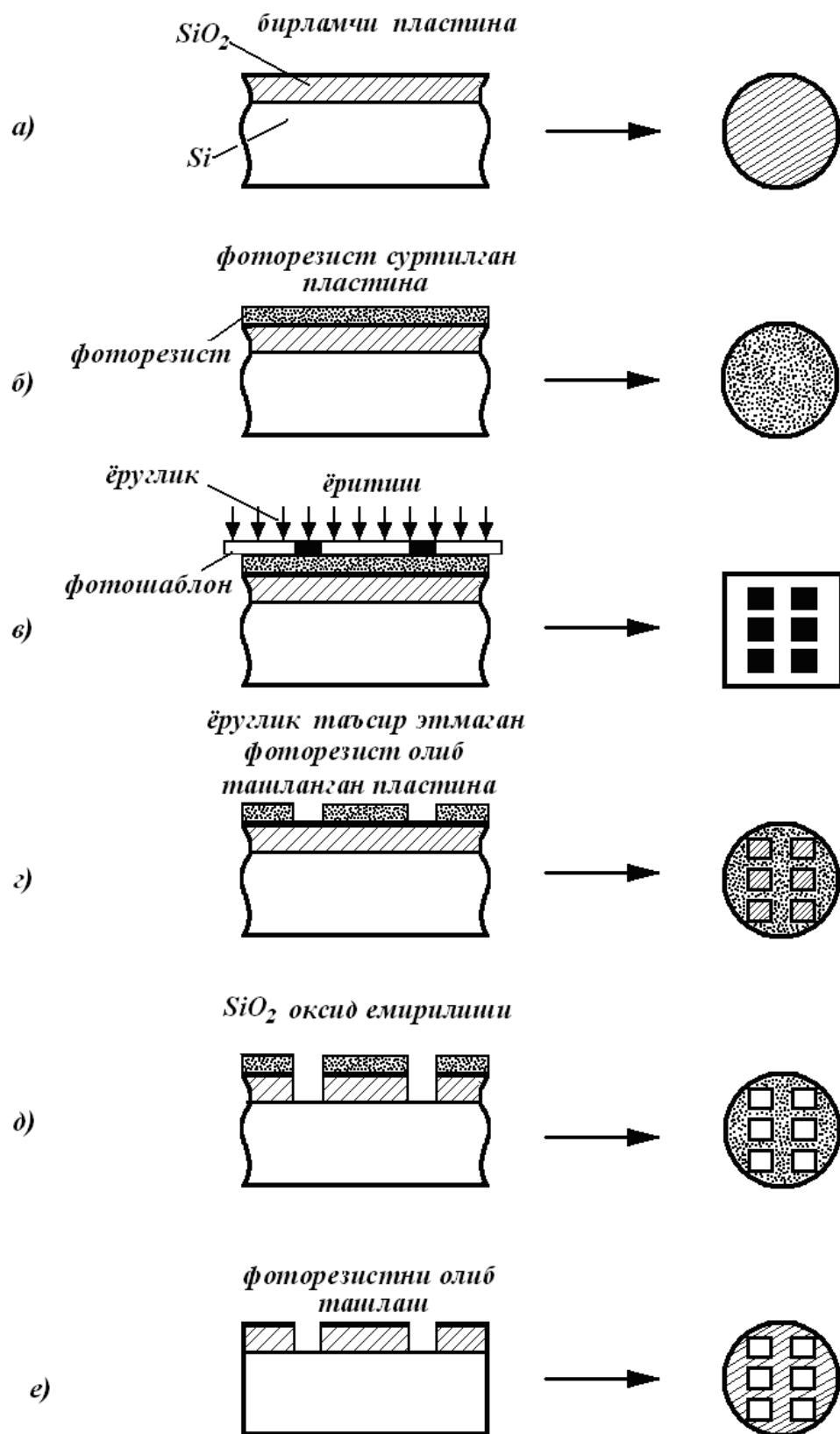
Пардалар вакуумда термик буғлатиш, материални ионлар билан бомбардимон қилиб учириш ёки газ фазадан, сувли эритмадан кимёвий ўтказиш усуллари билан ҳосил қилинади. Ҳар бир усулнинг афзаллиги ва камчилиги мавжуд.

Мисол тариқасида **металлашни** – кристалл ёки асос сиртида металл пардалар (схемада элементларнинг ўзаро уланиши, контакт юзачалар, пасив ва актив элементлар электродлари) ҳосил қилиш жараёнини кўриб чиқамиз. Металлаш учун олтин, никель, кумуш, алюминий ва Cr-Au, Ti-Au ва бошқалар ишлатилади.

Кремний асосидаги ИМСларда металлашни амалга ошириш учун асосан алюминийдан фойдаланилади. Нарҳи қиммат бўлмаган ҳолда, кўрсатиб ўтилган металлар

каби, у p – кремний билан омик (тўғриламайдиган) контакт ҳосил қилади, кичик солиштирма қаршиликка эга ва катта токка чидайди. Алюминий вакуумда термик буғлатиш усули билан сиртга ўтказилади. n –турли соҳа билан омик контакт ҳосил қилиш учун ундаги донорлар концентрацияси 10^{20} см^{-3} атрофида бўлиши керак. Бундан юқори концентрацияга эга бўлган соҳа n^+ деб белгиланади. Металлаш жараёни яримўтказгич пластина ҳажмида схема элементлари ҳосил қилингандан сўнг амалга оширилади. Биринчи навбатда пластина сиртида SiO_2 қатлам ҳосил қилинади. Шундан кейин кремний билан контактлар ҳосил қилиниши керак бўлган жойларда, фотолитография усули билан, SiO_2 парда қатламида “дарча”лар очилади. Сўнг вакуумда термик буғлатиш усули билан пластина сиртида қалинлиги 1 мкм атрофида бўлган алюминий қатлам ҳосил қилинади. Контакт юзачалари ва электр жиҳатдан бирлаштирувчи ўтказгичларнинг зарурий шакли фотолитография усули билан ҳосил қилинади. Алюминий қатламининг ишлатилмайдиган соҳалари емириш усули билан олиб ташланади, сўнгра алюминий билан кремний орасида контакт ҳосил қилиш учун пластинага термик ишлов берилади. Ҳозирги вақтда металлашда электр ўтказувчанлиги алюминийга нисбатан катта бўлган мис ҳам қўлланилмоқда.

Пластиналарни кристалларга ажратиш ва йиғиш операциялари. Барча асосий технологик операциялар бажариб бўлингандан сўнг, юзларча ва ундан кўп ИСларга эга пластина алоҳида кристалларга бўлинади. Пластиналар лазер скрайбер ёрдамида, яъни тайёрланган ИСлар орасидан лазер нурини юргизиб кристалларга ажратилади.



3.1 – расм. Фотолитография жараёнининг кетма -кетлиги.

Ишлатишга яроқли кристаллар қобикларга ўрнатилади, бунда кристал аввал қобикқа елимланади ёки кавшарланади. Сўнг кристал сиртидаги контакт юзачалар қобик

электродларига ингичка ($\varnothing 20\div 30$ мкм) симлар ёрдамида уланади. Симлар уланаётганда термокомпрессиядан фойдаланилади, яъни уланаётган сим билан контакт юзачаси ёки микросхема электроди $200\div 300$ °С температурада ва юқори босимда бир – бирига босиб бириктирилади. Монтаж операциялари тугагандан сўнг кристалл юзаси атроф муҳит атмосфераси таъсиридан химоялаш учун қобикланади. Одий интеграл схемаларда чиқиш электродлари сони 8-14 та, ИСларда эса 64 тагача ва ундан кўпроқ бўлиши мумкин. ИСлар қобиклари металл ёки пластмассадан тайёрланади. ИСларнинг қобиксиз турлари ҳам мавжуд.

Интеграл микросхема (ИМС) кўп сонли транзистор, диод, конденсатор, резистор ва уларни бир – бирига уловчи ўтказгичларни ягона конструкцияга бирлаштиришни (конструктив интеграция); схемада мураккаб ахборот ўзгартиришлар бажарилишини (схемотехник интеграция); ягона технологик циклда, бир вақтнинг ўзида схеманинг электрорадио элементлари (ЭРЭ) ҳосил қилинишини, уланишлар амалга оширилишини ва бир вақтда гуруҳ усули билан кўп сонли бир хил интеграл микросхемалар ҳосил қилиш (технологик интеграция) ни акс эттиради. ИМС, ягона технологик циклда, ягона асосда тайёрланган ва ахборот ўзгартиришда маълум функцияни бажарувчи ўзаро электр жиҳатдан уланган ЭРЭлар мажмуасидир.

ИМС электрон асбоблар қаторига киради. Унинг электрон асбоб сифатидаги асосий хусусияти шундаки, у мустақил равишда, масалан, ахборотни эслаб қолиши ёки сигнални кучайтириши мумкин. Дискрет элементлар асосида шу функцияларни бажариш учун транзисторлар, резисторлар ва бошқа элементлардан иборат схемани **қўлда йиғиш зарур**. Электрон асбобнинг ускуна таркибида ишлаш ишончилиги аввалам бор кавшарланган уланишлар сони билан аниқланади. ИМСларда элементлар бир – бири билан **металлаш** йўли билан уланади, яъни кавшарланмайди ҳам, пайванд ҳам қилинмайди. Бунинг натижасида йиғиш, монтаж қилиш ишларининг сифатини ошириш масаласи ечилди, катта миқдордаги ЭРЭларга эга радиоэлектрон қурилмалар ишлаб чиқаришда ишончилик таъминланди.

Ҳозирги кунларда тайёрлаш усули ва бунда ҳосил бўладиган тузилмасига кўра ИМСларни бир – биридан принципиал фарқланувчи уч турга ажратилади: **яримўтказгич, пардали** ва **гибрид**. ИМСларнинг ҳар тури, микросхема таркибига кирувчи элементлар ва компонентлар сонини ифодаловчи, интеграция даражаси ва конструкцияси билан фарқ қилади.

Элемент деб, конструкцияси бўйича кристалл ёки асосдан ажралмайдиган, ЭРЭ функциясини бажарувчи ИМСнинг қисмига айтилади.

ИМС **компоненти** деб, дискрет элемент функциясини бажарувчи, лекин монтаждан аввал мустақил маҳсулот бўлган ИМСнинг бўлагига айтилади.

Йиғиш, монтаж қилиш операцияларини бажаришда компонентлар микросхема асосига ўрнатилади. Қобиксиз диод ва транзисторлар, конденсаторларнинг махсус турлари, кичик ўлчамли индуктивлик ғалтаклари ва бошқалар содда компонентларга, мураккаб компонентларга эса – бир нечта элементдан ташкил топган, масалан, диод ёки транзисторлар йиғмалари киради.

Элементлари яримўтказгич асоснинг сиртига яқин қатламда ҳосил қилинган микросхемалар **яримўтказгич ИМС** деб аталади.

Элементлари диэлектрик асос сиртида парда кўринишида ҳосил қилинган микросхемалар **пардали ИМС** деб аталади. Пардалар турли материалларни паст босимда юпқа қатлам сифатида ўтказиш йўли билан ҳосил қилинади. Парда ҳосил қилиш усули ва у билан боғлиқ парда қалинлигига мувофиқ ИМСларни **юпқа пардали** (қалинлиги 1-2 мкм) ва **қалин пардали** (қалинлиги 10 мкмдан юқори) ларга ажратилади. Адабиётларда кўп ҳолларда ИМС ёзув ўрнига ИС деб ёзилади.

Ҳозирги кунда пардали диод ва транзисторларнинг параметрлари барқарор бўлмагани сабабли, пардали ИМСлар фақат пассив элементларга (резисторлар, конденсаторлар ва бошқалар) эга.

Пардали технологияда элемент параметрларининг рухсат этилган тарқоқлиги $1 \div 2$ % дан ошмайди. Пассив элементлар параметрлари ва уларнинг барқарорлиги ҳал қилувчи аҳамият касб этганда бу жуда муҳим бўлади. Шу сабабдан пардали ИСлар баъзи филтрлар, фаза ўзгаришига сезгир ва танловчи схемалар, генераторлар ва бошқалар тайёрлашда ишлатилади.

Гибрид ИМС (ёки ГИС) деб умумий диэлектрик асосда жойлашган пардали пассив ва дискрет актив элементлар комбинациясидан иборат микросхемага айтилади. Дискрет компонентлар осма дейилади. Гибрид ИМСлар учун актив элементлар қобиксиз ёки жажжи металл қобикларда тайёрланади.

ГИСларнинг асосий афзалликлари: ишлаб чиқишнинг нисбатан кичик даврида аналог ва рақамли микросхемаларнинг кенг синфни яратиш имкониятидан, кенг номенклатурани пассив элементлар ҳосил қилиш имкониятидан (МДЯ – асбоблар, диодли ва транзисторли матрицалар) ва ишлаб чиқарилаётган микросхемаларда яроқлилар фоизининг кўплигидан иборат. ГИСлар алоқа аппаратларининг қабул қилиш – узатиш тизимларида, юқори частотали кучайтиргичларда, ЎЮЧ қурилмаларда ва бошқаларда қўлланилади.

Ишлатилган транзистор турига мувофиқ яримўтказгич интеграл микросхемалар **биполяр** ва **МДЯ ИМС**ларга ажратилади. Ҳозирги кунда $p - n$ ўтиш билан бошқариладиган МТлар асосида яратилган ИМСлар катта аҳамият касб этмоқда. Ушбу синфга арсенид галлий асосида, затвори Шоттки диоди кўринишида бўлган МТлар киради. Сўнгги пайтда таркибида ҳам биполяр, ҳам майдоний транзисторлар ишлатилган ИМСлар ҳам тайёрланмоқда.

ИМСнинг функционал мураккаблиги унинг таркибидаги элемент ва компонентлар сонини кўрсатувчи **интеграция даражаси** билан ифодаланади. Интеграция коэффиценти сон жиҳатдан $K = \lg N$ тенглик билан аниқланади, бу ерда N – схема элементлари ва компоненталари сони (3.1 – жадвал).

3.1 – жадвал

Интеграция коэффициенти	K қиймати	Элементлар сони	ИМС номи
1	< 1	10 тагача	оддий
2	$1 < K \leq 2$	11÷100	ўртача (ЎИС)
3	$2 < K \leq 4$	101÷10 000	катта (КИС)
4-5	≥ 4	$> 10\,000$	ўта катта (ЎКИС)

Оддий ИМСларга мисол сифатида мантиқ элементларни кўрсатиш мумкин. ЎИСларга жамлаш қурилмаси, счетчиклар, оператив хотира қурилмалари (ОХК), сиғими 256-1024 бит бўлган доимий хотира қурилмалари (ДХК) мисол бўла олади. КИСларга мантикий – арифметик ва бошқарувчи қурилмалар киради. ЎКИС ларга 1,9 миллиард МДЯ – транзисторлардан ташкил топган, сиғими 294 МБ бўлган хотира микросхемалари мисол бўла олади.

Кристаллдаги элементлар жойлашувининг зичлиги – бирлик юзага тўғри келувчи элементлар сони ИС конструкцияси ва технологияси сифатининг муҳим кўрсаткичи ҳисобланади. Технология даражаси минимал технологик ўлчам, яъни эришиш мумкин бўлган энг кичик ўлчам билан ифодаланади, масалан, эмиттер кенглиги, ўтказгичлар кенглиги, улар орасидаги масофа билан характерланади.

ИМСлар ишлаб чиқариш технологиясини мукаммаллаштириш жараёнида минимал технологик ўлчам Δ нинг йиллар бўйича ўзгариши 2.2 – жадвалда келтирилган.

3.2 – жадвал

Йил	1999	2001	2003	2005	2007	2009
-----	------	------	------	------	------	------

Δ , нм	180	130	90	65	45	32
---------------	-----	-----	----	----	----	----

Хотира қурилмаларида элементлар жойлашув зичлиги ҳар икки йилда икки марта ортиб бораётганини 1965 йилда Гордон Мур башорат қилган эди. 1.2 – жадвал ушбунни тасдиқлайди.

Функционал вазифасига кўра ИСлар *аналог* ва *рақамли*ларга бўлинади. Аналог ИСларда сигнал узлуксиз функция сифатида ўзгаради. Энг кенг тарқалган аналог ИС – операцион кучайтиргичдир. Рақамли ИСлар дискрет кўринишда берилган сигналларни ўзгартиришга ва қайта ишлашга хизмат қилади.

4-мавзу

Буль алгебрасининг асосий аксиома ва қонунлари

Режа:

1. Санок тизимлари
2. Буль алгебраси операциялари

Математик мантиқнинг асосий қисмларидан бири - **мантиқ алгебраси** ҳисоблаш машиналарининг асоси ҳисобланади. Мантиқ алгебраси фикрлар билан иш кўради. **Фикр** деганда ҳақиқий ёки ёлғонлиги нуқтаи назаридан билдирилган ҳар қандай тасдиқ тушунилади. Фикрнинг ҳақиқийлиги ёки ёлғонлигидан бошқа аломатлари (яхши, ёмон, нодир ва ҳ.к) эҳтиборга олинмайди.

Мантиқ алгебрасида фикрларнинг ҳақиқийлиги 1 билан, ёлғонлиги 0 билан тенглаштириш қабул қилинган. Фикрларнинг бу иккили табиатига мослигини ҳисобга олиб, уларни **мантикий ўзгарувчилар** деб аташади. Фикрлар ёки мантикий ўзгарувчилар оддий бўлади ва латин алифбосининг кичик ҳарфлари - $x, y, z, x_1, x_2, a, b, \dots$ билан белгиланади.

Оддий фикрлардан мантикий ўзгарувчиларнинг иккили функциялари ҳисобланувчи мураккаб фикрлар тузилади. Мураккаб фикрлар катта ҳарфлар $A, B, C, D, E, F, \dots$ билан белгиланади ва кўпинча **мантиқ алгебрасининг функцияси** (МАНФ) деб аталади.

Мантиқ алгебраси элементар мантикий функциялар ёрдамида мантиқ алгебраси функцияларини ифодалаш ва ўзгартириш билан шуғулланади. МАНФ ларини ифодалаш ва ўзгартириш масалалари ҳисоблаш машиналарини лойиҳалашда кенг қўлланилади.

Элементар мантикий функциялар қаторига аввало битта ўзгарувчи x нинг элементар функцияларини киритиш мумкин. Бу функциялар **ҳақиқийлик жадвали** деб аталувчи жадвалда келтирилган (4.1-жадвал). Умуман, ҳақиқийлик жадвали аргументларнинг (мантикий ўзгарувчиларнинг) мумкин бўлган тўплamlаридан ҳар бирига мос функция қийматини акслантиради. 4.1-жадвал

Функция	x аргументли функция қиймати		Функция белгиси	Функция номи
	0	1		
f_0	0	0	0	доимо ёлғон
f_1	0	1	x	ўзгарувчи
f_2	1	0	$\bar{x}$	инкор
f_3	1	1	1	доимо ҳақиқий

Чинлик жадвали ва Бул алгебраси

Иккита x ва y ўзгарувчиларнинг элементар мантикий функцияларини кўрайлик. 4.2-жадвал.

Функция	x, y аргументли функция қиймати				Функция белгиси	Функция номи
	00	01	10	11		
f_0	0	0	0	0	0	доимо ёлғон

f_1	0	0	0	1	$x \wedge y$	конъюнкция
f_2	0	0	1	0	$x \bar{y}$	й бўйича таҳқиқ
f_3	0	0	1	1	X	х доимоҳақиқий
f_4	0	1	0	0	$\bar{x} y$	х бўйича таҳқиқ
f_5	0	1	0	1	Y	й доимо ҳақиқий
f_6	0	1	1	0	$x \oplus y$	х ва й ни 2 нинг модули бўйича қўшиш
f_7	0	1	1	1	$x \vee y$	дизъюнкция
f_8	1	0	0	0	$x \uparrow y$	Пирс стрелкаси
f_9	1	0	0	1	$x \sim y$	тенг қийматлилик
f_{10}	1	0	1	0	$\bar{y}$	й доимо ёлғон
f_{11}	1	0	1	1	$x \rightarrow y$	импликация
f_{12}	1	1	0	0	$\bar{x}$	х доимо ёлғон
f_{13}	1	1	0	1	$y \rightarrow x$	импликация
f_{14}	1	1	1	0	x/y	Шеффер штрихи
f_{15}	1	1	1	1	1	доимо ҳақиқий

4.2-жадвалдаги функциялардан бир қисми тривиал ҳисобланади. Масалан, $f_0=0$, $f_{15}=1$ ва $f_3=x$, $f_5=y$. Уларнинг ичида икkitаси элементар функциялардир - $f_{10}=y$, $f_{12}=x$. f_2 ва f_4 функциялари эса мос ҳолда у ва х бўйича таҳқиқи функциялари ҳисобланади.

Қолганларини қисқача тавсифлайлик:

- х ва у мантикий ўзгарувчиларнинг **дизъюнкцияси**. Қисқача х ва й нинг дизъюнкцияси. $x \vee y$ каби белгиланади. «х ёки у» деб ўқилади. Таҳрифи: х ва у мантикий ўзгарувчиларнинг дизъюнкцияси мураккаб функция бўлиб, у фақат х ва у ёлғон бўлгандагина ёлғон ҳисобланади. (3-жадвал)

- х ва у мантикий ўзгарувчиларнинг **конъюнкцияси**. $x \wedge y$ каби белгиланади. «х ҳам у» деб ўқилади. Таҳрифи: х ва у нинг конъюнкцияси мураккаб функция бўлиб, у фақат х ва у ҳақиқий бўлгандагина ҳақиқий ҳисобланади. (4-жадвал)

3-жадвал

$0 \vee 0 = 0$
$0 \vee 1 = 1$
$1 \vee 0 = 1$
$1 \vee 1 = 1$

4-жадвал

$0 \wedge 0 = 0$
$0 \wedge 1 = 0$
$1 \wedge 0 = 0$
$1 \wedge 1 = 1$

- х ва у мантикий ўзгарувчиларнинг **тенг қийматлилиги**. $x \sim y$ каби белгиланади. «х у га тенг қийматлилик» деб ўқилади. Таҳрифи: х ва у нинг тенг қийматлилиги мураккаб функция бўлиб, у фақат х ва у ҳақиқийликлари мос келгандагина ҳақиқий ҳисобланади (5-жадвал).

-х ва й ни **2 нинг модули бўйича қўшиш**. $x \oplus y$ каби белгиланади. «х ни у га 2 нинг модули бўйича қўшиш» деб ўқилади. Таҳрифи: х ва й ни 2 нинг модули бўйича қўшиш мураккаб функция бўлиб, у фақат х ва й нинг ҳақиқийликлари мос келмаганда ҳақиқий ҳисобланади (6-жадвал). Баҳзи адабиётларда бу функцияни **тенг қийматлилигининг инкори** деб ҳам аташади.

4.3-жадвал

$0 \sim 0 = 1$
$0 \sim 1 = 0$
$1 \sim 0 = 0$

4.4жадвал

$0 \oplus 0 = 0$
$0 \oplus 1 = 1$
$1 \oplus 0 = 1$

$$1 \sim 1 = 1$$

$$1 \oplus 1 = 0$$

- x ва y нинг **импликацияси**. $x \rightarrow y$ каби белгиланади. «Агар x , унда y » деб ўқилади. Таҳрифи: x ва y нинг импликацияси мураккаб функция бўлиб, y фақат x ҳақиқий, y ёлғон бўлгандагина ёлғон ҳисобланади (7-жадвал). Таъкидлаш лозимки, импликация сабаб ва оқибат орасидаги боғланиш маъносига эга эмас, яъни x нинг ҳақиқийлигидан y нинг ҳақиқийлик шарти келиб чиқмайди. Аксинча, импликация ёрдамида тузилган мураккаб фикрнинг ҳақиқийлиги учун x нинг ёлғонлиги кифоя. ϕ_{13} функция $y \rightarrow x$ га мос келади.

- x ва y нинг **Шеффер штрихи**. x/y каби белгиланади. « x штрих y » деб ўқилади. Таҳрифи: x ва y нинг Шеффер штрихи мураккаб функция бўлиб, y фақат x ва y ҳақиқий бўлгандагина ёлғон ҳисобланади (8-жадвал).

- x ва y нинг **Пирс стрелкаси**. $x \uparrow y$ каби белгиланади. « x Пирс стрелкаси y » деб ўқилади. Таҳрифи: x ва y нинг Пирс стрелкаси мураккаб функция бўлиб, y фақат x ва y ёлғон бўлгандагина ҳақиқий ҳисобланади (9-жадвал).

4.5-жадвал

$0 \rightarrow 0 = 1$
$0 \rightarrow 1 = 1$
$1 \rightarrow 0 = 0$
$1 \rightarrow 1 = 1$

4.6-жадвал

$0/0 = 1$
$0/1 = 1$
$1/0 = 1$
$1/1 = 0$

4.7-жадвал

$0 \uparrow 0 = 1$
$0 \uparrow 1 = 0$
$1 \uparrow 0 = 0$
$1 \uparrow 1 = 0$

5– мавзу Мантикий элементлар

Режа:

- 1.Мантикий элементлар
- 2.Ракамли электрон курилмаларнинг фундаментал хоссалари.

Микроэлектрон аппаратлар ривожі КИС ва ЎКИС ларни кенг қўллашга асосланган. Бу билан аппаратларнинг техник-иқтисодий кўрсаткичлари ортмоқда: ишончлилиқ, халақитбардошлиқ ортмоқда, массаси, ўлчамлари, нарҳи камаймоқда ва х.з.

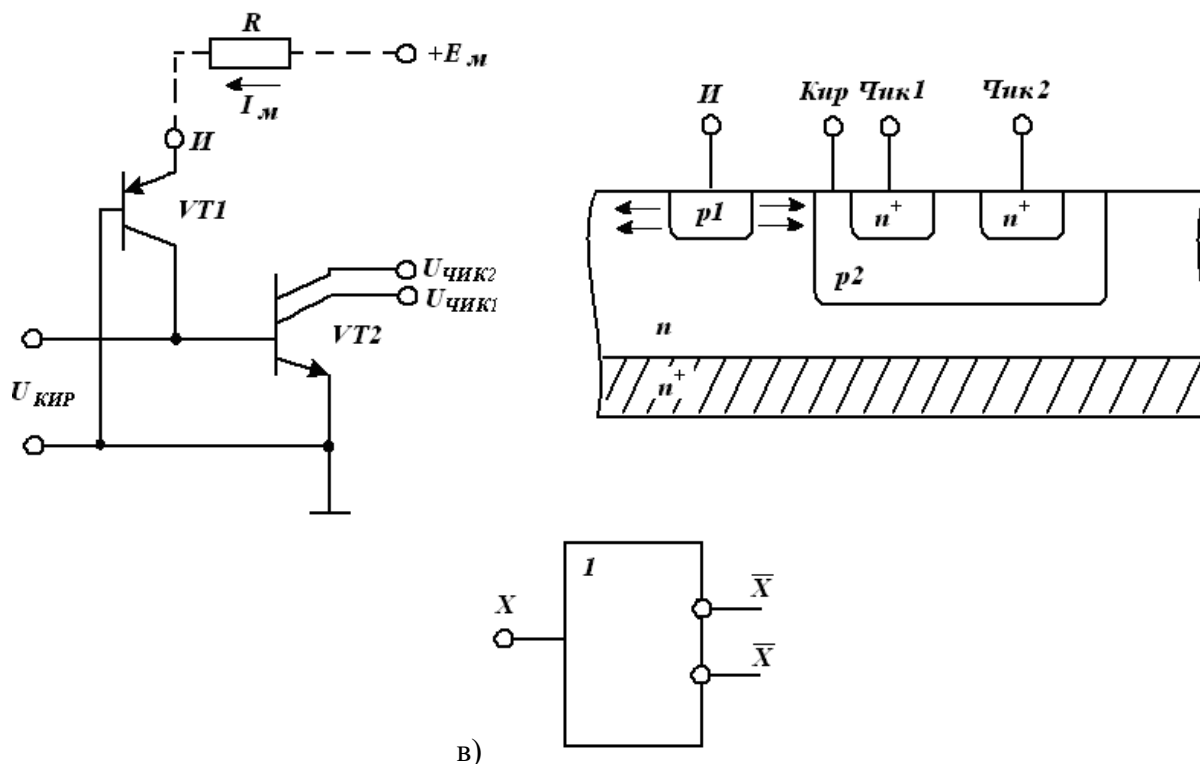
КИС МЭлари тезкорлигининг кичиклигига қарамасдан МДЯ – технологияда бажарилар эди. МЭ тезкорлигини ошириш муаммоси Philips ва IBM фирмалари томонидан БТ асосида интеграл –инжекцион мантиқ (I^2M) негиз элементи яратилишига сабаб бўлди.

I^2M негиз элементи схемаси 10.1, а – расмда келтирилган. Элемент VT1 (p_1-n-p_2) ва VT2 ($n-p_2-n^+$) комплементар БТлардан ташкил топган. VT1 транзистор, кириш сигналини инверсловчи VT2 транзистор учун база токи генератори (инжектори) вазифасини бажаради. VT2 транзистор одатда бир нечта коллекторга эга бўлиб, элемент мантикий чиқишларини ташкил этади. I^2M турдаги элементларда ҳосил қилинган мантикий схемаларда, VT1 транзистор эмиттери ҳисобланган инжектор (И), кучланиш манбаи билан R резистор орқали уланади ва унинг қаршилиги талаб этилган токни таъминлайди. Бундай ток билан таъминловчи курилма инжектор токи қийматини, кенг диапазонда ўзгартириб унинг тезкорлигини ўзгартиришга имкон беради. Амалда инжектор токи $1\text{ нА} \div 1\text{ мА}$ гача ўзариши мумкин, яъни VT1 транзистор ЭЎидаги кучланишни озгина орттириб (ҳар 60 мВда ток 10 марта ортади) ток қийматини 6 тартибга ўзгартириш мумкин.

I^2M ИС кремнийли n^+ - асосда тайёрланади (11.1, б – расм), у ўз навбатида барча инвертор эмиттерларини билаштирувчи умумий электрод ҳисобланади (расмда битта инвертор кўрсатилган). $n-p-n$ турли транзистор базаси бир вақтнинг ўзида $p-n-p$ турли транзисторни коллектори бўлиб ҳисобланади. Элементларнинг бундай тайёрланиши функционал интеграция дейилади. Бу вақтда турли элементларга тегишли соҳаларни изоляция қилишга (ТТМ ва ЭБМ элементларидаги каби) эҳтиёж қолмайди. I^2M элементи резисторлардан ҳоли эканлигини инобатга олсак, яхлит элемент кристаллда ТТМдаги стандарт КЭТ эгаллаган ҳажмни эгаллайди.

а)

б)



5.1 – расм. И²М негиз элементнинг принципиал схемаси (а), топология қирқими (б) ва шартли белгиланиши (в).

Элементнинг ишлаш принципи. Иккита кетма-кет уланган И²М элементлар занжири 5.1 – расмда тасвирланган. Агар схеманинг киришига берилган кучланиш $U^0_{КИР} < U^*$ бўлса, у ҳолда қайта уланувчи VT2 транзисторнинг иккала ўтиши берк бўлади. VT1 инжектордан берилаётган ток I_M , қайта уланувчи транзистор базасидан кириш занжирига узатилади. Бу ҳолатда чиқиш кучланиши кейинги каскад қайта уланувчи VT2/ транзисторининг тўғри силжитилган $p-n$ ўтиши кучланишига тенг бўлади, яъни $U^1_{ЧИҚ} = U^* \approx 0,7$ В. Агар схеманинг киришидаги кучланиш $U^1_{КИР} > U^*$ бўлса, у ҳолда қайта уланувчи VT2 транзистор очилади. p_2 соҳага келиб тушаётган коваклар бу соҳани тез зарядлайди. VT1 инжектор тўйиниш режимига ўтади. p_2 соҳа потенциали инжектор потенциалига деярли тенг бўлади. VT2 транзисторнинг эмиттер-база ўтиши тўғри йўналишда силжийди ва электронларнинг базага, кейин эса коллекторга инжекцияси бошланади. Коллекторга келаётган электронлар p_2 соҳадан келган ковакларни нейтраллайди. Натижада коллектор потенциали пасаяди ва база потенциалидан кичик бўлиб қолади. VT2 транзистор тўйиниш режимига ўтади ва элемент чиқишида тўйинган транзистор кучланишига тенг бўлган кичик сатҳли кучланиш ўрнатилади. Реал шароитда у $0,1 \div 0,2$ В га тенг. Шундай қилиб, И²М негиз МЭ учун куйидаги муносабатлар ҳақиқийдир: $U^0 = 0,1 \div 0,2$ В; $U^1 = 0,6 \div 0,7$ В. Бундан И²М негиз МЭ учун мантикий ўтиш $U_{МЎ} = 0,4 \div 0,6$ В эканлиги келиб чиқади.



И²М схемалар тезкорлиги инжекция токи I_{II} га кучли боғлиқ бўлиб, ток ортган сари ортади. Бу вақтда A_{KV} озгина ортади ва 4÷0,2 пДжни ташкил этади. Элемент қайта уланишининг ўртача кечикиш вақти 10÷100 нс, яъни ТТМ элементникига нисбатан бир неча марта катта. Аммо қувват истеъмоли 1-2 тартибга кичик бўлади. Мантикий ўтиш

кичиклиги туфайли И²М элементининг халақитбардошлиги ҳам кичик (20÷50 мВ) бўлади. Шунинг учун бу схемалар фақат КИС ва ЎКИСлар таркибида ва кичик интеграция даражасига эга мустақил ИСлар сифатида қўлланилади.

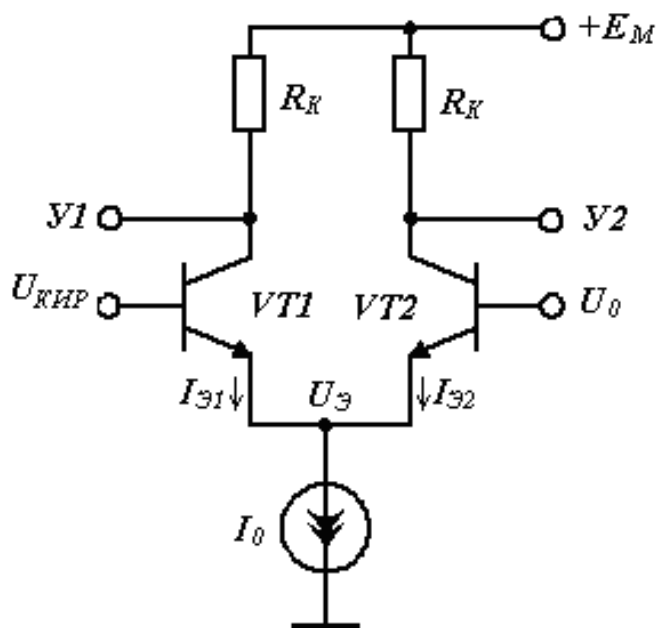
И²М МЭнинг *X* киришига статик режимда мантиқий 1га мос кучланиш берилганда манба E_M дан энергия истеъмол қилиши, унинг камчилиги ҳисобланади.

Эмиттерлари боғланган мантиқ (ЭБМ) элементни яратилишига рақамли курилмалар тезкорлигини ошириш муаммоси сабаб бўлган. ЭБМ элементда қайта уланувчи транзистор ёки берк, ёки очик бўлади ва базада қўшимча ноасосий заряд ташувчилар тўпланаётганда БТ тўйиниш режимида ишлайди. Транзисторни бир ҳолатдан иккинчисига ўтиши узоқ кечадиган жараён бўлганлиги сабабли, ТТМ элемент тезкорлиги чекланган. БТдаги калит инерциялилигини камайтириш мақсадида шундай схемалар яратиш керакки, унда қайта уланувчи транзистор очик ҳолатда актив режимда ишласин.

ЭБМ шундай схематехник ечимлардан бири ҳисобланади. БТнинг тўйинмаган режими юклама ва паразит сиғимларни тез қайта зарядланиши учун талаб қилинадиган ишчи тоқларни ошириш имконини беради. Қайта уланувчи элемент уланиш вақти минимумга келади. Бу вақтда БТнинг беркилиш вақти ортмайди. Шу сабабли ЭБМ элементлар юқори тезкорликка эга.

ЭБМ элемент асосини тоқ қайта улагичи ташкил этади (12.1 – расм).

У ДК каби иккита симметрик елкадан ташкил топган бўлиб, уларнинг ҳар бири транзистор ва резистордан иборат. Умумий эмиттер занжирида БТГ I_0 ишлайди.



5.4 – расм. Ток қайта улагичи.

ДКдан фарқли равишда киришлардан бири (VT2) таянч деб аталувчи доимий кучланиш манбаи U_0 га уланган. Тоқ I_0 қиймати транзисторнинг актив иш режимида мос келади ва ЭБМ негиз элементларида $I_0 = 0,5 \div 2$ мА. БТГ мавжудлиги туфайли база потенциалларининг ихтиёрий қийматларида эмиттер ўтишларда автоматик равишда

$$I_{Э1} + I_{Э2} = I_0 \quad (5.1)$$

шарт ўрнатилади.

Актив режимда эмиттер тоқининг база – эмиттер кучланишига боғлиқлиги киришдаги VT1 транзистор учун қуйидаги ифода билан аппроксимацияланади

$$I_{\mathcal{E}1} = I_{\mathcal{E}01} e^{(U_{KIP} - U_{\mathcal{E}}) / \varphi_T}, \quad (5.2)$$

VT2 транзистор учун эса

$$I_{\mathcal{E}2} = I_{\mathcal{E}02} e^{(U_0 - U_{\mathcal{E}}) / \varphi_T}. \quad (5.3)$$

Бу ифодаларда эмиттер токининг $U_{\mathcal{E}B} = 0$ ва $U_{KB} \neq 0$ бўлгандаги қолдиқ қиймати $I_{\mathcal{E}0}$. Интеграл технологияда эгизаклик принципига мувофиқ $I_{\mathcal{E}01} = I_{\mathcal{E}02}$. Хона температурасида $\varphi_T = kT / q = 0,025$ В.

(12.1), (12.2) ва (12.3)лардан фойдаланиб,

$$I_{\mathcal{E}1} = \frac{I_0}{1 + e^{\frac{U_0(1 - \frac{U_{KIP}}{U_0})}{\varphi_T}}}, \quad I_{\mathcal{E}2} = \frac{I_0}{1 + e^{\frac{-U_0(1 - \frac{U_{KIP}}{U_0})}{\varphi_T}}} \quad (5.4)$$

га эга бўламиз.

Схема симметрик, шунинг учун иккала БТ база потенциаллари тенг бўлганда ($U_{KIP} = U_0$) ҳар бир елкадан оқиб ўтаётган ток $I_0 / 2$ га тенг.

Таянч кучланиш $U_0 = 1,2$ В бўлсин. Агар U_{KIP} қиймати $\Delta \leq 0,1$ В га камайса, у ҳолда (12.4) га мувофиқ, $I_{\mathcal{E}1}$ ток I_0 га нисбатан 1 % гача камаяди, $I_{\mathcal{E}2}$ ток эса 99 % гача ортади. Демак, кириш сигнали $U_{KIP} \leq U_0 - \Delta$ (мантикий 0) бўлганда VT1 транзистор берк бўлади, VT2 транзистордан эса тўлиқ I_0 токи оқиб ўтади.

Агар аксинча бўлса, яъни U_{KIP} қиймати $\Delta \geq 0,1$ В га ортса, у ҳолда (12.4) га мувофиқ, $I_{\mathcal{E}1}$ ток I_0 га нисбатан 99 % гача ортади, $I_{\mathcal{E}2}$ ток эса 1 % гача камаяди. Демак, кириш сигнали $U_{KIP}^+ \geq U_0 + \Delta$ (мантикий 1) бўлганда VT2 транзисторни берк деб ҳисоблаш мумкин, VT1 транзистордан эса тўлиқ I_0 ток оқиб ўтади. Натижада идеал ток қайта улагичига эга бўлди. Сатҳлар орасидаги фарқ - қайта уланиш кичиклиги унинг камчилиги ҳисобланади, чунки қайта уланиш соҳаси кириш сигналларини таянч кучланиш U_0 дан $U_{KV} = U_{KIP}^+ - U_{KIP} = 2\Delta \approx 0,3$ В қийматга ўзгариши билан аниқланади. Демак, халақитбардошлик ҳам кичик бўлади. Лекин мантикий ўтиш вақтининг кичиклиги, ҳамда тўйиниш режимининг йўқлиги ҳисобига ток қайта улагичининг қайта уланиш вақти жуда кичик бўлиб, 3 нсдан ошмайди.

Транзистор актив режимда қоладиган максимал U_{KIP}^+ қийматини аниқлаймиз. Бунинг учун $U_{KB} \geq 0$ ($U_K \geq U_B$) шарт бажарилиши керак. Транзисторнинг база потенциали кириш сигнали билан, коллектори потенциали эса

$$U_K = E_M - \alpha I_0 R_K \quad (5.6)$$

ифода ёрдамида аниқланади.

У ҳолда транзистор актив режим чегарасида ($U_K = U_B$) қоладиган U_{KIP}^+ қиймати қуйидаги муносабат билан аниқланади

$$U_{KIP}^+ = E_M - \alpha I_0 R_K = U_0 + \Delta. \quad (5.7)$$

(12.6) шарт бажарилиши, берилган E_M , U_0 ва U_{KIP}^+ қийматларида транзисторнинг актив иш режими таъминланиши учун R_K резисторлар қаршилиги кичик (200 Омгача) қилиб танланади.

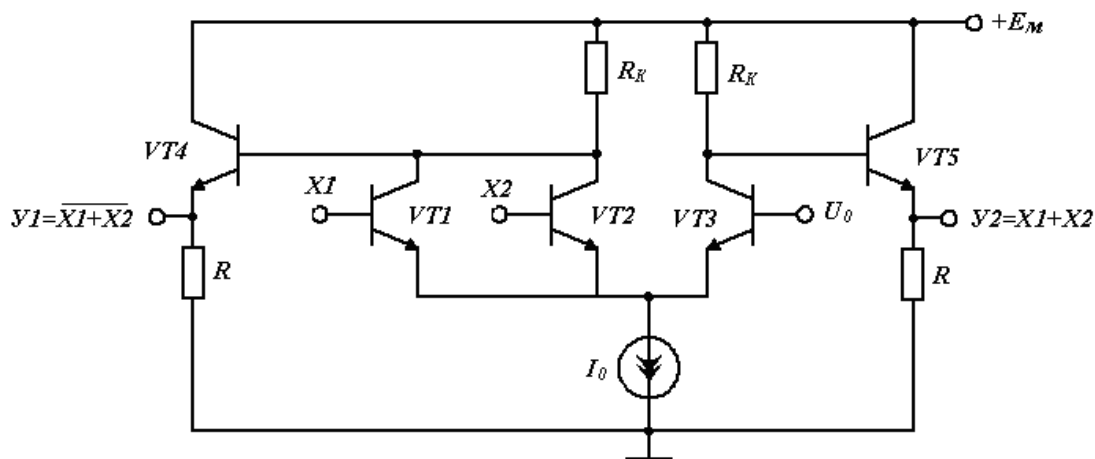
Алоҳида калитлар (қайта улагичлар) асосан аналог схемаларда қўлланилади. Мантикий схемаларда ҳар бир қайта улагич чиқиши бир ёки бир неча бошқа қайта улагичлар киришига уланади. Қайта улагичлар кетма –кетлиги ишга лаёқатлигини

таъминлаш мақсадида кириш ва чиқишлар бўйича мантикий 0 ва мантикий 1 сатҳлар мувофиқлаштирилган бўлиши керак. Афсуски, мазкур турдаги қайта улагичларда сатҳлар мослиги мавжуд эмас, чунки $Y1$ ва $Y2$ чиқишлардан олинаётган чиқиш кучланиши **доим U_0 дан катта бўлади**. Шу сабабли бундай қайта улагичларни кетма – кет улаб бўлмайди. Бунинг учун махсус мувофиқлаштирувчи каскадлар қўлланилади. Улар кучланиш сатҳини силжитиш қурилмаси деб аталади. Эмиттер қайтаргичлар бундай қурилманинг содда схемаси бўлиб ҳисобланади. Қайтаргичда чиқиш (эмиттер) потенциалининг сатҳи таянч потенциал сатҳидан U^* катталиқка паст бўлади.

Ток қайта улагичини ЭБМ элементга ўзгартириш учун унинг чап елкасини параллел уланган (киришлари бўйича) транзисторлар билан алмаштириш керак. Иккита киришли ЭБМ элемент схемаси 5.6 – расмда келтирилган.

$VT1$ ва $VT2$ транзисторлардан ихтиёрий бирининг (ёки бароварига) беркиилиши I_0 токни чап елкадан ўнг елкага ўтишига олиб келади.

$VT4$ ва $VT5$ эмиттер қайтаргичлар коллектор потенциаллари сатҳлари U^* катталиқка силжитилади, бу билан ЭБМ занжирнинг ишга лаёқатлиги таъминланади.



5.5– расм. Иккита киришли ЭБМ МЭ схемаси.

Дейлик, иккала киришга мантикий 0 потенциал берилган бўлсин. У ҳолда $VT1$ ва $VT2$ транзисторлар берк, $VT3$ транзистор очик бўлади. Демак, $Y1$ чиқишда мантикий 1 сатҳи ўрнатилади. $VT1$ ва $VT2$ транзисторлар берк бўлганлиги сабабли уларнинг коллектор потенциаллари $U_{K1,2} = E_M$. $VT4$ ЭЎидан U^* кучланишни олиб ташласак, мантикий 1 сатҳ

$$U^1 = E_M - U^* . \quad (5.8)$$

эканлиги келиб чиқади.

$VT3$ транзистор билан $VT5$ қайтаргич ҳам мантикий функция бажарадилар. $X1=X2= U_0$ бўлганда $VT3$ транзистор очик, демак $Y2$ чиқишда мантикий 0 сатҳи ўрнатилади. $VT3$ транзистор тўйиниш чегарасида турибди деб фараз қилайлик, яъни $U_{КБЗ} = 0$. У ҳолда транзистордаги қолдиқ кучланиш ЭЎдаги кучланишга тенг бўлади ($U_{КОЛ} = U^*$). U^* кучланишни олиб ташласак ва (5.8) ифодага қўйсак, мантикий 0 саҳига эга бўламиз

$$U^0 = E_M - 2U^* . \quad (5.9)$$

(5.8) ва (5.9) ифодалардан фойдаланиб, мантикий ўтиш қийматини аниқлаймиз

$$U_{M\ddot{y}} = U^1 - U^0 = U^* \approx 0,7 \text{ В.}$$

Энди бирор киришга, масалан $X1$ га мантикий 1 потенциал берилган бўлсин. У ҳолда VT1 транзистор очилади, VT3 транзистор эса беркилади. Натижада $Y1$ чиқишда мантикий 0 кучланиши, $Y2$ чиқишда эса мантикий 1 кучланиши ўрнатилади. Иккала киришга мантикий 1 берилганда ҳам вазият ўзгармайди. Ҳосил бўлган ҳақиқийлик жадвали 12.2 – жадвалда келтирилган. Жадвалдан, схема $Y1 = \overline{X1 + X2}$ мантикий амалини, $Y2$ чиқиш бўйича эса $Y1 = X1 + X2$ мантикий амалини бажариши маълум бўлиб турибди.

Шуни таъкидлаш керак-ки, чиқишда эмиттер қайтаргичларнинг қўлланилиши мантикий ўтишни 0,7В гача ва ҳалақитларга бардошликни деярли 0,3В гача оширди. Бундан ташқари, эмиттер қайтаргичдаги кичик чиқиш қаршилиги туфайли схеманинг юклама қобилияти ортди ва юкламадаги сифим қайта зарядланиши тезлашди.

Манбанинг манфий кутби умумий деб олинган ЭБМ схеманинг камчилиги бўлиб чиқиш сигнали мантикий сатҳларининг кучланиш манбаи қийматига боғлиқлиги ҳисобланади. Бу (5.8) ва (5.9) лардан келиб чиқади. Бундан ташқари, чиқиш умумий нукта билан қисқа туташганда эмиттер қайтаргич транзистори ишдан чиқади.

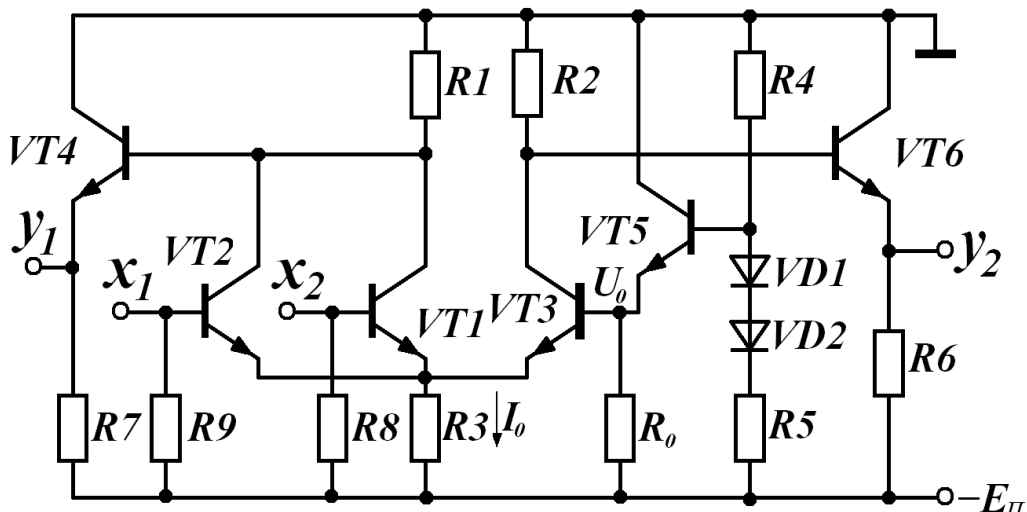
Кучланиш манбаи E_M нинг мусбат кутбини умумий нуктага улаб айтиб ўтилган камчиликларни бартараф этиш мумкин. У ҳолда

$$U^1 = -E_M + U^1 = -U^* = -0,7 \text{ В;}$$

$$U^0 = -E_M + U^0 = -2U^* = -1,4 \text{ В.}$$

Бунда, схеманинг иш принципи, албатта ўзгаришсиз қолади.

500 серияга мансуб ЭБМ элементнинг принципиал электр схемаси 5.6 – расмда келтирилган.



5.6 – расм. 500 серияга мансуб иккита киришга эга ЭБМ элемент схемаси.

Ўзгармас ток генератори (манбаи) I_0 ни турли усуллар билан амалга ошириш мумкин. Мазкур схемада ток манбаи сифатида токни барқарорлаштирувчи резистор $R3$ қўлланган. Унинг қаршилиги $R1$ ($R2$) резисторларнинг максимал қийматларидан анча

катта бўлиши керак. Бундай манбада I_0 қиймати қайта уланиш вақтида ўзгаради, лекин U^0 ва U^1 қийматларига таъсир кўрсатмайди.

Таянч кучланиш U_0 қиймати, ҳамда U^0 ва U^1 қийматлари температура ва бошқа омиллар таъсирида ўзгаради. ЭБМ схемаларда халақитларга бардошлик юқори бўлмагани сабабли, схемаларни ишга лаёқатлигини сақлаб қолиш мақсадида кенг ишчи шароитлар диапазонида температурага барқарор таянч кучланиш манбаи қўлланилади. У $R5$, $VD1$, $VD2$, $R4$ лардан иборат бўлган кучланиш бўлгичи ва $VT5$, $R0$ дан тузилган эмиттер қайтаргичдан ташкил топган. $VD1$ ва $VD2$ диодлар транзисторнинг $U_{БЭ}$ кучланиши ўзгарганда I_0 токи ўзгариши ҳисобига температура ўзгаришини компенсациялайдилар. $R0$ резистор $VT5$ транзистор эмиттер токи қийматини ошириш учун хизмат қилади ва натижада, унинг ток бўйича кучайтириш коэффиценти ортиб, частота параметрлари яхшиланади. Одатда битта U_0 манба ягона кристаллда жойлашган бир неча (5-10 тагача) ЭБМ элементларни таянч кучланиш билан таъминлайди.

ЭБМ элементлар ўта юқори тезликда ишловчи тизимлар учун негиз ҳисобланади. Элементларни монтаж усулда бирлаштириш йўли билан турли функцияларни амалга ошириш имконияти туғилади.

Юқоридагилардан келиб чиқадики, ЭБМ схемотехникаси ТТМга нисбатан функционал жиҳатдан мосланувчан ва турли мураккабликдаги мантиқ алгебрасини яратиш имконини беради. Бу хосса матрицали кристаллар асосида буюртмага асосан КИСлар яратишда кенг қўлланилади.

Бундан ташқари, кўпгина махсус мақсадлар учун ишлаб чиқилган ЭБМ схемалари мавжуд (иккилик ахборотни индикация қилиш учун, маълум шаклдаги сигналларни шакллантириш учун ва бошқалар).

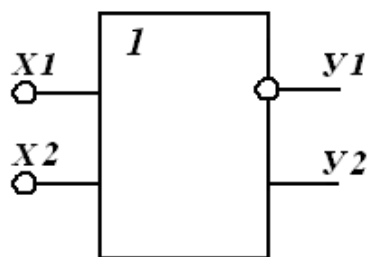
ЭБМ элементлари бир неча серия ($K137$, $K187$, $K229$, 100 , $K500$, 500 ва бошқалар) кўринишида ишлаб чиқарилади. Бу сериялар функционал ва техник тўлиқликка эга, яъни ихтиёрий арифметик ва мантикий амалларни, ҳамда сақлаш, ёрдамчи ва махсус функцияларни бажарлишини таъминлайди. ЭБМ элементлар параметрлари 5.1 – жадвалда келтирилган.

5.1 – жадвал

ЭБМ серия элементлари турлари

ЭБМ РИС параметрлари	серия		
	$K137$	$100, K500, 700$	1500
$I_{КПР}^0$, мкА	0,5	0,5	0,5
$I_{КПР}^1$, мкА	200	265	200
$U_{ЧИҚ}^0$, В	- 1,6	- 1,6	- 1,65
$U_{ЧИҚ}^1$, В	- 0,8	- 0,9	- 0,96
$K_{ТАРМ}$	15	15	15
$K_{БИРЛ}$	9	9	9
$t_{ўрт.кеч}$, нс	6	2,9	0,7
$P_{ИСТР}$, мВт	70	35	50
I_M , мА	15	26	-
E_M , В	- 5,2	- 5,2	- 4,5

ЭБМ негиз элементининг шартли гарфик белгилиниши 5.6 – расмда кўрсатилган бўлиб, у ерда $X1$, $X2$ - киришлар, $Y1$ – инверс чиқиш; $Y2$ –тўғри чиқиш. Элемент мусбат мантиқ учун бир вақтнинг ўзида иккита функцияни амалга оширади: $Y1$ чиқиш бўйича 2ЁКИ-ЭМАС (Пирс элементи) ва $Y2$ чиқиш бўйича 2ЁКИ (дизъюнкция). Икки киришли МЭнинг ҳақиқийлик жадвали 12.2 – жадвалда келтирилган.



5.7 – расм. Икки киришли ЭБМ элементнинг шартли гарфик белгиланиши

Икки киришли ЭБМ элементнинг
ҳақиқийлик жадвали

x_1	x_2	y_1	y_2
0	0	1	0
0	1	0	1
1	0	0	1
1	1	0	1

6 – мавзу **Электрон калит схемалари**

Режа:

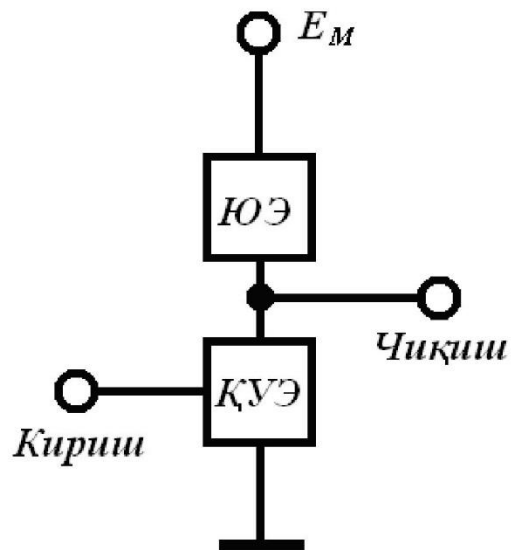
1. БТ-электрон калит схемалари
2. МТ-электрон калит схемалари

Биполяр транзисторли электрон калит схемалар

Импульсли ва ракамли (мантикий) қурилмаларда электрон калит асосий элемент ҳисобланади. Электрон калит юклама занжирига уланиб ташки бошқарув сигнали таъсирида даврий равишда улаш ва узишни амалга оширади. Бу вақтда калитнинг чиқишидаги сигнал бир - биридан етарлича фарқланадиган иккита дискрет кийматга эга бўлади. Бу ҳосса уни Булл алгебраси функцияларини амалга оширувчи асосий МЭ сифатида қўллашга имконини беради.

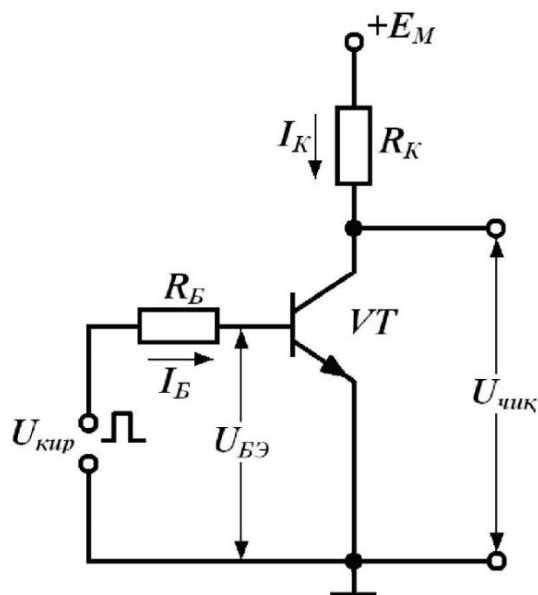
Калит икки элементдан ташкил топган: қайта уланувчи (K^Y) ва юклама (ЮЭ) элементлари. Калит (инвертор) тузилишининг умумлашган схемаси 6.1 - расмда келтирилган. K^Y икки тургун ҳолатга эга: уланган ва узилган. Бу шартларга биполяр ва майдоний транзисторларнинг баъзи турлари мос келади. ЮЭ манбадан истеъмол қилинаётган токни чеклаш учун хизмат қилади.

Калит турини танлашда ИМСларда асосий мезон бўлиб - технологик мувофиқлик ҳисобланади. Технологик мувофиқлик деганда турли схема элементларини ягона технологик жараёнда тайёрлаш имкони тушунилади. Бир хил элементлардан ташкил топган схемалар афзал саналади. Юклама ва қайта уланиш elementi МДЯ - транзисторлардан ташкил топган калитлар юқори технологик ва универсал ҳисобланади.



6.1 - раем. Электрон калит (инвертор) тузилма схемаси.

БТли содда калит схемаси 6.2 - расмда келтирилган. У УЭ схемада уланган БТда ясалган кучайтиргич каскаддан иборат. Кучланиш манбаи E_M ва **Як** кўринишдаги юклама каршилигидан ташкил топган занжир бошқарилувчи занжир хисобланади. Бошқарувчи (база) занжир бошқарув сигнали манбаи $U_{КМР}$ ва унга кетма - кет уланган каршилиқ **ЯБ** дан таркиб топган.

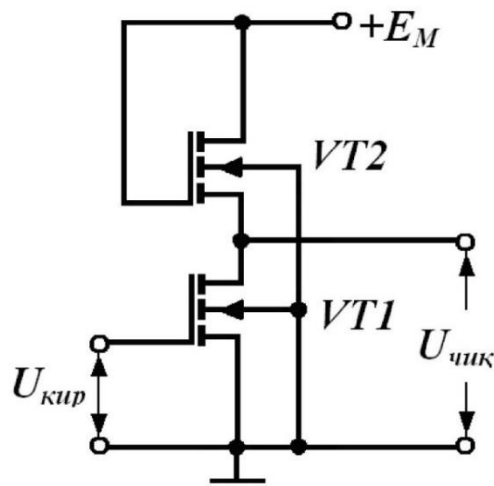


6.1 - расм. БТ асосидаги содда электрон калит схемаси.

Б1 электрон калит шартига кура еки берк режимда, еки туиниш режимда ишлаши керак.

Майдоний транзисторли электрон калит схемалар

Юклама ва кайта уланиш элементлари бир турдаги МДЯ - транзисторларда ҳосил қилинган калитлар технологиклик кулай ва универсал ҳисобланадилар. Шу сабабли улар КИС ва бевосита алоқали УКИСларда кенг қўлланилади. КИС яна $K^UЭ$ булиб канали индукцияланган МДЯ - транзисторда, ЮЭ - эса утказувчанлик тури бир хил булган канали қурилган МДЯ – транзисторда ҳосил қилинган калитлар ҳам қўлланилади. Бундай



Динамик юклагали МДЯ-транзисторли калит.

калитлар ёрдамида нозикли, ва чизикли ва токни юклагали инверторлар ҳосил хилиш мумкин.

Бир турдаги ва комплементар МДЯ - транзисторларда асосида тайёрланган электрон калитларнинг статик параметрларини кўриб чиқамиз.

Бир турдаги МДЯ - транзисторли электрон калит. *n*- канали индукцияланган МДЯ - транзисторли бундай калит схемаси юқоридаги расмда келтирилган.

Назорат саволлари:

1. Мантиқий элементларни ишлаб чиқариш технологиялари нималардан иборат.
2. Биполяри транзисторли электрон калит схемаларини чизиб беринг.
3. Майдоний транзисторли электрон калит схемасини ишлаш принципини тушунтириб беринг.

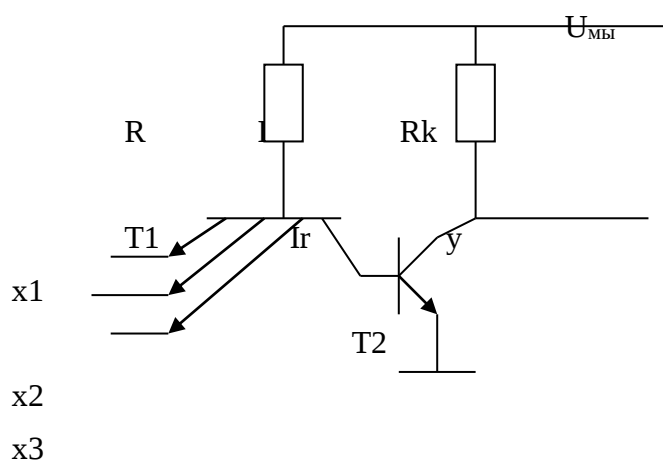
7 – мавзу

БТ-транзисторлар асосидаги рақамли ИМСларнинг негиз элементлари

Режа:

1. Транзистор транзисторли мантиқ
2. Эмиттерлари боғланган мантиқ элементлари

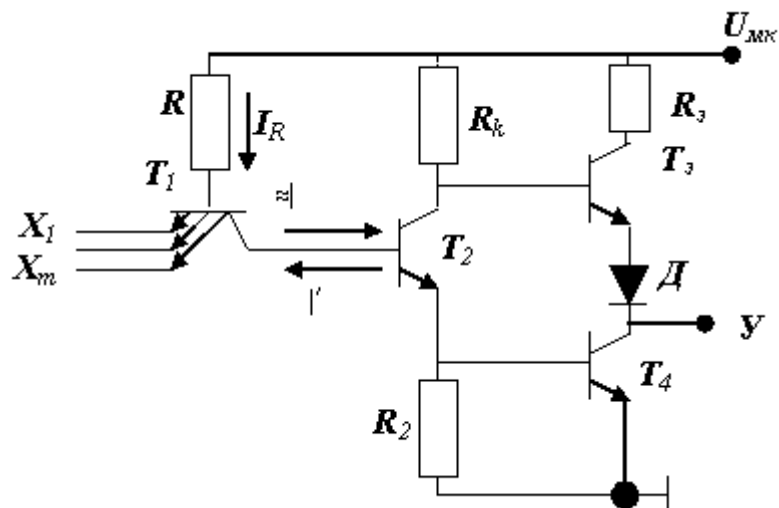
ТТМ элементлари ва ДТМ элементларнинг ривожланиши уларни кенг куламда қўлланилишга олиб келди. ТТМ нинг кириши кўп эмиттерли транзисторда бажарилиб, бу диодли схема ўрнини босади, бу эса схемани тезкорлиги YU янада ошишга олиб келди ҳамда схемани транзистор мантикини кенг қўлланишига имкон яратади. Энди ТТМ базис элементли оддий инверторли схемани кўриб чиқамиз (7.1-расм).



7.1-расм. ТТМ база

элементли оддий ин-
вертор схемаси.

Бу схемада КЭТ инвертор киришига уланган бўлиб, схема таркибига Т2 ва R_k киради. ТТМ элементи ХАМ-ЭМАС мантиқ вазифасини бажаради. Кўп эмиттерли КЭ Т1 транзистор эмиттер киришларига U_1 кучланиш берилса, КЭТ структурасини инверсли ёйилишига олиб келади. КЭТ база-коллектори ўтиши тўғри йўналишда ўтади. Инверсли ёкиланган КЭТ эмиттерларида тоқлар кам, яғни коллектор тоқи I_g тоқиға тахминан яъни. Бу ток Т2 транзистор базасига оқиб кириб, уни тўйдириб ҳамда уни МЭ ни чиқишида *мантиқий нолни* таъминлаб беради.



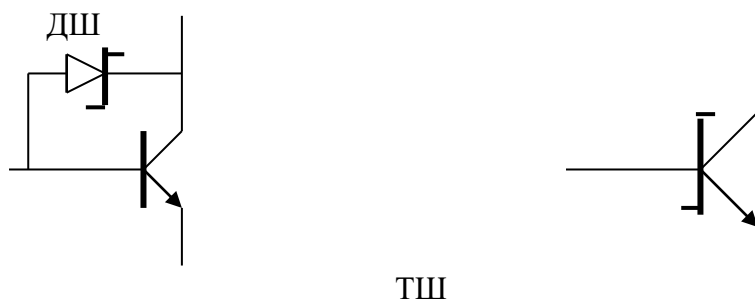
7.2-расм. Мураккаб чиқиш каскади ТТМ база элементлари инвертор схемаси.

МЭ ни юкланиш ва юкланиш сигимининг тез зарядсизланишини амалга ошириш учун қурилган схемага мураккаб чиқиш каскади қўшилади. Бунда, Т2 транзистор эммитер занжирига R2 қаршилик қўшилиб, натижада қарши фазали икки чиқишли каскад ҳосил бўлади.

ТТМШ элементларида, ТТМ элементларидан фарқлиқ оддий транзисторлар ўрнига Шоттка транзисторлари ишлатилиб, буларда коллектор ўтишига параллел қилиб, Шоттка диоди уланган.

Шоттка диоди интеграл кўринишда коллектор областидаги юкори омли яримўтказгичли металл-контакт тарзида қилинган бўлади.

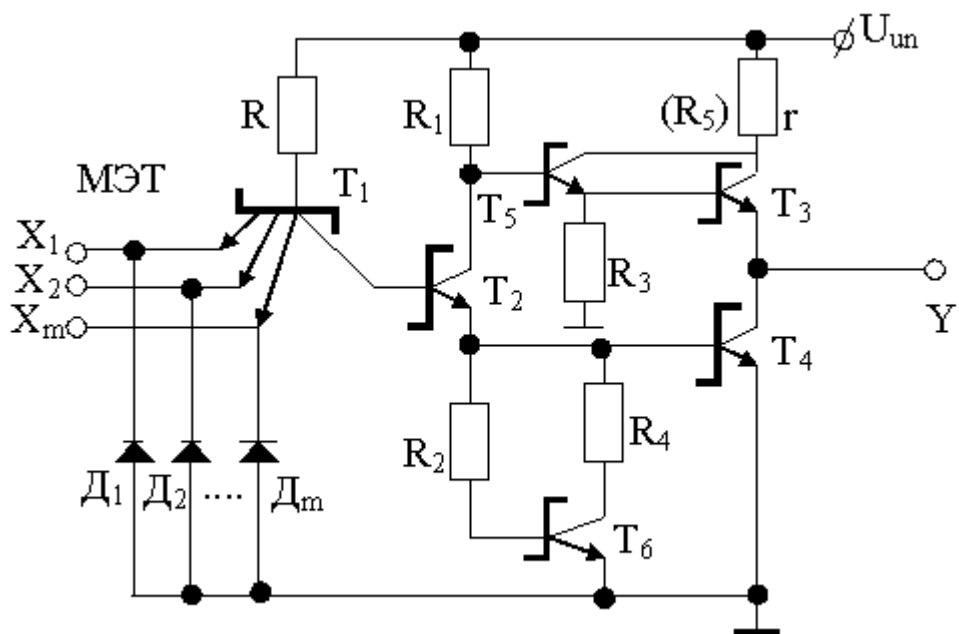
Шоттка транзисторларини қўллаш билан элементларни тезкорлиги уларнинг ёқирилиш вақтини яхшилашга олиб келди.



7.3 – расм. ТТМШ схемасининг база элементлари.

ТТМШ схемасининг база элементи 7.3-расмда тасвирланган. КЭТ ҳам Шоттка транзистори ҳисобланиб, унинг афзаллиги ундаги туйиниш хусусиятининг йўқлигида (очиқ транзистордаги кучланиш 0,3 В).

ТТМШ лар асосида 530, K531, K155 туркумли микросхемалар, КР1802, КР1804 туркумдаги микропроцессорлар ишлаб чиқилган.

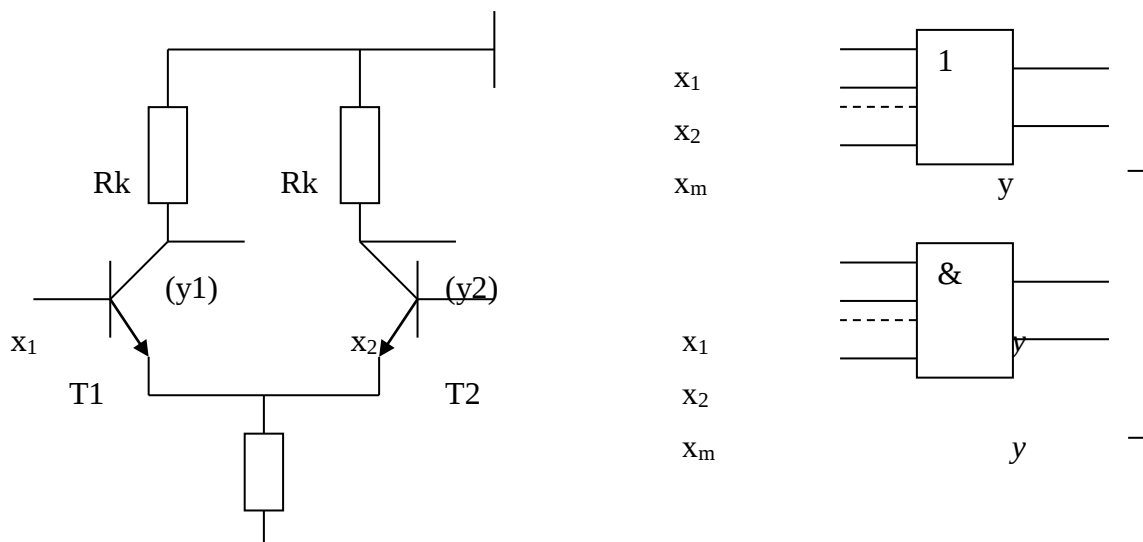


7.4-расм. ТТМШ база элементининг схемаси.

ТТМШ база элементининг схемаси 7.4-расмда берилиб, КЭТ транзистор ҳам Шоттка транзистори хисобланади, унинг афзаллиги тўйиниш режимини йўқлигидадир (очиқ транзистордаги кучланиш 0,3 В).

Эммитерли боғланган мантикий транзисторли элементлар.

ЭБМ элементлари – кремний асосида тайёрланадиган саноатда яхши узлаштирилган тезкор элементлар ҳисобланади. ЭБМ элементининг мантикий асосини токли ўтказувчилар ташкил қилади (токли калит). (7.5-расм)



$$R_э > R_k$$

$$U_{ин} > U_{оп}$$

7.5-расм. ЭБМнинг токли калит схемаси

7.6 -расм. ЭБМнинг ШГБси

Схеманинг киришидаги сигнал бошланғич кучланишидан $U_{оп}$ ўзгариб, T_2 транзисторини очади ёки ёпади, яъни ҳар қайси ҳолатда ток чап ёки унғ коллектор занжиридан утади. Учта киришли мантикий элементнинг ҳолат жадвали берилган.

7.1- жадвал

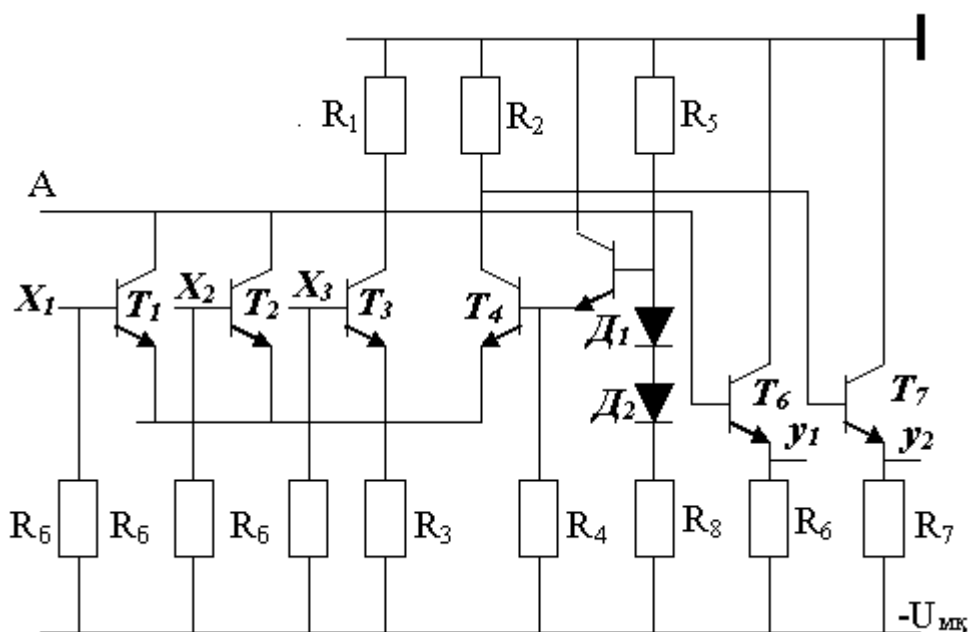
7.2- жадвал

Мантикий элемент ҳолат жадвали

Мантикий элемент ҳолат жадвали

X1	X2	X3	Y 1	Y 2
0	0	0	1	0
0	0	1	0	1
0	1	0	0	1
0	1	1	0	1
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	0	1
			0	1
			0	1

X1	X2	X3	Y 1	Y 2
0	0	0	1	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	1	0
1	0	1	1	0
1	1	0	1	0
1	1	1	1	0
			1	0
			0	1



7.7-расмда ЭБМ $U_{ип} = -5 В$ кучланишли электр
схемаси берилган.

ЭБМ схема элементи:

- 1) дифференциал кучайтиргич (токли ўтказувчи) $T1 - T3$ транзисторларда (биринчи боғлам) калитли ҳолатда ишловчи иккита боғламни ташкил қилади; иккинчи – $T4$ транзисторда; транзисторлар актив ҳолатда ишлаб, туйинишга эга бўлмайди; иккала кучайтиргич эмитерлар боғлами $R3$ қаршилиги орқали боғланиб, $I_{г3}$ генератори токини ташкил қилади;
 - 2) бошланғич кучланиш манбаи $T5$ транзисторида ($R5-R8$ кучланиш булувчилари) ҳамда $D1$ ва $D2$ диодларида, схемани ҳаракат компенсациясини таъминлаб туради;
 - 3) $T6, T7$ транзисторларида чиқиш эмитерли қайтаргичлари. $T6, T7$ эмитер қайтаргичли транзисторлари сигнални қувват бўйича кучайтириш учун мўлжалланиб, чиқиш сигналларини ташкил қилиш учун, элементнинг юқори юкланиш қобилиятини ошириш учун, токли ўтказгич ва юкланиш орасидаги боғланишни, ҳамда бошланғич кучланишни чиқиш сигналларини симметриялигини таъминлаб беради.
- Ҳозирги вақтда саноатда ЭБМ элементларнинг: $K187, K229, K500$ ҳамда МП КИС 1800 туркумини ишлаб чиқаради.

8 – маъруза

МДЯ-транзисторлар асосидаги ракамли ИМСларнинг негиз элементлари

Режа: МДЯ – транзисторида ясалган инвертор схемаси

МДЯ – транзисторида ясалган мантикий элементлар

Ахборотни қайта ишлаш ва сақлаш вазифаларини бажарувчи замонавий микроэлектрон аппаратларда турли интеграция даражасига эга бўлган ИМСлар ишлатилади. Айниқса КИС ва ЎКИС интеграция даражасига эга бўлган ИМСлар кенг қўлланилмоқда.

ТТМ ва ЭБМ элементлари юқори тезкорликни таъминлайдилар, аммо истеъмол қуввати ва ўлчамлари катта бўлганлиги сабабли, фақат кичик ва ўрта интеграция даражасига эга бўлган ИМСлар яратишдагина қўлланилади.

1962 йилда планар технологик жараён асосида кремний оксидили (SiO_2) МДЯ – транзистор яратилди, кейинчалик эса унинг асосида гуруҳ усулида ишлаб чиқариш йўлга қўйилди.

Интеграл БТлардан фаркли равишда бир турдаги МДЯ интеграл транзисторларда изоляцияловчи чўнтаклар ҳосил қилиш талаб этилмайди. Шунинг учун, бир хил мураккабликка эга бўлганда, МДЯ – транзисторли ИМСлар БТларга нисбатан кристалда кичик ўлчамларга эга ва ясашиш технологияси содда бўлади. Кремний оксидили МДЯ ИСларнинг асосий камчилиги –тезкорликнинг кичиклигидир. Яна бир камчилиги – катта истеъмол кучланиши бўлиб, у МДЯ ИСларни БТ ИСлар билан мувофиқлаштиришни мураккаблаштиради. МДЯ ИСлар асосан унча катта бўлмаган тезкорликка эга бўлган ва кичик ток истемол қиладиган мантикий схемалар ва КИСлар яратишда қўлланилади. МДЯ ИСларда энг юқори нтеграция даражасига эришилган бўлиб, бир кристалда юз минглаб ва ундан кўп компонентлар жойлашиши мумкин.

МДЯ – транзисторли мантиқ (МДЯТМ) асосида юкламаси МДЯ – транзисторлар асосида яратилган электрон калит - инверторлар ётади. Схемада актив элементларнинг ишлатилмаслиги, ИМСлар тайёрлаш технологиясини соддалаштиради.

Мантикий ИМСлар тузишда n – ёки p – канали индукцияланган МДЯ – транзисторлардан фойдаланиш мумкин. Кўпроқ n – каналли транзисторлар қўлланилади, чунки электронларнинг ҳаракатчанлиги ковакларникига нисбатан юқори бўлганлиги сабабли мантикий ИМСларнинг юқори тезкорлиги таъминланади. Бундан ташқари, n – МДЯТМ схемалар кучланиш номинали ва мантикий 0 ва 1 сатҳлари бўйича ТТМ схемалар билан тўлиқ мувофиқликка эга.

Содда 2ХАМ-ЭМАС ва 2ЁКИ-ЭМАС МЭ схемалари 13.1 – расмда келтирилган.

Бу схемаларда юклама сифатида ишлатилаётган VT_0 транзисторлар доим очик ҳолатда бўлади, чунки уларнинг затворлари кучланиш манбаининг мусбат қутбига туташган. Улар ток чеклагичлар (динамик қаршилиқлар) вазифасини бажаради.

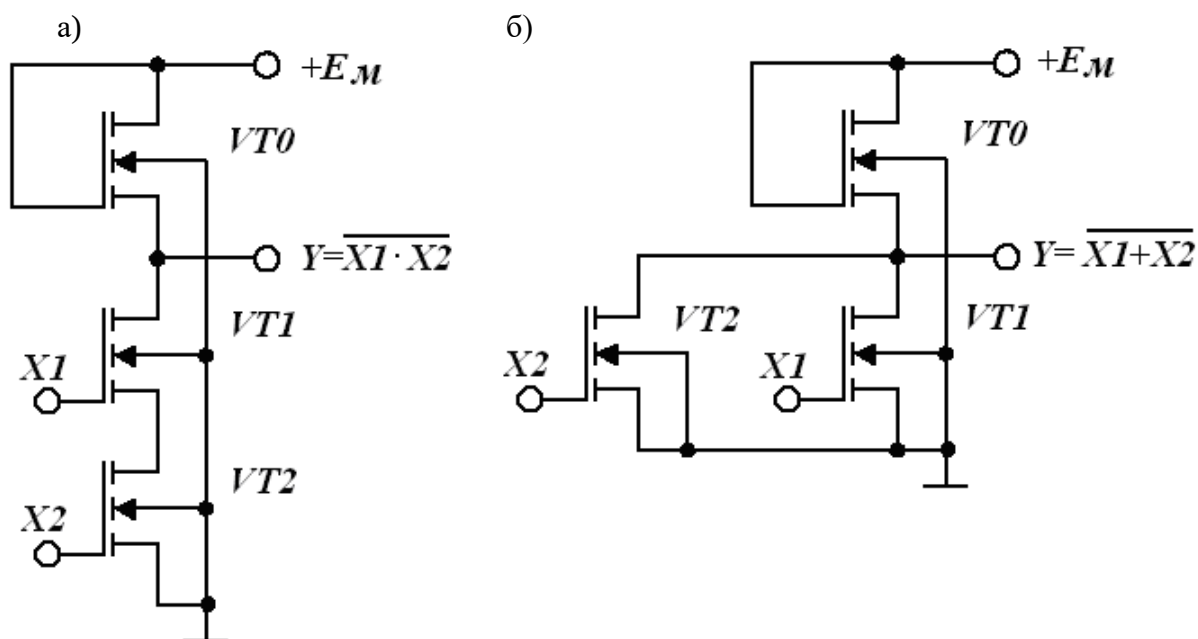
2ХАМ-ЭМАС схемада (8.1, а – расм) пастки VT_1 ва VT_2 транзисторлар кетма – кет, 2ЁКИ-ЭМАС схемада эса (8.1, б – расм) – параллел уланади.

2ХАМ-ЭМАС МЭ ишини кўриб чиқамиз. Агар қайта уланувчи транзисторлар бирининг киришидаги потенциал бўсағавий потенциал U_0 дан кичик бўлса, яъни $U_{КИР} < U_0$ (мантикий 0) бўлса, у ҳолда бу транзистор берк бўлади. Бу вақтда юкламадаги VT_0 транзистор сток токи ҳам нолга тенг бўлади. Шу сабабли, схеманинг чиқишида манба кучланиши E_M қийматига яқин бўлган, яъни мантикий бирга мос кучланиш ўрнатилади.

Иккала киришга мантикий 1 сатҳга мос ($U_{КИР}^1 > U_0$) мусбат потенциал берилса, иккала транзистор очилади ва чиқишда мантикий 0 ($U_{ЧИҚ}^0 < U_0$) ўрнатилади.

2ЁКИ –ЭМАС элементда 8.1, б – расм) бирор киришга юқори сатҳ кучланиши ($U_{КИР}^1 > U_0$) берилса, мос равишда VT_1 ёки VT_2 транзистор очилади ва чиқишда мантикий 0 ($U_{ЧИҚ}^0 < U_0$) ўрнатилади.

Агар иккала киришга мантикий 0 даражаси берилса, VT1 ва VT2 берк бўлади. Чикишда эса юқори сатҳ кучланиши – мантикий 1 ўрнатилади.



8.1 – расм. n – МДЯ транзисторли мантиқ элементлар схемалари.

$U^0_{чик} < U_0$ бўлиши учун, қайта уланувчи транзистор (ҚУТ) канали кенглиги юклама вазифасини бажарувчи транзистор (ЮТ) канали кенглигидан катта, ҚУТ канал узунлиги эса ЮТ никидан кичик бўлиши керак. Инвертор статик режими ва ўтиш жараёнлари таҳлил шуни кўрсатдики, тезкорлик ва истеъмол қуввати нуқтаи назаридан $E_M = (2 \div 3)U_0$ кучланиш қиймати оптимал ҳисобланади. Демак, $U_0 = 1,5 \div 3$ В бўлганда $E_M = 4,5 \div 9$ В бўлади.

МДЯТМ элементларда реал $U^0_{чик}$ қиймати $U^0 = U_{қол} \approx 0,2 \div 0,3$ В дан катта эмас, $U^1_{чик}$ қиймати эса $U^1_{чик} \approx E_M$.

Мос равишда мантикий ўтиш

$$U_M = E_M - U_{қол} \approx E_M .$$

МДЯТМ элементнинг яна бир афзаллиги – ҳалақитбардошлиги юқорилигидадир. БТлардаги МЭларда мантикий 0 нинг ҳалақитбардошлиги $(1 \div 2)U^*$, яъни $0,7 \div 1,4$ В бўлганда, МДЯТМ да $U^0_{хал} = U_0 - U^0 \approx 1,5 \div 3$ В бўлади.

ҲАМ-ЭМАС элементида киришлар сони ортган сари ҳалақитбардошлик камаяди, чунки бир вақтда барча транзисторларнинг қолдиқ кучланишлари $U_{қол}$ ортади. Шу сабабли ҲАМ-ЭМАС элементларда киришлар сони 4 тадан ортмайди, ЁКИ-ЭМАС элементларда эса 10-12 тагача етади. Амалда ЁКИ-ЭМАС элементлар кўп қўлланилади, ҲАМ-ЭМАС элементлар эса фақат ИС серияларининг функционал тўлиқлиги учун ишлатилади. МДЯ схемаларнинг юклама қобилияти катта, чунки кириш (затвор) занжири деярли ток истеъмол қилмайди. Демак, иш жараёнида занжирдаги барча МЭлар бир – бирига боғлиқ бўлмаган ҳолда ишлайдилар, U^0 ва U^1 сатҳи эса юкламага боғлиқ бўлмайди.

МДЯ – тузилма элементлари тезкорлиги эса кириш ва чиқиш занжирларини шунтловчи сиғимларнинг қайта зарядланиш вақти билан аниқланади. Тезкорликни ошириш йўлидаги барча уринишлар бошқа камчиликларни юзага келтирди. Масалан, тезкорликни ортиши юкламадаги сиғимларни қайта зарядланиш токи қийматини ортишига олиб келади. Лекин, бу усул истеъмол қувватини ва чиқишдаги мантикий сатҳлар нобарқарорлигини ортишига олиб келади. Кўрсатилган қарама – қаршиликлар

турли ўтказувчанликка эга (комплементар) транзисторли калитлар ёрдамида, схемотехник усулда бартараф этилиши мумкин.

Назорат саволлари

1. Динамик юкламали МДЯ – транзисторли электрон калит схемасини келтиринг.
2. Бир турдаги МДЯ – транзисторли 3ҲАМ-ЭМАС ва 3ЁКИ-ЭМАС амалларини бажарувчи МЭ схемасини келтиринг ва уларни ишлашини тушунтиринг.

9 – маъруза

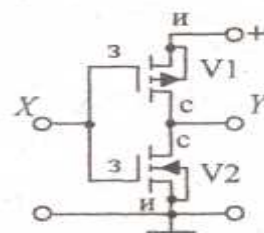
Рақамли ИМС оиларнинг мувофиқлаштириш усуллари

Режа:

- 1.РИМСларининг ички ва ташки сигналларнинг мувофиқлаштиришнинг муаммолари.
- 2.ТТМ ва КМДЯ ИМС сигналларини мувофиқлаштириш

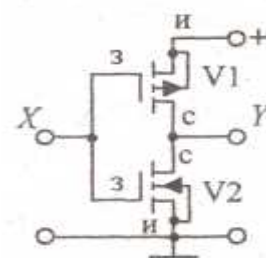
КМДЯ – мантиқ изоляцияланган затворли ва индуцирланган каналли комплементар майдоний транзисторларни қўллаш орқали бажарилади. Инкор (“ЙЎҚ” функцияси) операцияси бир-бирига юклама бўла оладиган иккита электрон калит ёрдамида амалга оширилади. Бу схема 5-расмда келтирилган.

Схема тўғри ишлаши учун транзисторлар хар – хил типли ўтказиш каналига эга бўлиши керак. Агар манбанинг нисбат кучланиши расмда кўрсатилгандек уланса, V1 майдоний транзистор p – каналли, V2 майдоний транзистор n – каналли танланади. Тарназистор V1 затворга ноль кучланиш берилаганда очилади, чунки бу ҳолатда затворда истокка нисбатан манфий кучланиш пайдо бўлиб, n – подложкадан затвордаги сиртолди қатламига ўтказувчан канални ҳосил қилувчи коваклар йиғилади. Транзистор V2 затворга мусбат кучланиш берилганда очилади. Бу ҳолатда затвордаги сиртолди қатламга ўтказувчан канални ҳосил қилувчи электронлар йиғилади.



5-расм

Схемани киришига мантикий “1”, яъни X нуктага мусбат катта кучланиш берилса транзистор V1 беркилади, транзистор V2 эса очилади. Элементнинг Y чиқишида мантикий “0” ҳосил бўлади. Агар схеманинг X киришига мантикий “0” берилса, транзистор V2 беркилади, транзистор V1 эса очилади. Элементнинг Y чиқишида мантикий “1” ҳосил бўлади.



6-расм

Анча мураккаб мантикий КМДЯ – элементлари одатда, юқорида кўрилган “ЙЎҚ” схемаси асосида тузилади. Қуйидаги 6-расмда “ВА-ЙЎҚ” элементининг электр схемаси келтирилган. Элементнинг ихтиёрий киришига ноль сигнал берилса, унинг чиқишида мантикий “1” ҳосил бўлади. Чунки бу ҳолда V1 ёки V2 транзисторлардан биттаси очик бўлади. V3 ёки V4 транзисторлардан биттаси берк бўлади. Иккала X₁ ва X₂ киришга ҳам мантикий “0” сигнал берсак, Y чиқишда худди шундай мантикий “1” ҳосил қиламиз. Агар биз иккала X₁ ва X₂ киришга ҳам мантикий “1” га мос юқори сатхли кучланиш берсак, Y чиқишда паст сатхли кучланиш, яъни мантикий “0” ҳосил қиламиз. Бу ҳолда V1 ва V2 транзисторлар беркилади, V3 ва V4 транзисторлар эса очилади. Ушбу “ВА-ЙЎҚ” мантиқ элементининг ҳақиқийлик жадвали 4-расмдаги жадвалнинг айнан ўзидир, яъни ТТМ – мантиқ элементининг ҳақиқийлик жадвали билан айнан бир хилдир.

КМДЯ – мантиқ элементининг асосий афзаллиги, унинг кам – кам энергия сарфланишидир. МДЯ – транзисторлар нольга яқин затвор токига эга, шунинг учун ҳам майдоний транзисторни бошқаришда кам қувват талаб этилади. Майдоний транзисторли тез ишловчи схемаларда қувватнинг асосий қисми майдоний транзистор киришидаги зарядлаш ва зарядсизлантиришга сарфланади холос. Шунини таъкидлаш жойизки, КМДЯ – элементли схемаларда энергия йўқотишга сабаб бўлувчи резисторлар бўлмайди. Майдоний транзисторларни тайёрлашда затвор ўлчамини кичрайтириб, затвор ва сток, затвор ва исток сиғимларини камайтириб, тез ишлайдиган КМДЯ – элементлар қуриш мумкин. Шунинг учун КМДЯ – мантиқ ҳозирги замонавий микропроцессорларни ва юқори даражада интеграллашган микросхемаларни қуришда кенг қўлланилмоқда.

10 – мавзу

Комбинацион турдаги рақамли схемалар.

Режа:

1. Умумий маълумотлар
2. Шифраторлар ва дешифраторлар
3. Мультиплексорлар ва демультимлексорлар

Интеграл мантикий элементлар асосидаги дешифратор ва мультиплексорлар синтези. Ситезлаш асослари. Шифраторлар, демультимлексорлар, жамловчилар, Код ўзгартиргичларнинг ишлаш принциплари ва асослари. Комбинацион рақамли қурилмаларнинг ишончилиги. Тезлиги. Сигналларнинг хавфли тўқнашувлари ва уларнинг олдини олиш. Дешифратор киришдаги иккилик кодни чиқишнинг шундай актив сигналига айлантиради-ки, унинг номери киришдаги иккилик коднинг унлик эквивалентига тенгдир. Тулик дешифраторди чиқишлар сони $m=2^n$ га дешифраторда $m < 2m$. Тулик дешифратор аниқлашига 2^i чиқиш мантикий функцияларни ишлаб чиқариб, улар n кириш узгарувчиларининг ҳаммасида аниқлангандир. $n=2$ ва $m=4$ га тенг ДШ қуриб чиқамиз. Бундай ДШ "2 дан 4" уни ОЕ чиқишларига рухсат бериш кириши билан тулғизамиз. Тугри киришлар киришлардаги актив смгалга 1 сатх, 0-эса инверсияларга таълуқлидир. Ушбу аниқланганга асосан ҳолатлар жадвалини тулғизамиз, бу ерда X ихтиёрий кийматга тенгдир.

Жадвал 10.1

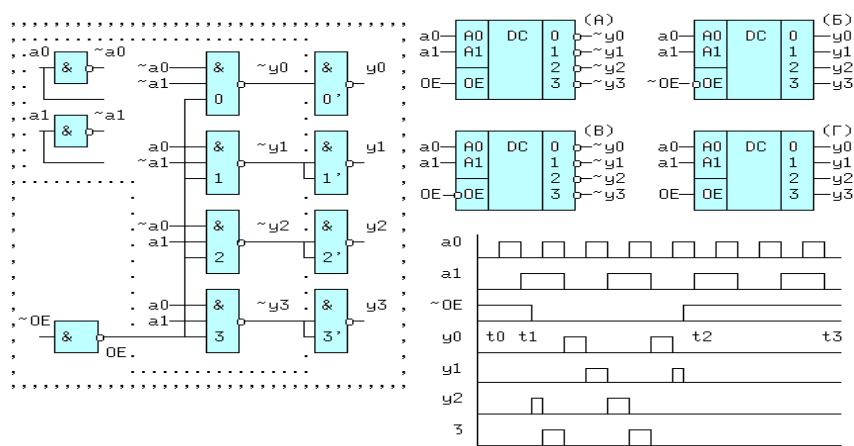
DEC число	Входы				Выходы								лф
	a1	a0	OE	$\overline{OE}$	y0	y1	y2	y3	$\overline{y0}$	$\overline{y1}$	$\overline{y2}$	$\overline{y3}$	
0	0	0			1	0	0	0	0	1	1	1	$y0 = OE \cdot \sim a1 \cdot \sim a0$
1	0	1	1	0	0	1	0	0	1	0	1	1	$y1 = OE \cdot \sim a1 \cdot a0$
2	1	0			0	0	1	0	1	1	0	1	$y2 = OE \cdot a1 \cdot \sim a0$
3	1	1			0	0	0	1	1	1	1	0	$y3 = OE \cdot a1 \cdot a0$
x	x	x	0	1	0	0	0	0	1	1	1	1	$y_i = 0 (\sim y_i = 1)$

Карно картаси y_0 чиқиш ва 3 та кириш узгарувчиларига асоси куйидаги қурунишга эгадир. Келтирилган чиқиш учун фақат бир жойда 1 болганлигидан, y_0 чиқиш мантикий функция куйидаги қурунишга эгадир.

		a1a0		"y0"			
		00	01	11	10		
OE	0	0	0	0	0		
	1	1	0	0	0		

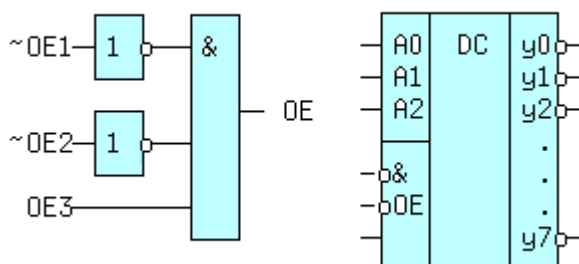
10.1 - расм

$Y_0 = OE \sim a_1 \sim a_0$ Колган учта тенглама ҳам юкоридагига ухшаб аникланади. Аникланган y_i тенгламалр икки марта инверсиялаш аксиомасига асосан И-НЕ базасига ўтказилади. $Y_0 = \sim \sim (OE \sim a_1 \sim a_0)$. Аниқланганга 10.2 расмдаги схема мос келади.



10.2 – расм

ДШ ишини вақт диаграммалари асосида (Е) схема учун тушунтирамиз. $\sim OE=1$ схема учун мавжуд даврида расмдаги И-НЕ (0,3) булади, ва a_0 ва a_1 лар боғлиқ бўлмаган ҳолда чиқиш қийматлари $\sim y_j=1$, $y_j=0$, улар 10.2 расмда аниқ кўрсатилган. T_0, t_1 , ва t_2, t_3 вақт оралиғида чиқишлар "таъқиқланган", яъни y_i тугри чиқишларида пассив сатҳ "0", инверсия чиқишларида эса пассив "1"га тенг. t_1, t_2 интервалда $\sim OE=0$ ($OE=1$) сигнали ва унинг y_i қиймати фақат a_1, a_0 узгарувчиларга боғлиқ. Агарда киришда $A_1, A_0=10$ код бўлса, унга унлик икки мос келади ва иккинчи И-НЕ элемент киришларида мантикий "1" y_2 диаграмма кўриниб турибди. OE инвентар ишлатилиши мумкин. Бу ерда $OE=1$ га тенг, қачонки, $\sim OE_1=\sim OE_2=0$ ва $OE_3=1$. Бундай схема "3 ва 8" 1533ND7 (555ND7) турдаги дешифраторларда қўлланилади, уларнинг шартли белгиланиши 10.3 ва 10.4 расмларда келтирилган.

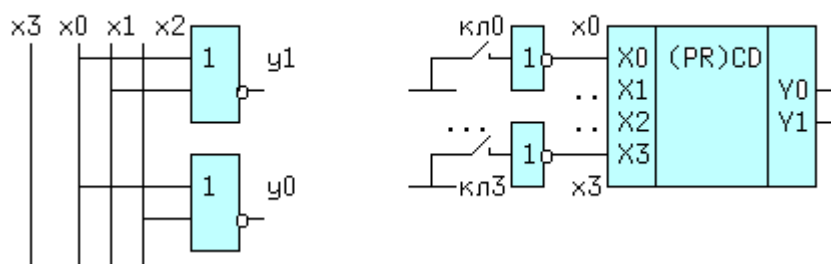


Дешифраторлар ҳисоблаш техникасида кенг қулланиб келинади. Улар бир неча ташки қурилмаларни танлаш, маълумотларни улар ва микропроцессорлар орасида алмашиши ташкил қилади. Бу учун ҳам а_і киришларга ташки қурилмалар адреси берилади, киришлар эса адрес киришлар дейилади.

Шифраторлар

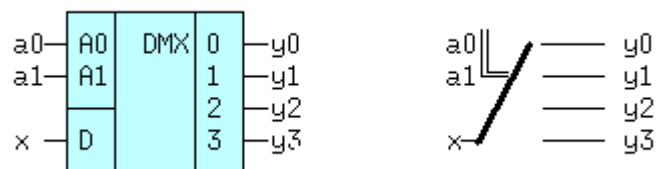
Шифратор мавқеъсиз булади, агарда фақат битта хақиқий сигнал узатишга рухсат этилса, ва мавқеълик булиши мумкин, агарда бирданига бир неча сигналларни киришга рухсат этилса, мавқеъсиз Ш унлик рақамли хақиқий киришни номерини чиқишга унинг иккилик эквивалентга қайта ишловчи қурилмага айтилади. Мавқеъсиз "4 дан 2" шифратор учун ҳажмлар жадвали (10.5 расм) қуйидаги қуринишга эга.

Шифраторларнинг қурилиши ва шартли белгиланиши 10.5 расмда келтирилган.



10.5 - расм

Сигнални информатсион киришдан чиқишларнинг бирига узатувчи, қабул қилувчи чиқишларнинг номер эса адрес киришларга берилаётган иккилик коднинг унлик эквивалентига тенг қурилмалар демультиплексор (ДМ) деб аталади. ДМ сифатида дешифратор ишлатилиши мумкин булиб, унинг ОЕ сигнали урнини Х информатсион сигнал берилади. Масалан, агар киришларга $a1a0=10(\text{BIN})=2(\text{DEC})$ берилса, у ҳолда Хсигнал У₂ чиқишда пайдо булади. Қолган чиқишларда эса $y_i=0$. 10.6 расмда ДМ "1 да4" ДМ ва унинг механик аналог келтирилган.



10.6 - расм

Мультиплексорлар

Мультиплексор деб n информатсион киришдаги сигналлардан бирини ягона чиқишга узатувчи узатилаётган киришда адреснинг унлик эквивалент иккилик адресига n тенг курилмага айтилади. Агарда ОЕ чиқишга рухсат бериш кириши мавжуд былса, у холда киришда "0" холат чиқиши пасив холатга (10.2 жадвалнинг охириги катори) утказади. "4 дан 1" мультиплексорни кўриб чиқамиз, у 4 информатсион кириш ва $\text{lod}4=2$ адрес киришга эгадир.

Жадвал 10.2

Десятич. число	Входы								Вых. у	ЛФ
	a1	a0	OE	OE	x0	x1	x2	x3		
0	0	0			x0	x	x	x	x0	$y=x0*OE*\sim a1*\sim a0$
1	0	1	1	0	x	x1	x	x	x1	$y=x1*OE*\sim a1* a0$
2	1	0			x	x	x2	x	x2	$y=x2*OE* a1*\sim a0$
3	1	1			x	x	x	x3	x3	$y=x3*OE *a1* a0$
x	x	x	0	1	x	x	x	x	0	$y=0$

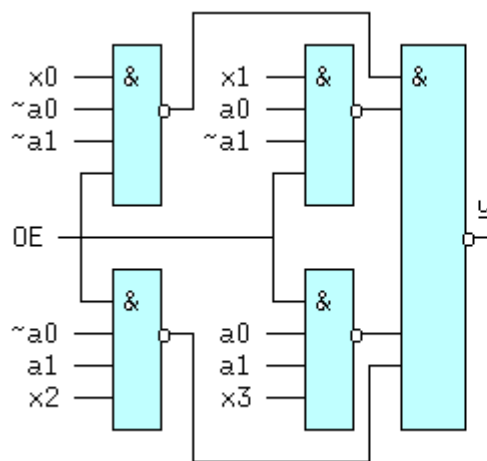
Унинг умумий мантикий тенгламаси куйидаги курунишга тенгдир.

$$Y=OE (x0*\sim a1*\sim a0+x1*\sim a1*a0+...) \quad (10.1)$$

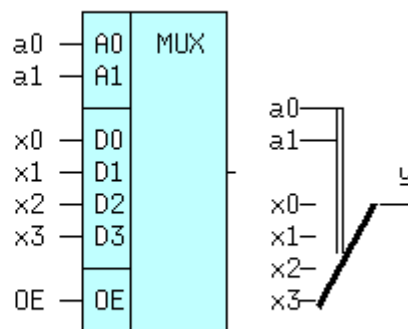
Келтирилган ифоданинг унг томонидагиларга икки марта инверлаш ва уз-узига утиш аксиомаларни кўллаб

$$Y=\sim (OE \ x0\sim a1*\sim a0+...+OE*x3*a1*a0) \quad (10.2)$$

аниклаймиз. (10.1) ифодага мос схема 10.7 расмда келтирилиб, унинг шартлди белгиси ва механик аналог 10.8 расмда кўрсатилган.



10.7 – расм



10.8 – расм

Жамлагичлар (Сумматоры)

Жамлагич n -разрядли $X=(X(n-1), \dots, X_0)$ ва $Y=(y(n-1), \dots, y_0)$ кодларни арифметик кушишни амалга оширувчи курилмага айтилади. Икки бир разрядли иккилик сонларнинг кушиш коидаси

$$0 (+) 0 = 0$$

$$0 (+) 1 = 1 (+) 0 = 1$$

$$1 (+) 1 = 0 \text{ юкори разрядга узатилади}$$

Учта бир разрядли сонларнинг кушиши куйидаги амалга оширилади.

$$0 (+) 0 (+) 0 = 0$$

$$0 (+) 0 (+) 1 = 1$$

$$0 (+) 1 (+) 1 = 0 \text{ 1 та катта разрядга узатилади}$$

$$1 (+) 1 (+) 1 = 1 \text{ 1 та катта разрядга узатилади.}$$

Келтирилган коидага асосан тулик жамлагич мантикий функцияси куйидагига:

Жамлагич разряд натижаси

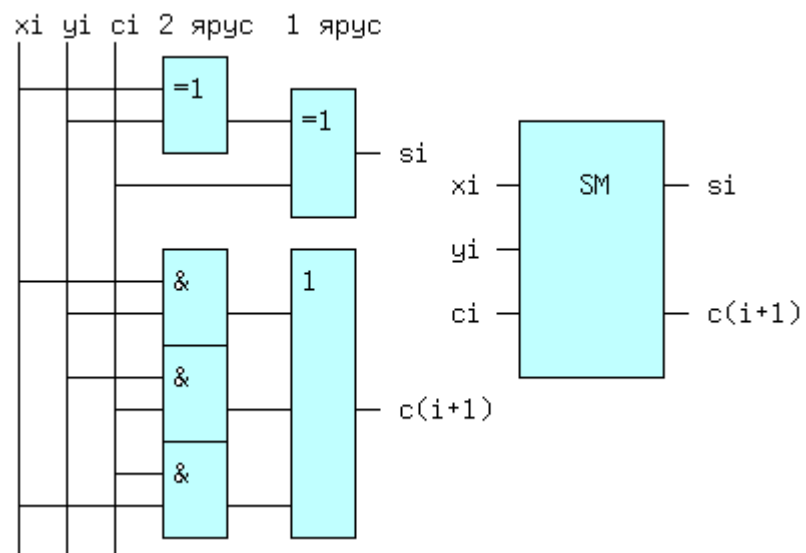
$$c(i+1) = x_i * y_i + x_i * c_i + y_i * c_i. \quad (10.3)$$

Ортирма

$$s_i = \sim y_i (x_i (+) c_i) + y_i \sim (x_i (+) c_i) =$$

$$y_i (+) (x_i (+) c_i) = y_i (+) x_i (+) c_i. \quad (10.4)$$

Бир разрядли тулик жамлагичнинг (10.3) ва (10.4) тенгламаларга мос схема ва шартли белги 10.9 расмда келтирилган.



10.9 – расм

11– маъруза

Арифметик-мантик қурилмалар

Режа:

1. Умумий маълумотлар
2. Арифметик-мантик қурилмалар архитектураси ва турлари

Иккилик арифметика. Сумматорнинг ишлаш асоси ва схемаси. Арифметик-мантикий қурилмаларни қуриш .

АМК процессорнинг асосий элементларидан бири ҳисобланади. АМК 2-қисмдан иборат:

1. Сумматор
 2. Логик амалларни бажарувчи қурилма
- Сумматор арифметик амалларни бажаради. Сумматорнинг нечта қиришдан иборат бўлиши билан қуйидаги турларга бўлинади:

- А) Ярим сумматор (2-та қириши бор).
- В) Бир разрядли сумматор (3-та қириши бор)
- С) Қуп разрядли сумматор (қиришлар сони қуп)

Сумматорларни санок системасида ишлатиш бўйича 2-турга бўлинади.

1. 2-лик Сумматор
2. Декадли Сумматор

Утиш разрядни узатиш услуби бўйича сумматорлар 2 га бўлинади.

- А) Қетма-қет узатиш
- В) Паралел узатиш

Ярим сумматор ва унинг ишлаш таблицаси.

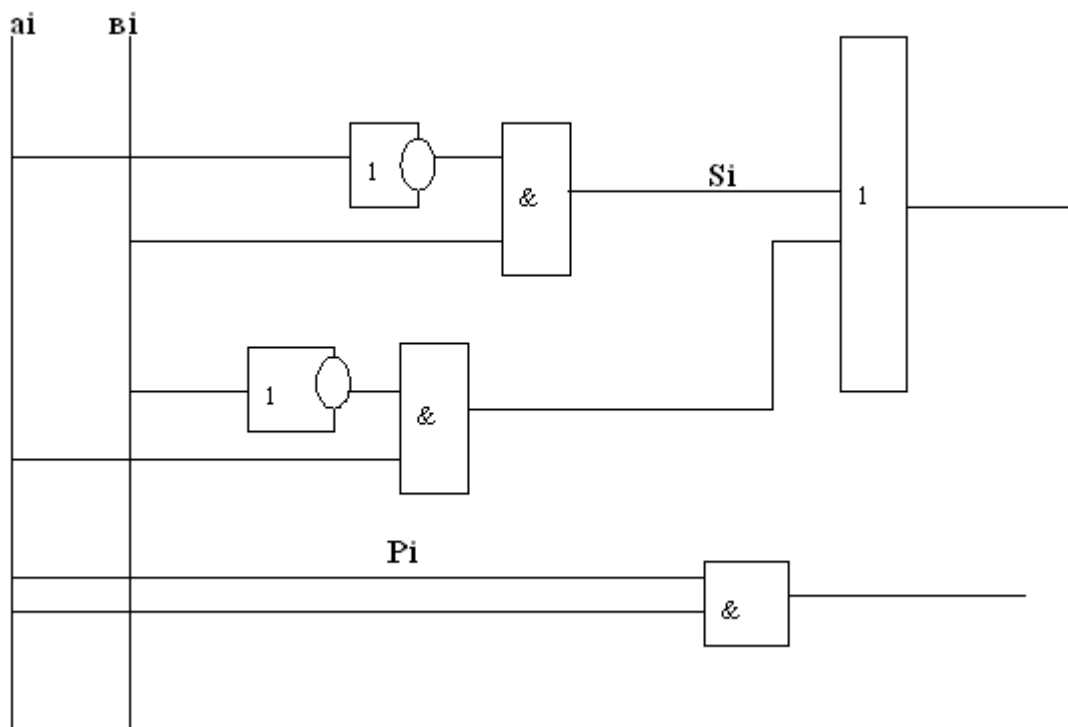
a_i	b_i	S_i	P_i
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$S_i = a_i + b_i$ бу ерда

A_i – 1-қи қушилувчи, B_i – 2-қи қушилувчи, S_i – суммаси, P_i – утиш разряди.

$$S_i = a_i \oplus b_i + a_i b_i$$

$$P_i = a_i b_i$$



Бир разрядли сумматорда кушиш амалидан олдини утиш разряди хисобга олинади.

Кириш чикиш

№	ai	bi	Pi-1	Si	Pi
0	0	0	0	0	0
1	0	0	1	1	0
2	0	1	0	1	0
3	0	1	1	0	1
4	1	0	0	1	0
5	1	0	1	0	1
6	1	1	0	0	1
7	1	1	1	1	1

$$Si = ai \cdot bi + Pi-1$$

Bi Карно Карта

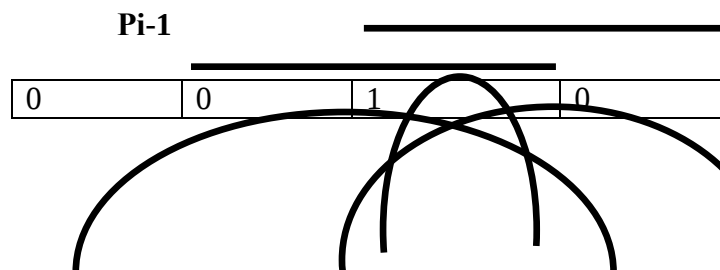
Pi-1

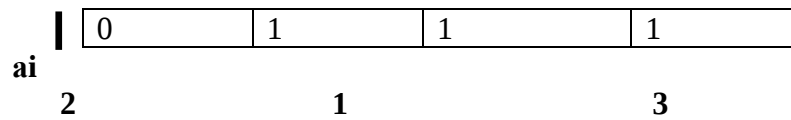
	0	1	0	1
ai	1	0	1	0

$$Si = Pi-1 \cdot \overline{ai} \cdot \overline{bi} + Pi-1 \cdot ai \cdot \overline{bi} + Pi-1 \cdot ai \cdot bi + \overline{Pi-1} \cdot ai \cdot bi$$

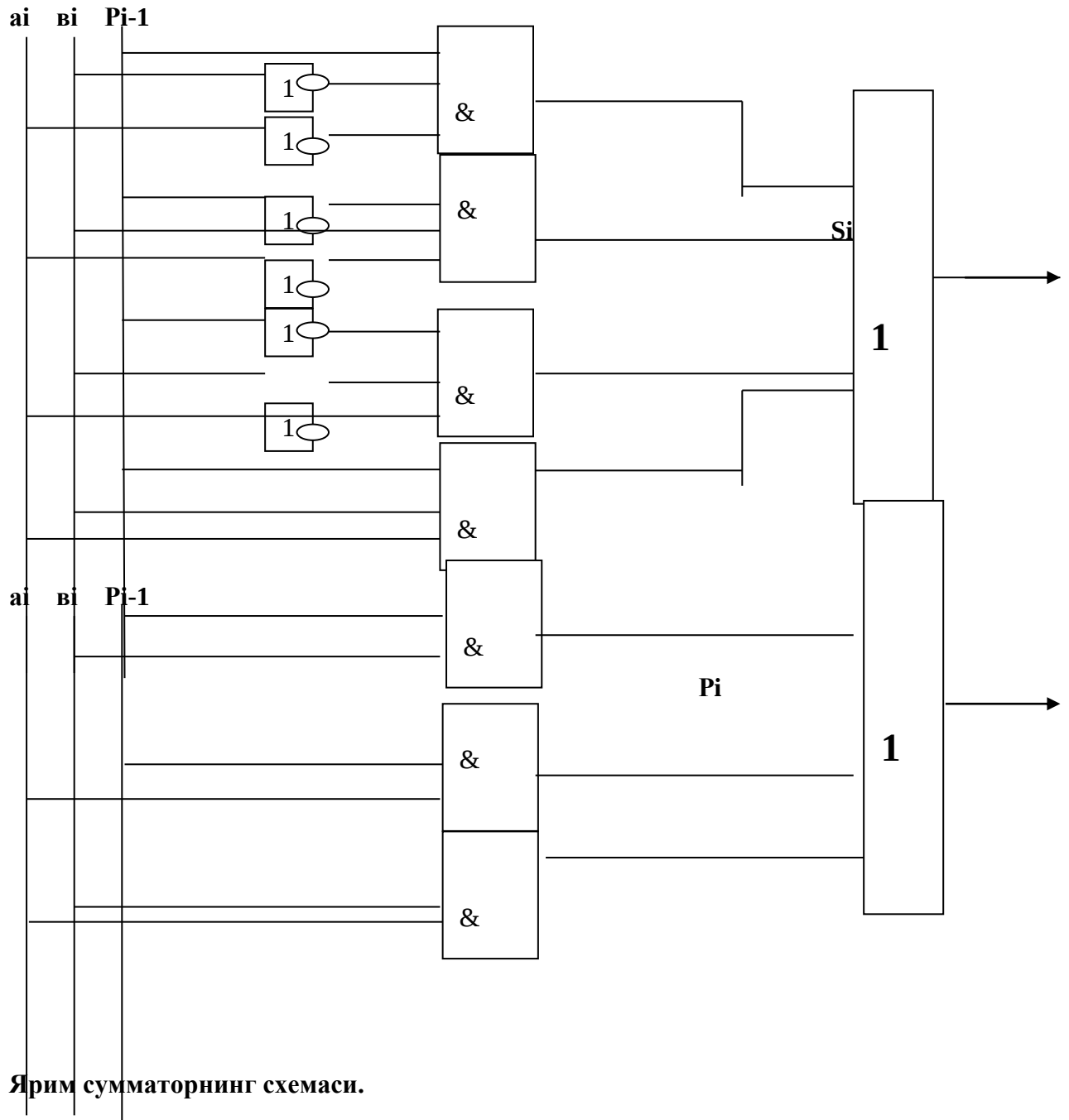
Карно картаси.

Bi

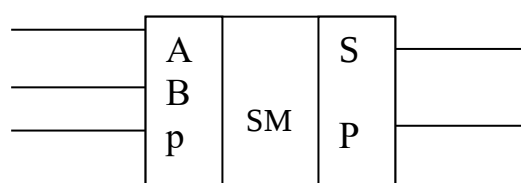




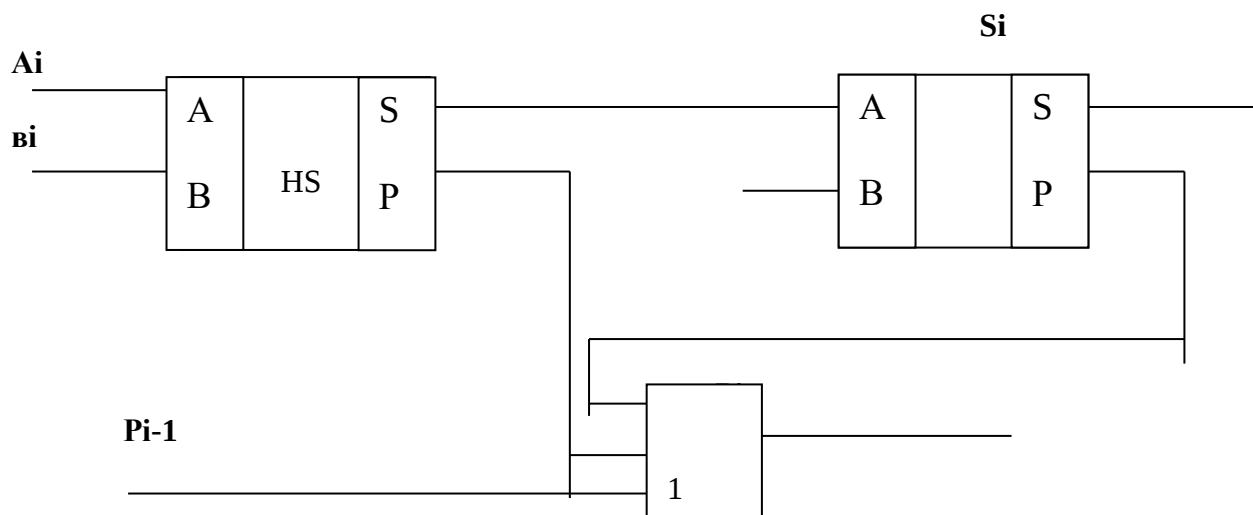
$$P_i = P_{i-1} * v_i + P_{i-1} a_i + a_i * v_i$$



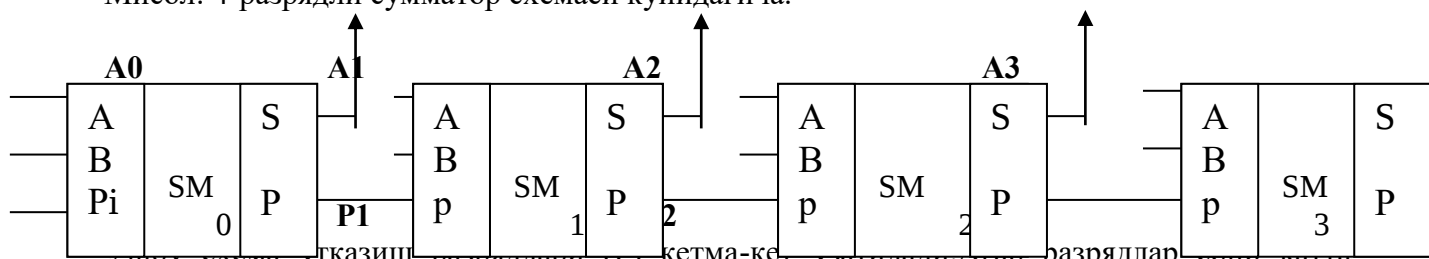
Ярим сумматорнинг схемаси.



2-та ярим сумматорни қуйидагича улаб сумматорни тузиш мумкин.



Сумматорни бир бири билан боғлаб,куп разрядли сумматорларни тузиш мумкин.
Мисол: 4-разрядли сумматор схемаси куйидагича.



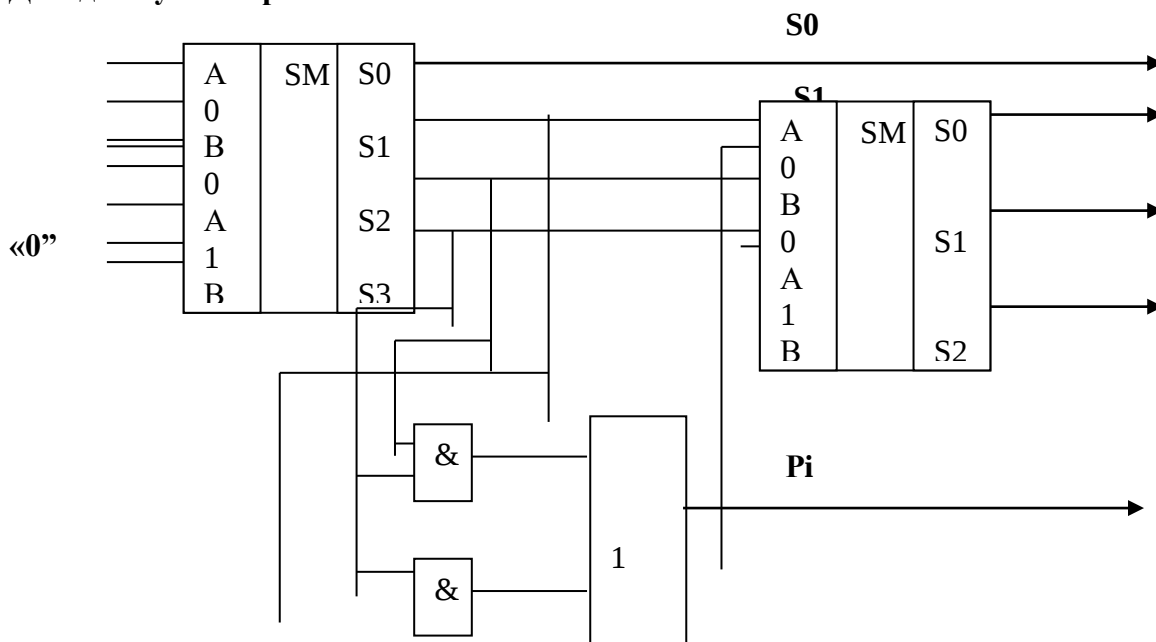
Ушбу схема утказиш разрядлари (1) кетма-кет ушатилади,хар разрядлар сони катта булса,утиш вакти ошиб кетади ва сумматорнинг ишлаш тезлиги камаяди.Шунинг учун утиш вақтини камайитириш учун турли усуллар кулланилади.Ушбу усулларда утиш разрядлари паралел холда узатилади.Шунинг учун утиш вакти разрядлар сонига боғлиқ эмас.Кетма-кет утишнинг асосий камчилиги шуки жуда куп киришли комбинацион схемаларни тузишга тугри келади.Шунинг учун ушбу усулни разрядлар сони катта булмаган сумматорлар учун ишлатиш мумкин.

Декадли сумматорлар –лик сонининг хар бир разряди алохида 2-лик куринишида тасвирланади.Мисол учун: 345

0011 0100 0101
3 4 5

2-лик арифметикасида хар бир 10-лик разряднинг 2-ликдаги куриниши «ТЕТРАД»дейлади. Декадли сумматорда тетраднинг киймати 9-дан ошса унда тетраднинг кийматини 10-тага камайитириш керак.

Декадли сумматорнинг схемаси.



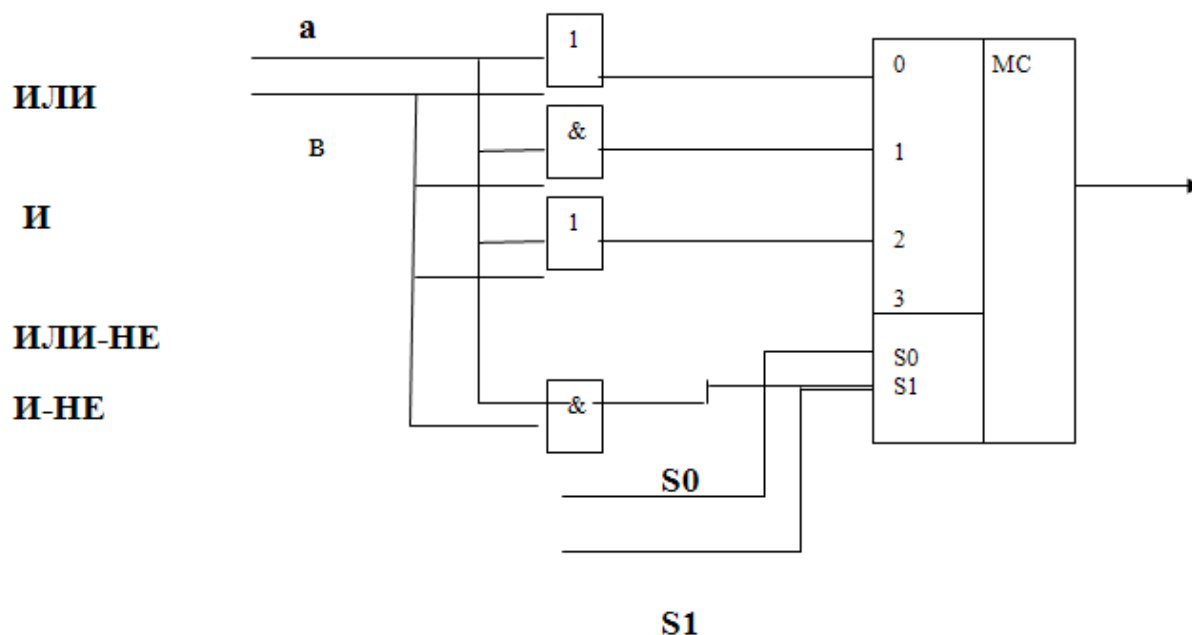
Логик курилма.

Куйидаги мантикий амалларни бажарувчи курилмани тузиш.

- | | | |
|----------|----------------|-------------------|
| 1)ИЛИ | $F=a \vee b$ | |
| 2)И | $F=a \wedge b$ | |
| 3)ИЛИ-НЕ | $F=a + b$ | <u> </u> |
| 4)И-НЕ | $F=a * b$ | <u> </u> |

S1	S0	№
0	0	0
0	1	1
1	0	2
1	1	3

Ушбу логик курилманинг схемаси.



Тузилган арифметик ва логик курилмаларни бирлаштириб арифметик логик курилма хосил киламиз.(АЛК).Амалларни бир-биридан фарклаш учун яна битта бошқарув сигналини киритамиз.

Арифметик амал бажариш.

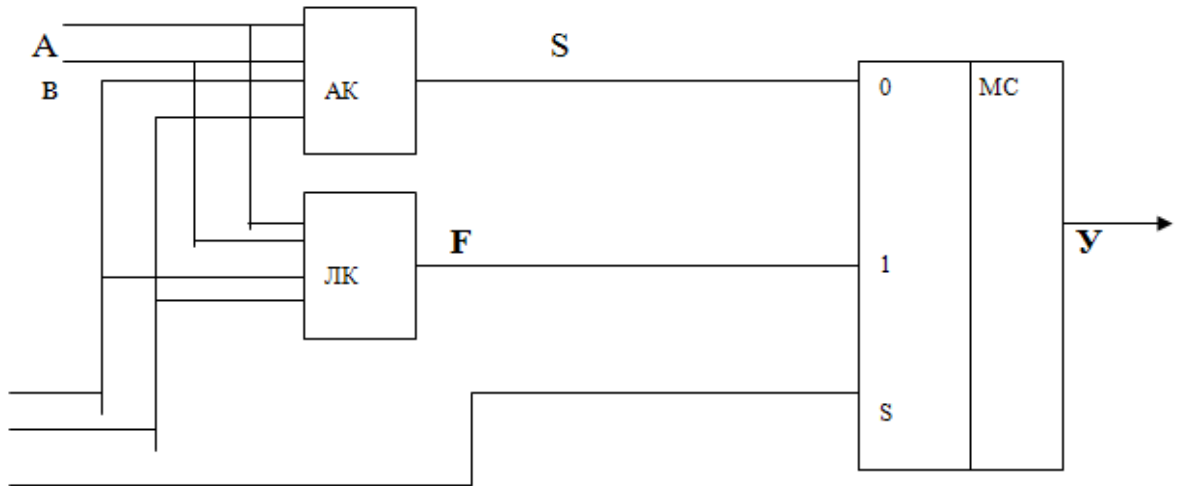


М



Логик амални бажариш.

Ушбу амални бажариш учун 2-та кириш мультплексоридан фойдалинамиз, ушбу холда АЛК схемаси куйидагича булади.



М

Бажариладиган амал сони ошиши билан бошқарув сигналлари элементлари сони ошиб боради. 1-чиққан протцессорларда фақат оддий арифметик амал бажарилган. Купайтириш ва бўлиш амаллари бўлмаган. Ушбу амалларни дастур тузиш йули билан бажарилган. Шунинг учун протцессор бир неча 10.000 транзисторлардан ташкил топган. Хозир протцессорларда барча арифметик логик амаллар аппарат усулида бажарилади, транзисторларни сони бир неча 1.000.000 ни ташкил этади.

Арифметик-мантикий қурилма ахборотни ўзгартиришга оид арифметик ва мантикий операцияларни бажариш учун мўлжалланган қурилма саналади.

Функционал жиҳатдан АМК, одатда, иккита регистр, сумматор ва бошқарув схемасидан (маҳаллий бошқарув қурилмасидан) ташкил топган.

Сумматор – кириш қисмига келаётган иккилик сонли кодларни қўшиш амалини бажарувчи ҳисоблаш схемаси бўлиб, машинанинг иккиланган сўзига оид разрядлик даражасига эга.

Узунлиги турлича бўлган тез ишловчи хотира регистрлари: 1- регистр (Pr1) иккиланган сўз, 2- регистр (Pr2) эса битта сўзга оид разрядлик даражасига эга.

Операция бажарилаётган пайтда Pr1 ичида операцияда иштирок этаётган биринчи сон, операция якунига етгач – натижа жойлашади; Pr2 ичида эса операцияда иштирок этаётган иккинчи сон жойлашиб, операция якунига етгач, унинг ичидаги ахборот ўзгармай қолади. 1- регистр ахборотни маълумотларнинг кодли шинасидан олиши ва худди шу шинаси орқали узатиши мумкин.

Бошқарув схемаси йўриқларнинг кодли шинаси орқали бошқарув қурилмасидан бошқарув сигналларини қабул қилиб, регистрлар ва АМК сумматори ишини бошқариш учун мўлжалланган сигналларга айлантиради.

12– маъруза

Тадрижий (кетма-кет) турдаги ракамли схемалари

Режа:

1. Умумий маълумотлар
2. Бистабил ячейкалар

Умумий тузилиши. Ахборотларни сақлаш принциплари. Кетма-кет ракамли курилмаларни тасвирлаш усуллари. Оддий ККРҚ. Триггерлар. Триггерларнинг ишлаш принциплари, солиштириш ва ўтиш жадваллари. Синхрон ККРҚ. Синхрон ва асинхрон курилмалар тушунчаси. Синхрон триггерлар. Икки поғонали триггерлар.

Схемалар кетма-кетлигида чиқиш сигналлари фақат кириш комбинацияларига боғлиқ бўлмасдан иш пайтидаги чиқиш сигналларига ҳам боғлиқдир

Триггер деб-икки мустақкам 0 ва 1 ҳолатга эга бўлган кетма-кет боғланган мусбат тескари алоқа бўлган схема тушунилади. Триггерлар асинхрон кириш, поғонали ёки синхронлаштирувчи ва ахборотлар киришларига эга. Триггерлар типига:

- алоҳида ёрнатилган ҳолатдаги триггерлар (RS)
- D триггер,
- Универсал триггер (JK)
- Ҳисобли киришли триггерлар-(Ттриггер).

Ахборотларни ёзиш усуларига кура триггерлар синхрон ва асинхрон, бошқариш усулларига статистика бошқарувига бўлинади. Охириги вазиятда тугри ва инверсияли кириш бошқаруви тугрисиди гапирилади.

Асинхрон RS-триггер

Асинхрон триггерлар 2 та киришга эга. S (set)-урнатиш ва R(reset)- бош ҳолатга келтириш. 2 та чиқишга: тугри-Q ва инверсияли-а. Триггер олдинги X ҳолатдан чиқишда-0-ҳолатга,-S-га ноль берилганда ва -R-га 1 берилганда, -S-га 1, Rга ноль берилса у -1-ҳолатга утади. Агар S=R=0 бўлса триггер эски ҳолатини сақлаб қолади. S=R=1 комбинациясида ҳолатлар ноаниқ бўлади. Юқорида келтирилганларга асосланиб ҳолатлар жадвалини ҳосил қиламиз.

Q ва X ихтиёрий қийматларни қабул қилади, лекин -Q-бир ораликда узгармасдир. D нинг қиймати минимизация асосида аниқланади. Q ва X нинг ҳар хил қийматларида, албатта ўқта кириш S,R ва Qt жорий ҳолат бўлганлиги ўқун 8 та ҳолат бўлади. Чиқишларнинг кейинги ҳолатини жорий ҳолатдан ажратувчи вақтинчалик ўшлаб турувчи dt сигнал мавжуд. 35-расмда Q(t+dt) функция ўқун қ.қарно келтирилган

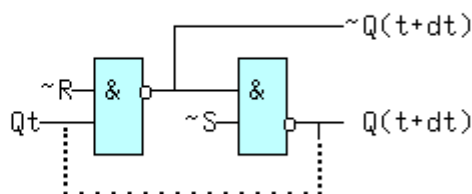
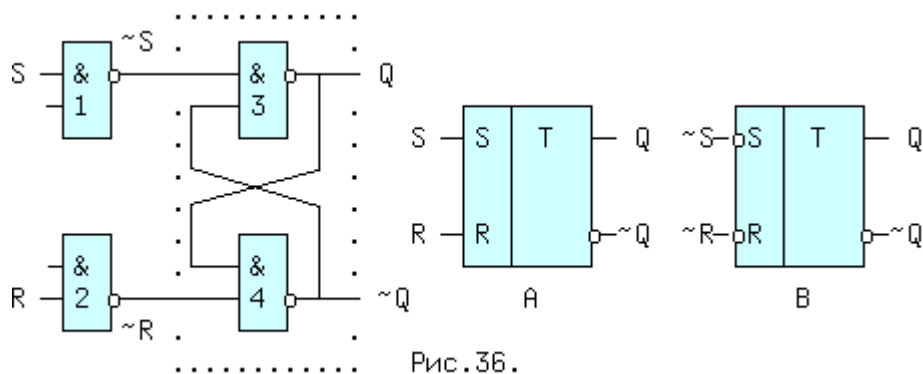


Рис. 35.

$$Q(t+dt) = S + \sim R * Q_t = \sim(\sim S * \sim(\sim R * Q)).$$

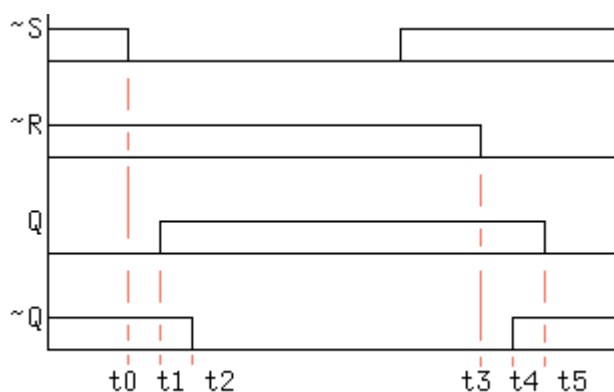
Бу тенгликка 35-расм унга келтирилган схема мос келади. Q t да ва $(t+dt)$ сигналлари чиқиш сигналлари бўлганлиги учун уларни бирлаштирамиз. Триггернинг тулик курилиши ва шартли белгилари қуйидаги курилишда бўлади.



Нукталар билан чегараланган қисм В учун тегишлидир, яъни RS триггернинг инверсияли киришлари, А ҳамма расм учун ёки RS триггер тугри чиқиш учун.

Агар тугри киришли триггер учун киришларига $R=S=1$ берилса, у ҳолда 2 та чиқиши Q ва $\sim Q$ ҳам -1- га урнатилади. Шунинг учун бу режимни таққиллаган ҳолат деб юритилади. Қушимча "И"элементи ишлатиб бу ҳолатдан чиқиш мумкин. 37-расмда

RS триггернинг инверсияли киришлари курсатилган. [t 3д.р вақтдан](#) сунг 3 ракам билан курсатилган И-НЕ элементидаги $\sim S=0$ берилади, Q чиқиши қайта ёкилади. Ундан сунг қандайдир вақт ичида $\sim Q$ ишга тушади. t 2-то = dt вақт оралигида чикшида янги қийматлар ҳосил бўлади. $\sim R = 0$ бўлганда ҳам шу ҳолат таққорланади, лекин- Q биринчи бўлиб ёнади. Хулоса қилиб айтиш мумкинки кириш сигналларининг узғариши dt вақтдан олдин бажарилиши мумкин эмас.



"Дребезга" схемаси 2та инверсияли киришга эга бўлган RS триггерни қуллаш учун ишлатилади. Дребезг- қайта ёкиши натижасида бир неча бор узилишлар ёки қайта тикланишга айтилади.

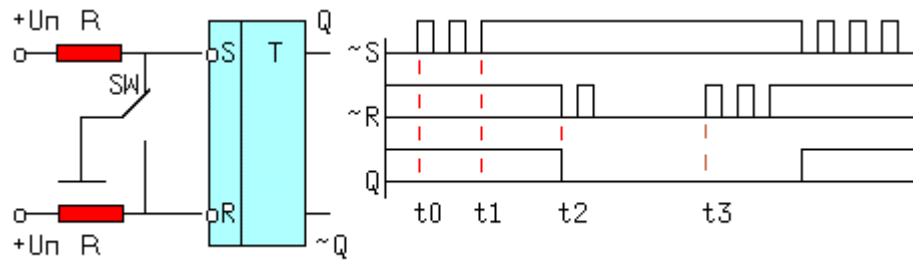


Рис. 38

тушиши билан юкори ва ўрта алоқадагилар таъсири бошланади. t_1 сигнали келгунча $\sim S$, $\sim R$ кетма-кетликда 1,1 ва 0,1 кийматини олади, бу эса х.к. режимининг 1 ҳолатига урнатилганини билдиради. Бу ҳолда худди талаб қилинганидек $Q=1$ бошлангич ҳолати узгармас қолади. $t_1 \dots t_2$ вақт оралигида урта контакт "хавода" туриб қолади. t_2 вақтда унинг пастки контактга биринчи тегишидаёқ триггер $\sim S=1, \sim R=0$ га утади. t_3 вақт лаҳзасигача бу триггернинг $\sim S, \sim R$ киришлари навбат билан 1,0 ва 1,1 кийматини олади, бу эса триггернинг ташлаш ва хотира ҳолатига яъни $Q=0$ ҳолатига мос келади. Клавишни куйиб юборилиши билан (t_3 лаҳзаси) тескари жараён юз беради. Чизманинг ишлаш натижасида чиқиш сигнали импульс ҳолатларидан ҳолис бўлади.

Синхрон RS-триггер

Агар 1 ва 2 "ВА ЭМАС" элементининг ишлатилмаган киришлари бирлаштирилса (36 расм) у ҳолда статик бошқарувли (синхронизация катламли) синхрон RS-триггер ҳосил бўлади. 39 расимда унинг чизмаси ва шарти белгиланиши келтирилган.

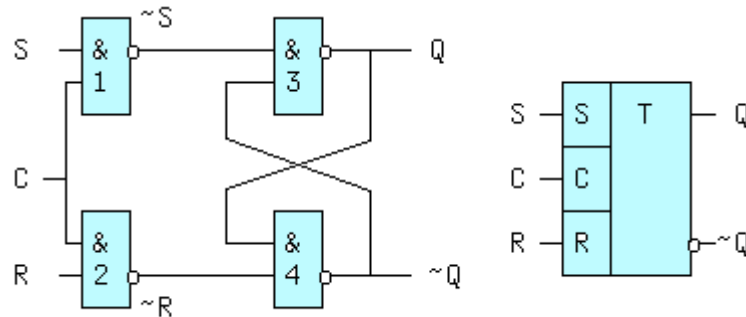
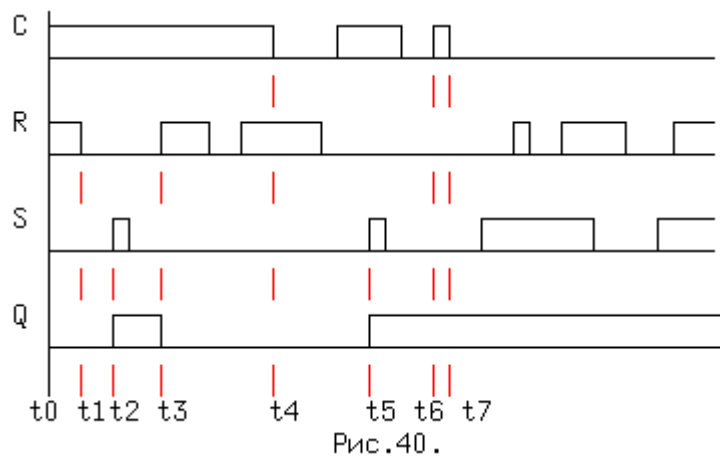


Рис. 39.

Куриб турганимиздек, $C=0$ да $Q = -(-Q*1)=Q-Q=-(Q*1)=-Q$, яъни, S ва R киришларининг кийматидан катъий назар чиқишда триггернинг эски кийматлари сақланиб қолади яъни у хотира ҳолатида туради. $C=1$ бўлганда у худди асинхрон RS-триггер каби ишлайди. Статик бошқарувли триггерларни C синхромнал актив булганида киришдаги ахборот тусиксиз чиқишга узатилганлиги учун "тиник" триггерлар дейилади. Уларнинг вақт диаграммаси 40 расмда келтирилган.



t4 вақт маментигача $C=1$ га тенг ва чиқиш киймати R ва S сигналларининг йигиндиси га боғлиқ. то. . . t1 вақт оралиғида R кириш 1 га тенг, S кириши эса 0 га тенг, шунинг учун $Q=0$ га тенг t1 маментдан t2 га $R=S=0$ га тенг ва бу ҳолда хотира ҳолати юз беради (Q узгармайди). t2 маментида $R=0$ ва $S=1$ га тенг, ва триггер $Q=1$ га утади. Бу ҳолат S сигнали тугагунча ва t3 вақт маментигача сакланади, сынг $Q=0$ га утади, чунки $R=1$, $S=0$ га утади. Худди шу аснода чиқишларнинг барча ҳолатларини анализ қилиб чиқиш мумкин.

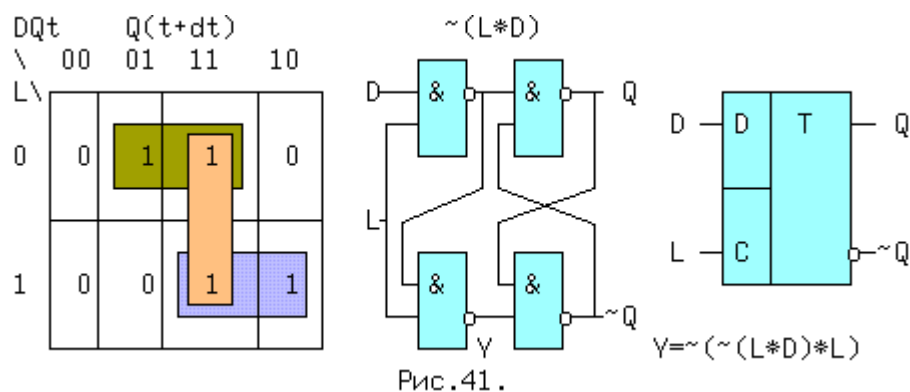
Статик бошкарувли D триггер

Д-триггер икки киришга: ахборот Д (ata) ва ёзиш хотирани бошқариш L (oad) IL (atch) киришларига эга. Иккинчи киришни кушимча С (lock) деб ҳам аталади. Чикиш сигнали Q кириш сигнали Д нинг кийматини $L=1$ да қабул қилади ва $L=0$ ҳолатда аввалги ҳолатини сақлаб қолади, яъни $Q(t-dt) = Q_t$. Триггернинг ҳолатлар жадвали куйидаги кўринишга эга:

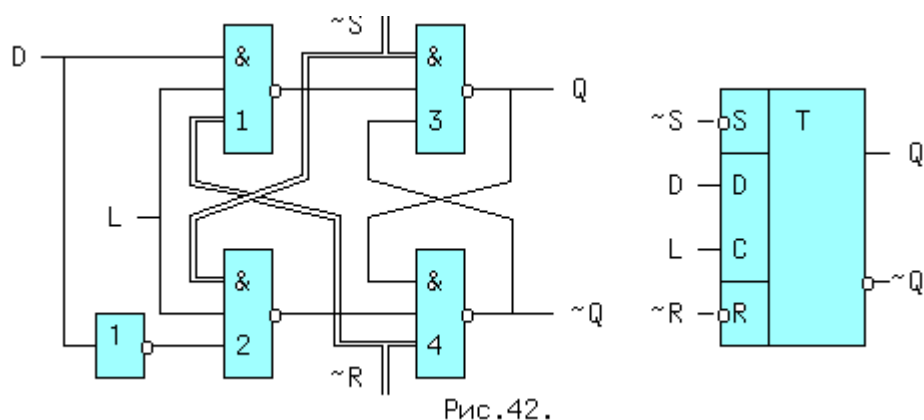
Текущее состояние			Последующее состояние		Название режима
L	D	Qt	Q(t+dt)	~Q(t+dt)	
0	X	Q	Q	~Q	Хранение инф-ии(режим памяти)
1	0	X	0	1	Уст-ка в "0" (сброс, очистка)
1	1	X	1	0	Установка в "1" (установка)

Q ва X- ихтиёрий кийматни қабул қилиши мумкин, лекин Qбир сатр оралигида узгармасдир.41-расмда Карно жадвали берилган.Богловчи импликант "пойга" дан (утиш процесслари булишига қаранг) ва кириш кийматларининг инверсиясидан озод булган чизмани олиш учун киритилган. . $Q(t-dt) = -L * Q_t - L * D - D * Q_t = L * D - Q_t (-L-D) = L * D - Q_t ((-L-D) * (-L-L)) = L * D - Q_t ((-L-D * -L) = D * L) - L * D - Q_t * (-L-D * L) = (-L * D) ** -(Q_t * (D * L - L))) = --((-L * D) * -(Q_t * -(D * L * L)))$.

Бу формулага 41 расмдаги уртада ва унгадаги чизма ва шартли белгиланишлар мос келади.



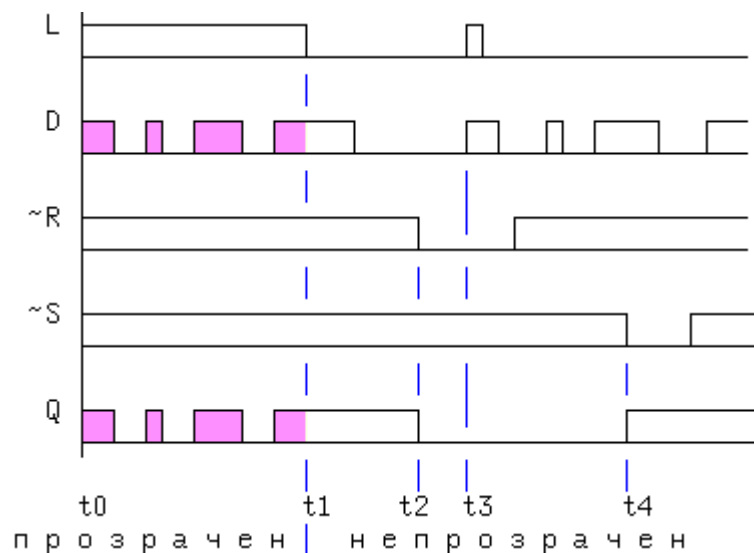
Агар тенгламада $-(D*L)*L$ урнига $-(D*L)*L = (-D--L)*L = -D*L$ куйилса, RS- триггер ёрдамида курилган D-триггер курилади, лекин кушимча инвертор пайдо булади. 42-расимда асинхрон инверс-S ва-R урнатиш ва тозалаш киришли (чизмада иккитали чизиклар билан курсатилган) триггер чизмаси берилган.



Агар-Sга актив 0 сигнали берилса,-Rга эса 1 берилса,у холда колган киришлардан катъий назар 3-элемент чикишидаги $Q=1$ га тенг.Худди шу сабабли 2-элемент чикишида хам $Q=1$. Учала 1 сигнали 4-элемент киришида бирлашиб, унинг чикишида 0 ни пайдо килади.Бу ноль 3-элементга кириб унинг холатини тасдиқлайди, ва триггер 1га утади. D ва L сигналлари бу процесига таъсир килмайди. Шу сабабли-S ва- R асинхрон киришлари биринчи навбатли приоритетга эга. Асинхрон алокаларнинг симестрик курунишга эгалиги сабабли -S=1 ва-R=0, яъни триггернинг $Q=0$ га утиши хам юкорида айтиб утилганидек юз беради.Синхрон урнатиш синхрон тозаланишни-S ва -R киришли D-триггер тенгламаси куйидаги курунишга эга.

$$Q(t+dt) = S + \sim R * (\sim L * Q_t + L * D + D * Q_t). \quad (27)$$

Бу тенгламада кавсгача асинхрон RS-триггер тенгламаси, кавс ичида эса синхрон D-триггер тенгламаси ёзилган. Куриш кийин эмаски,-S=0 ва-R=1 булса бутун ифода 1га тенг,-S =-R=1 ,булганда RS триггер "учади" ва чизма D триггер каби ишлайди. Триггернинг вакт диаграммасини куйида келтирамиз.



то вақт моментидан t_1 гача L сигнали-1 га тенг ($\sim R$ ва $\sim S$ киришларида пасив катлам) ва D киришдаги маълумот ("тиниклик" хоссасига мувофиқ) Q чиқишига тусиксиз утади. t_1 моментидан бошлаб триггер "нотиник" булиб, ахборот "ёпилади," яъни чиқишдаги охириги қиймат $\sim R$ киришига 0 келгунча қадар сақланиб қолади. (t_2 вақт momenti). Бунда $L=D=1$ булса ҳам $Q=0$ лигича қолади (t_3 вақт momenti). $\sim S=0$ булгандагина (t_4 вақт momenti) триггер чиқишида $Q=1$ булади. Агар 41-расмга қайтсак ва шартли белгидан с киришини олиб ташласак хотира хоссаларига эга булмаган қайтаргич-инвертор ҳосил булади:



Шунинг учун табиатан асинхрон D-триггерлар мавжуд эмас ва D- триггер учун синхрон сузи ортиқчадир

Динамик бошқарувли D триггер

Бу триггер статик D-триггердан L (с) кириш хусусиятлари билан фарк қилади. Ахборотни ёзиш фақат L сигналининг 0 дан 1 га ўтиш моментидан юз беради. $L=0$, $L=1$ нинг доимий ҳолатида ёки унинг манфий ўтишида триггер олдинги ахборотни сақлаб туради, яъни "тиниклик" хусусиятига эга (7 ҳолатлар жадвалини қаранг). Саноатда чиқарилаётган триггерлар урнатиш ва тозалашли- $\sim S$ ва $\sim R$ асинхрон инверс киришлари билан тулдирилади. (43-расм)

Таблица 7.

Текущее состояние			Последующее состояние		Название режима
$\sim S$	$\sim R$				
L	D	Qt	$Q(t+dt)$	$\sim Q(t+dt)$	
1	1	0,1, 	X	Q	Хранение инф-ии
			0	X	Установка в "0"
			1	X	Установка в "1"
0	1	X	X	X	Установка в "1"
1	0	X	X	X	Установка в "0"
0	0	X	X	X	"Неопред."-сост-е

Q ва $\sim Q$ - ихтиёрий кийматни эгалайди, лекин Q бир сатр давомида узгармасдир. Чизмаларда D- триггернинг тугри динамик киришлари эгри чизик ёки ичкарига караган стрелка билан белгиланади.

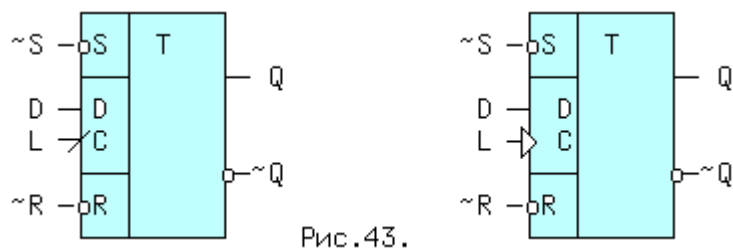


Рис.43.

Динамик киришли триггерларнинг вақт диаграммаси анча фарк қилади. Бунда статик бошқарувли D-триггерда асинхрон киришининг ишлаши бир хил булгани учун вақт диаграммасида улар курсатилмаган. (44 расм).

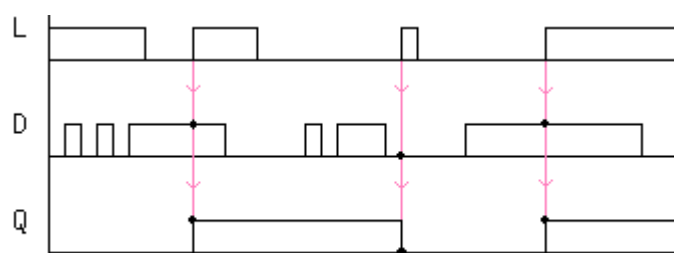


Рис.44.

Универсал JK-триггер

JK-триггер I ва K икки ахборот, тактдинамик, кушимча инверс булган, урнатиш ва тозалашли киришларга эгадир. Унинг ҳолатлар жадвали куйидаги қуринишга эга: 8-жадвал.

Таблица 8

Текущее состояние						Последующее состояние		Название режима
$\sim S$	$\sim R$	C	J	K	Qt	Q(t+dt)	$\sim Q(t+dt)$	
1	1	0,1,	X	X	Q	Q	$\sim Q$	Хранение инф-ии
			0	0	Q	Q	$\sim Q$	Хранение инф-ии
			1	0	X	1	0	Установка в "1"
			0	1	X	0	1	Установка в "0"
			1	1	Q	$\sim Q$	Q	Счет по модулю 2 (деление частоты вх. имп. на 2)
0	1	X	X	X	X	1	0	Установка в "1"
1	0	X	X	X	X	0	1	Установка в "0"
0	0	X	X	X	X	1	1	Неопред. сост-е

Q ва X ихтиёрий кийматни эгаллайди. Лекин Q бир сатр давомиди узгармасдир. Ахборотни ёзиш тозалаш (-R) ва урнатиш (-S) сигналларининг пассив катламларида C сигналининг 1 дан 0 га утиш пайтидагина юз беради, яъни JK- триггерлари "нотиник" дirlар. (Бунга TB15 типдаги триггер крмайди, чунки у уз холатини мусбат fronti билан узгартиради). -R ва -S асинхрон киришли JK-триггерининг тенгламаси:

$$Q(t+dt) = S + \sim R (J * \sim Q_t + \sim K * Q_t). \quad (27.1)$$

Динамик инверс киришли JK-триггер шартли белгиси 45-расмда келтирилган. Бунда эгри чизик чапдан унга тепадан пастга йуналтирилган, стрелка эса ташкарига караган. JK-триггернинг универсаллиги куйида келтирилади.

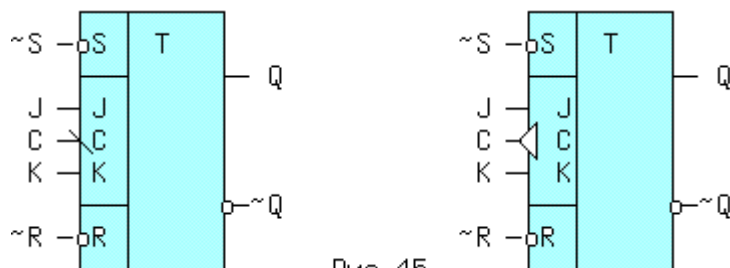


Рис. 45.

Холатлар жадвалининг иккинчи, учинчи ва туртинчи сатрлари RS-триггер билан бир хил булиши учун I киришини S киришига ва K ни R киришини алмаштирамиз. Фарқи эса шундаки, $I=K=1$ булганида триггер жуда фойдали хосса касб этади (8- жадвалга қаранг), яъни C киришига келаётган сигналнинг ҳар бир манфий fronti, чиқиш кийматини 46-расимда курсатилганнидек узгартиради.

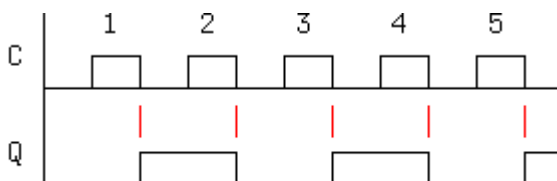


Рис. 46.

Т-триггер

$I=K=1$ булганидаги вақт диаграммасининг анализи икки муҳим хулосага келамиз. Биринчидан, чиқиш импульсларини қайтарилиш даври икки барабар ошди, демак триггер бу режимда чиқиш импульсларининг такрорланишини иккига бўлади. Иккинчидан, жуфт импульс келиши билан чиқиш сигнали 0 га, ток импульс келиши билан 1 га тенг, яъни триггер модул s бўйича ҳисоблашига айланади. Ҳисоблаш чиқишлик триггер ёки Т-триггер саноат томонидан чиқарилмайди у динамик D ёки JK-триггерларидан ясалади.

Триггерларнинг бирдан бирига айланиши

JK-триггер динамик D-триггерга айланиши учун К киришига инвертор улаш керак бўлади. Бу ҳолда сигналларнинг туртта комбинациясидан. $I=K=0$, $Y=K=1$, $I=OK=1$, $I=1K=0$ охириги иккитаси олинади (синхрон урнатиш ва тозалаш). Агар синхрон кириш талаб қилинса, у ҳолда С киришига яна бир инвертор уланади. 47-2 расимда JK-триггер ($J=K=1$) га мос келувчи Т-триггер чизмасига уланган. Ҳисобни асинхрон киришларининг бирига 0 бериб тухтатиш мумкин.

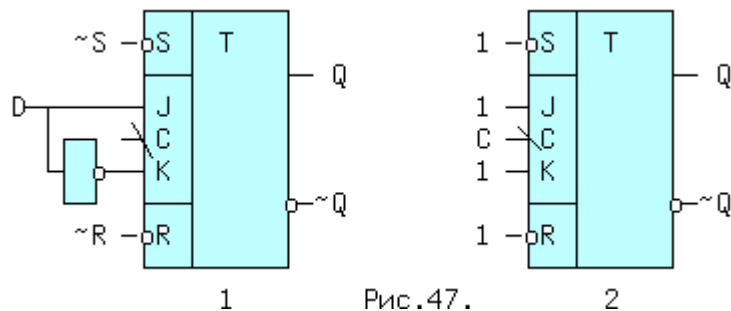


Рис. 47.

Динамик бошқарувли D-триггер Т-триггерга айланиши учун унинг инверс чиқишидан D-киришига тесқари алокани қиргазиш керак бўлади. Бунда $Q(t-dt)=D$, бироқ Дыз вақтида $D=-Q_t$ булгани учун $Q(t-dt)=-Q_t$, яъни триггер чиқишининг ҳар бир янги қиймати эски қийматнинг инверсияси бўлиб, у С такт импульсининг ҳар бир мусбат узғаришида уз қийматини узғартиради. (48-1,2расм)

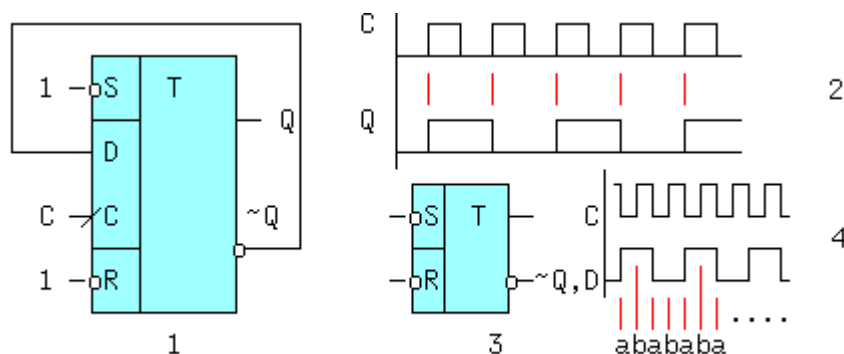


Рис. 48

Ва ниҳоят барча санаб ётилган триггерлар инверс киришли асинхрон RS-триггер каби ишлатилиши мумкин. Бунинг сабаби-S ва-R киришларининг бошқаларидан устунлигидадир 48-(расмдаги чизма D-триггернинг ҳисоблаш режимида такт киришидаги кириш импульсларининг максимал частотаси F макс ни боҳолашга имкон беради. Маълумотномаларда С киришнинг триггер чиқишида яънги қиймат ҳосил бўлиш моментигача булган сигналнинг актив фронтининг кечикиш вақти берилади $t_{кеч}=t$ в.а.(48-4 расм). Айрим ҳолларда урнатиш вақтидан узиб кетиш $t_{урн}=t$ а в

келтирилади. Янги актив фронт ушбу икки вақт курсаткичлари йигиндисига тенг булган вақт интервали тугамасидан келиши керак. Бундан хулоса шуки, $F_{\max} - 1$ (t кеч $-t$ ыри). Яна бир параметр t_h -ушлаш вақти булиб, у ахборот сигналларини такт (синхрон) сигналига нисбатан ушлаш вақтини курсатади, лекин бу вақт жуда кичик булгани учун уни ҳисобга олмаса ҳам булади.

13– мавзу

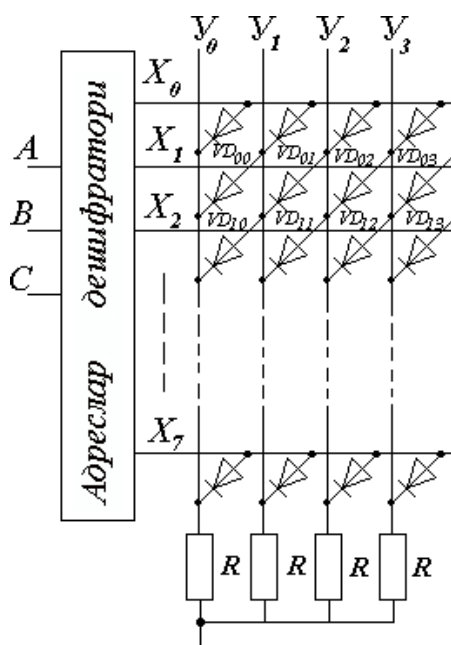
Яримўтказгичли хотира қурилмалари (ХҚ).

Режа:

1. Синфланиш ва асосий параметрлари
2. Статик оператив хотира
3. Динамик оператив хотира

Электрон ҳисоблаш машиналарида (ЭХМ) рақамли информацияларни хотирада сақловчи қурилмалар ишлатилади. Буларга магнит ленталари, магнит дисклари ва барабанларига ёзилган-ахборотлар билан ишловчи қурилмаларни кўрсатиш мумкин. Ушбу бўлимда кенг қўлланиладиган ярим ўтказгичли хотира қурилмалари билан танишилади. Уларда хотира ячейкалари сифатида диодлар, биполяр ва униполяр транзисторлар ишлатилади.

Информацияни сақлаш муддатига кўра, хотира қурилмалари доимий хотира қурилмалари (ДХ) ва оператив хотира қурилмалари (ОХ) га бўлинади. ДХ ларда информация узок вақт сақланиб, қурилма ток манбаидан узилганда ҳам ахборот сақланиб қолади. ОХ ларда эса информация ЭХМ ишлаб турган даврдагина ёзилиши ва сақланиши мумкин.



13.1-расм. Адреси уч разрядли бўлиб матрицанинг горизантал ўтказгичларга бериладиган ДЕС схемаси.

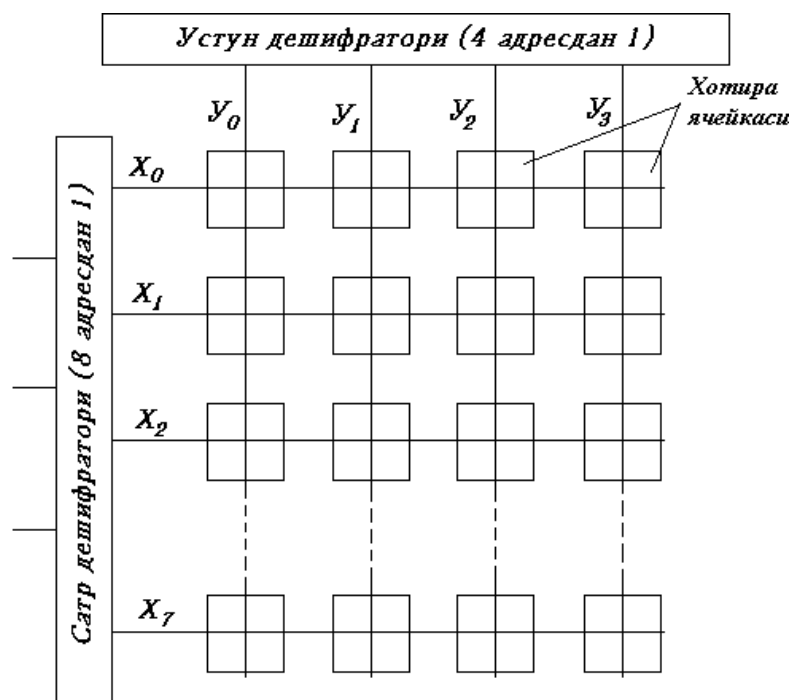
Доимий хотира қурилмалари. 13.1-расм саккиз қатор ва тўрт устунга эга бўлган диод матрицали хотира қурилмаси келтирилган.

Дешифратор адреси киришлари АВС ларга берилган адресли сўз унинг чиқишларидан бирида бирлик кучланиш ҳосил қилади. Масалан, 000 адрес сўзи берилганда X_0 чиқишда кучланиш ҳосил қилади.

Диодли матрицанинг ҳамма ячейкаларида диодлар мавжуд бўлиб, баҳзилари узилган бўлади. Кетма-кет уланган эрувчан ўтказгич ёзиш пайтида куйиб узилиши мумкин.

Агар 001 адресли буйруқ берилса, горизантал X_1 ўтказгичда ҳамда VD_{13} , VD_{11} ва VD_{10} диодлар Y_3 , Y_1 , Y_0 чиқишларда кучланиш ҳосил қилади. Бу эса вертикал чиқиш ўтказгичларида 1011 деган тўрт хонали сўзнинг ёзилишига мос келади.

Одатда, диодли хотира ячейкалари ўрнида, p ва n каналли $MДП$ ва $KМДП$ ли майдон транзисторлари ишла-тилади. $MДП$ транзисторлар ишлатилганда $X_0 - X_7$ горизонтал ўтказгичларга транзисторларнинг истоки ерга, стоки эса матрицанинг $y_0 - y_3$ вертикал симларига уланади. Резисторларнинг учлари эса ток манбаига уланади.



13.2-расм. Адреси беш разрядли бўлиб, матрицанинг горизонтал ва вертикал ўтказгичларга бериладиган ДЕС схемаси.

13.2-расмдаги DX матрицасида адреслар икки қисмга бўлинган бўлиб, улар матрицанинг ҳам горизонтал, ҳам вертикал симларига берилиши мумкин. Хотирани бундай ташкил қилиш адреслар сони кўп бўлганда қулайдир. Хотира ячейкалари сифатида $ХАМ - ЭМАС$ схемасини иккита киришини X ва Y симларига схемаларнинг чиқишлари параллел уланади.

Хотира ячейкасига информацияни ёзиш турли усулда: масалан, $ХАМ - ЭМАС$ схемаси киришидаги эмиттер учларини қуйдириш орқали амалга оширилиши мумкин. Қурилма қуйидагича ишлайди. Адрес дешифровка қилингандан сўнг матрицанинг битта горизонтал ва битта вертикал ўтказгичларида кучланиш ҳосил бўлади. Бу эса $ХАМ - ЭМАС$ схемасининг умумий чиқишида 0 ёки 1 пайдо бўлишига олиб келади. 0 ёки 1 ҳосил бўлиши эмиттер кириши кесишиш нуқтасига уланган ёки уланма-ганлигига боғлиқ. Умуман олганда, битта матрица ҳар бир адрес учун бир хонадаги ахборотни сақлай олади. Шу боис хотирага n – хонали сўзни ёзиш учун n – матрица керак бўлади. келтирилган DX да сақланаётган n – хонали сўзларнинг умумий сони $2^k \cdot 2^l = 2^{(k+l)}$ га тенг. Бунда k ва l – дешифратор горизонтал ва вертикал ўтказгичлар сони 25.2-расмда келтирилган ҳолда $k=3$; $l=2$. Демак, $2^k \cdot 2^l = 2^3 \cdot 2^2 = 32$.

Ҳозирги кунда қўлланилаётган микро ЭХМ ларнинг DX лари бунга нисбатан анча катта хотирага эга.

Программали DX . Юқорида келтирилган DX , одатда ишлаб чиқарувчи томонидан программалаштирилади. Уларда хотиранинг ҳамма ячейкалари тайёрланиб, ўзаро металл ўтказгичлар воситасида уланади.

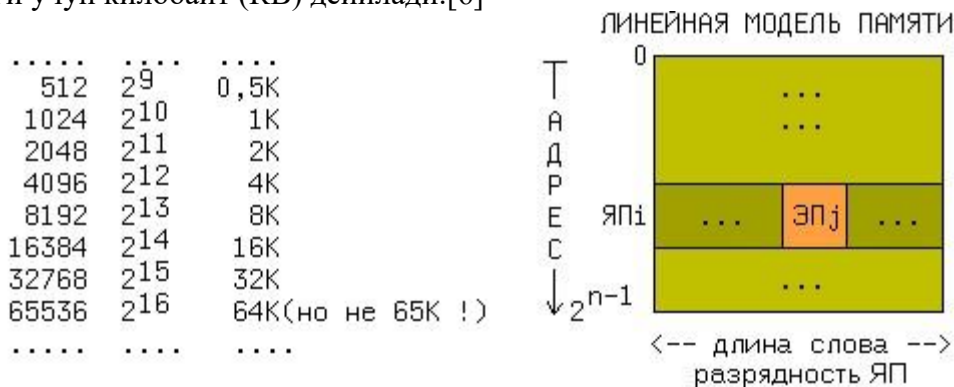
DX ларнинг баҳзи турларини бир неча марта программалаштириш мумкин. Масалан, затвори изоляцияланган $MДП$ транзисторининг хотира ячейкасида программа бўйича тўпланган заряд йил давомида сақланиши мумкин. Бундай ячейкаларни янгидан

программалаштириш учун улардаги заряд ултрабинафша ёки рентген нурлари ёрдамида йўқотилади. Бундай типли ДХ лар репрограммалаштирилувчи ДХ лар деб аталади.

Оператив хотирада сақловчи қурилмалар. ОХ қурилмаларда адрес матрицали 26.2-расмда келтирилган матрица каби бўлади. Фарқи шундаки, хотира ячейкаси сифатида оддий триггерлар яъни 1 бит информацияни сақловчи бистабил ячейкалар ишлатилади.

ОХ ларда адресни шифрсилаш пайтида X_1 ва Y_1 матрицалар ўтказгичларда мантикий 1 га мос келган кучланишлар пайдо бўлади. Бу кучланиш ёзиш ҳисоблаш деб узиб-уловчи мантикий схема билан биргаликда, беқарор ячейкаи унга 1 бит информацияни ёзиш ёки унда сақланаётган хотирадан 1 бит информацияни ҳисоблаш учун улайди.

Хотира қурилмаси ички ва ташки бўлиши мункун. Ташки хотира деб магнит ёки оптик дискларида ва ленталаридаги хотирага айтилади. Ички хотира асосан микросхемаларда бажарилади. Ички ва асосий хотиралар икки типга бўлинади. Аператив хотира қурилмаси. (ОХ+). Ёки ихтиёрий танланган Х+ (ИТХ+) ва доимий Х+(ДХ+). ОХ+ бундан ташқари RAM (Random Access Memory), ДХ+ эса ROM (Read Only Memory) деб ҳам белгиланади. Узида ҳам ОХ+ ҳам ДХ+ хусусиятларини олган хотира. Флеш (Flash) ва манбага боғлиқ булмаган хотира NV (Nonvolatile)лар ҳам кенг тарқалган. Охирги ном шартли чунки ДХ+ ва Флеш хотира ҳам манбага боғлиқ булмаган хотиралардир. ОХ+да кодлар бажарилаётган вазифаларга қараб доим узғариб туради ва манба учирилиши билан бутунлай йуқолади. ДХ+ да ЭХМ ишини бошқарадиган стандарт дастурлар, константалар, белгилар жадвали ва бошқа ахборотлар сақланади ва улар камбютер учирилганда ҳам сақланиб қолади. ОХ+ статик (SRAM), динамик (DRAM) регистрли (RG) хотирага бўлинади. ДХ+: никобли- ишлаб чиқарувчи завод томонидан дастурланган (ROM), истехмолчи томонидан бир бора дастурланадиган (PROM ёки OTP), истехмолчи томонидан кун бора дастурланадиган ва ултра бинафша нур билан учириладиган (EPROM) ёки электр билан учириладиган (EEPROM, Flash) бўлиши мункун. Бундан ташқари истехмолчига бир кристалда мантикий элементлар ва қурилмаларнинг барчасини уз ичига олган дастурланадиган матрицалар ва қурилмалар (PLM,PML, PLA,PAL,PLD,FPGA ва х.к.) чиқарилган. Х+ типига боғлиқ равишда хотира элементи (ХЭ) триггер, конденсатор, ”Сузувчи затворли” транзисторлар, мурт уланиш (ёки унинг йуклиги) бўлиши мумкин. ХЭларнинг тартибли тизими хотира ячейкасини (ха) пайдо қилади. ХЯда ХЭлар сони (суз узунлиги) 2^n (1,2,4,8,6,32,64...)га тенг бўлиб, бу курсаткич 8дан ошгач ХЭларини гурухлаш амалга оширилади. ХЯ даги ХЭ ларининг сони суз узунлиги дейилади. Хотира микросхемаларнинг асосий тавсифлари инфорацион сизим, тезлик, қувват истемолчидир. Х+ сизими қушимча $2^{10}=1024=1k$ га тенглаштирилади. Бу бирлик битга тенг булган суз узунлиги учун килобит (Кб), байтга (8битга) тенг булган суз узунлиги учун килобайт (КВ) дейилади.[6]



Хар бир иккиннинг “п” даражали хотира ячейкасига ХЯ нинг адреси деб айналиши «п» да режал иккилик сон тугри келади. Масалан, 511- хотира ячейкасининг адреси 11111 1111 (BIN)-511(DEK)-1 F F (AEX) булади. Дастурларда адреслар 16-лик форматда

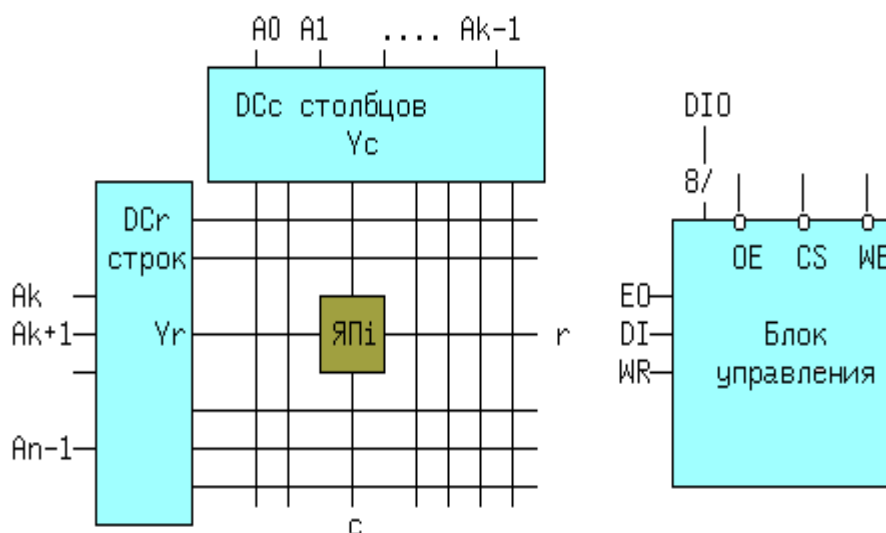
берилади. $X+$ сизими купинча $2 \times m$ куринишида берилади, бундан $2 \times n$ -хотира ячейкалари сони, m -эса ячейка суз узурлиги. Масалан, 8×8 (м с 537 РУ17), яхни 8192 –бит ячейка улчамини билдиради. Ленин баҳзи манбаларда бу микросхема 64 к бит деб берилади. Ушбу сизимни 16×4 , $64 \times 1,32 \times 2$ куринишида ташкиллаштирилган микросхемаларда ҳам учратиш мумкун.

Хотира ички ва ташқи бўлиши мумкин. Ташқи хотирага магнитли, оптик диски, лентали ва ҳ.к. киради. Ички хотира одатда микросхемаларда тайёрланади.

Ҳозирги пайтда оператив хотира ва доимий хотира хусусиятларини мужассамлаштирган Флэш (**Flash**) хотира кенг қўлланилади. У ҳам доимий хотира каби энергияга боғлиқ эмас.

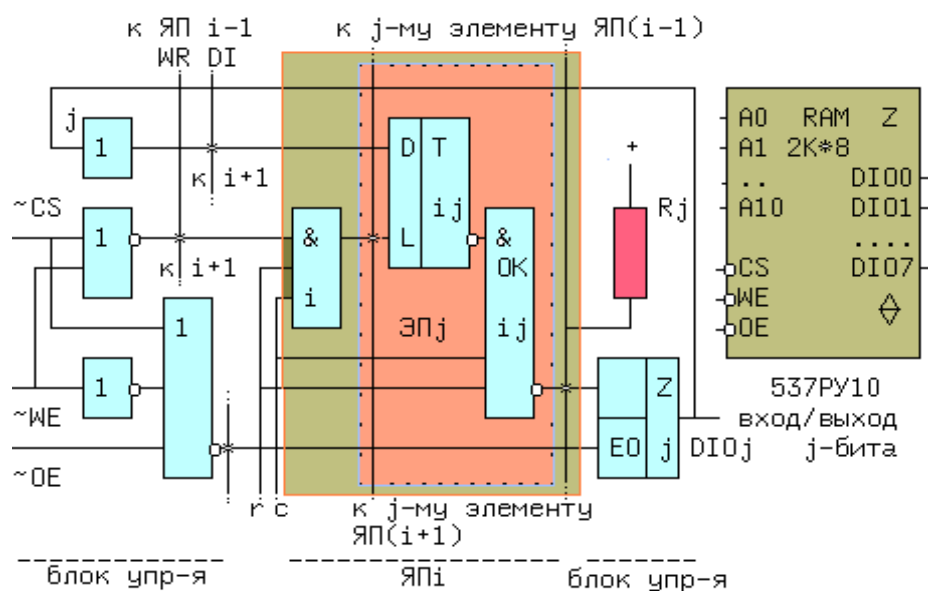
Статик типдаги оператив хотира

Статик типдаги оператив хотирада элемент сифатида оддий D-триггер заўлка қўлланилади. 537РУ10 микросхемада ҳар бир хотира ячейкаси (ЯП) 8-та триггердан ташкил топган ва ячейкалар кристалда тўғри бурчакли матрица қўринишида жойлашган.



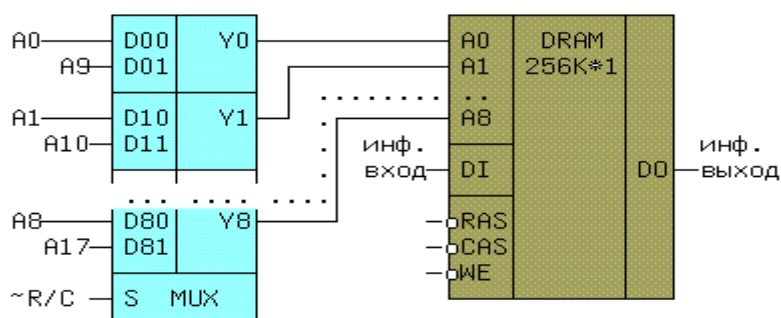
Расмда қуйидаги белгилар ишлатилган: n -адресликириш йўллари ($A0 \dots An-1$), DIO-саккиз разрядли икки йўналишли маълумотлар шинаси, OE-чиқишга рухсат берувчи кириш сигнали, CS- микросхемани танлайдиган кириш йўли, WE-ёзишга рухсат берадиган кириш йўли. Охириги сигналлар WR/RD қўринишида белгиланиши мумкин ва у сигналнинг паст қийматида байтни ёзиш ва юқори қийматида ўқиш бажарилади. EO, DI, WR –ички сигналлар бўлиб, улар ўқиш/ёзиш/сақлаш бошқариш блоки томонидан ишлаб чиқарилади.

Пастки расмда микросхеманинг ички структураси келтирилган. Ундан асосий режимларни ва микросхеманинг шартли график белгиланишини қўриш мумкин.

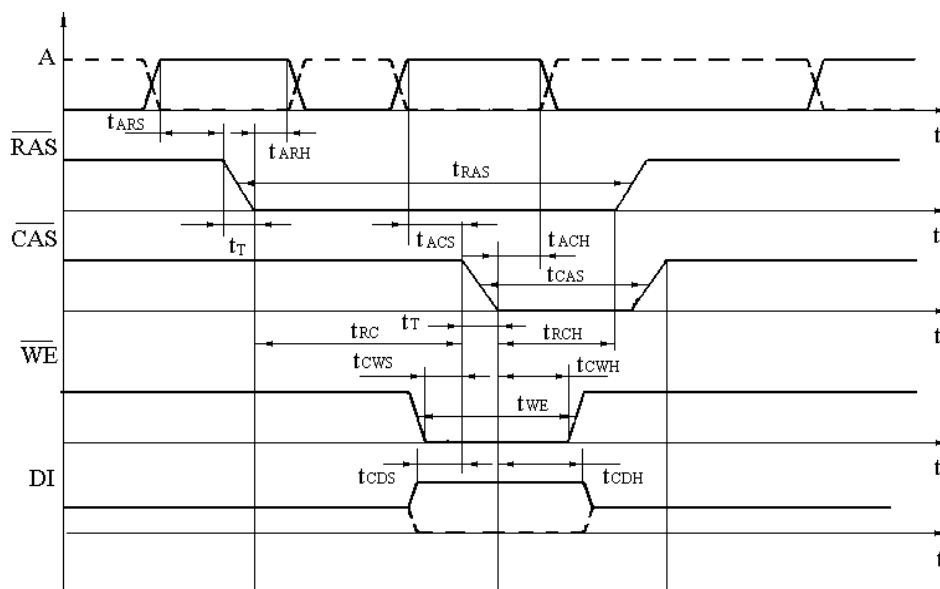


Динамик типдаги оператив хотира

Хотира элементи сифатида интеграл микросхемадан иборат микроконденсатор ишлатилади.



Хотира элементлари кристалда $512 * 512 = 2^9 * 2^9$ матрици кўринишида жойлашган. Улар ҳар бири 9-та адресли кириш йўлига эга бўлган чизикли қатор ва сатр дешифраторлари орқали бошқарилади. Агар сатр/устун сигнали R/C қуйидаги S Мультиплексор нолга тенг бўлса, унда $A(0..8) = Y(0..8)$ бўлади ва микросхемага қатор адреси берилади. R/C = 1 бўлганда Мультиплексорнинг чиқишида $A(9..17)$ устунлар адреси берилади.[7]



Динамик типдаги оператив хотиранинг вақт диаграммаси

Доимий хотира

Доимий хотира (BIOS) она платада жойлашган алоҳида микросхема бўлиб, фақат ўқиш ва сақлаш режимларида ишлайди ва унга ахборотларни ёзиш мумкин эмас. У энергияга боғлиқ эмас, чунки алоҳида аккумулятор батареясида озиқланади. BIOS қажми кичик бўлиб унда фирмада компютер ишлаб чиқарилганда кичик дастурни ёзиб қўяди ва ўчмаслиги учун аккумулятор батареясини ўрнатади. Дастурнинг асосий вазифаси: компютер ёқилгандан сўнг автоматик равишда бу дастур ишга тушади ва у 2 та вазифани бажаради:

Компютернинг асосий қурилмаларини тестдан ўтказди. Асосий қурилмалар соз бўлганда операцион системада бўлган юклагич модулини оператив хотирага юклайди.

- 1) Операцион системанинг бошқа модулларини винчестердан оператив хотирага юклагич ўзи юклайди.

BIOS — IBM PC туридаги компютерларда мавжуд бўлиб, улардаги маълумотлар микросхема тайёрланаётганда киритиб қўйилади. Бу маълумотлардан кейинчалик компютер ишляётганда фақат ўқиш учун фойдаланилади.

BIOS -бу термин киритиш-чиқаришнинг базали системасидир. BIOS 2- та программа ва аппарат симлари ўртасидаги боғловчи ҳисобланади. Киритиш-чиқариш системаларда базавий асоси бу комбинациялаш BIOS лар ва қийматлар учун юкланадиган драйверлардир. BIOS-нинг бир қисми она платадаги микросхемага жойлашади ва у Firm ware деб номланади. (Айнан мана шу микросхемалар фойдаланувчи BIOS-ни компютердан аппарат қисмига киритади. қуйдаги келтирилган расмда PS-нинг бўлимлар боғламаси келтирилган. Кўплаб йиллар давомида бу дастур ҳамкор эталони ҳисобланиб кўплаб фирмалар маҳсулоти билан тенглашарди. Тоза хотира уйи ва қорамшиқ методи бўйича IBM BIOS ни PH фирмаси биринчи бўлиб ишлаб чиқарган. Бизга 2-та ҳар хил компютер берилганган уларга BIOS ишлатилади. Улар икки хил вариантда ўрнатилган. Улар икки компютерга икки хил қурилмалар ўрнатиш мумкин. (Процесор ,каттик диск, монитор ва ҳк) . Лекин уларнинг иккаласига ҳам, бир хил системани ишлатиш мумкин. (ARG) ёрдамида Arleuski on Proor. Interfeys операцион система қўшимча дарслар ўртасидаги боғланиш қабул қилинади. Операцион система ўз

ўрнида BIOS орқали аппарат таъминотиға мурожат қилади. Бу боғланиш драйвер қурилмалар кўринишида амалға ошади.

1 7– мавзу Микропроцессорлар.

Режа:

1. Умумий маълумотлар
2. Микропроцессорли тузилмалар

Микропроцессор - компьютер ишлашини таъминлайдиган ва компьютер қурилмалари ишини бошқарадиган қурилмадир. У компьютернинг ишлаш тезлигини белгилайди. Компьютерлар микропроцессор тури билан фаркланади. Ҳозирги кунда микропроцессорнинг турли турлари мавжуд: (Intel, Pentium ва ҳ.к.). Микропроцессор компьютернинг энг муҳим воситаси ёки бошқача айтганда «мияси» ҳисобланади.

Унинг ҳажми аслида бир неча сантиметрни ташкил этадиган электрон схемадан иборат бўлиб, барча ҳисоблаш ва маълумотни қайта ишлаб беришга хизмат қилади. Микропроцессор турига қараб бир секундда ўнлаб, ҳаттоки юзлаб миллион операцияларни (амалларни) бажаради. Бу операциялар юзлаб турдаги арифметик, мантикий ва бошқа амаллар бўлиши мумкин.

IBM PC компьютерларида юқорида айтилгандек Intel фирмасининг микропроцессорлари Intel-8088, 80286, 80386 (SX ва DX модификациялари), 80486 (SX, SX2, DX2 ва DX4 модификациялари) Pentium, Pentium Pro, 1,2,3,4 номлари билан компьютер таркибига киради. Мазкур микропроцессорларнинг унумдорлиги ва баҳоси келтирилган кетма-кетликда ошиб боради. Мисол учун, Pentium-4 унумдорлиги Intel-8088-га нисбатан минглаб марта каттадир.

Микропроцессорлар тезлигини такт частотаси белгилайди. Бир турдаги микропроцессорлар турли такт частотаси билан ишлаб чиқарилиши ҳам мумкин. Шу сабабдан такт частотасига қараб микропроцессорнинг баҳоси ва унумдорлиги ҳар хил бўлади. Такт частотаси мегагерцларда (Мгц) ўлчанади. Мисол учун, Pentium микропроцессори 75 Мгц-дан 200 Мгц такт частотаси ўртасидаги фарқ тахминан 2.5 марта каттадир. Микропроцессорнинг номи, одатда такт частотаси билан юритилади. Мисол учун, PentiumF75Мгц.

Микропроцессорнинг ички элементар операцияларининг бажариш тезлигини такт частотаси билдиради. Бошқа-бошқа микропроцессор моделлари бир хил командаларни (мисол учун, кўпиш ва кўпайтириш) турли сондаги тактлар билан бажаради.

Микропроцессорнинг юқори моделларида бу командалар камроқ тактлар билан амалга оширилади. Шу ерда, баъзи бир фирмалар (AMD, Gyrix) маркировкалари чалкаштирувчи сонлардан фойдаланишига эътибор бериш керак. Мисол учун, AMB5x86/133Мгц микропроцессори фақат Intel-80486(DX4) микропроцессори билан ўхшаш, лекин унинг унумдорлиги энг содда Pentium/75Мгц кабидир. Ҳозирда ишлаб чиқарилаётган компьютерларнинг кўп қисми Pentium, юқориқўватли компьютерлар эса — Pentium-4 микропроцессорларга асослангандир. Фақат компьютернинг энг арзон моделларигина 486DX4 ёки AMD5x86 микропроцессорлари асосида йиғилади. Шуни таҳкидлаш жоизки, микропроцессорларнинг Intel-8088, 80286, 80386, 80486SX турларининг ҳар бирига Intel-8087, 80287, 80387, 80487SX номердаги сопроцессорлар қўшиб ишлаб чиқарилаёпти.

Бу сопроцессорларнинг ўзлари тўғридан-тўғри кўпгина математик ҳисобларни (муҳандислик ҳисоблари, уч ўлчовли тасвирлар ва бошқаларни) айниқса, ҳақиқий сонлар билан бажариладиган амалларни ҳисоблашга ёрдам беради ва натижада микропроцессорларнинг тезлиги ошади. Ҳозирги вақтда микропроцессорларнинг янги турларида (Intel-80486DX, Pentium ва Pentium 4) ҳақиқий сонлар билан ишлаш системалари киритилган, шу сабабдан улар учун сопроцессорлар ишлаб чиқарилмайди.



Intel Pentium 4 3,06 ГГц Socket 478, с поддержкой Hyper-Threading

2. Микропроцессорнинг тузилиши ва асосий хусусиятлари

Маълумки, микропроцессор ЭХМ-нинг марказий қурилмаси бўлиб, рақамли ахборотларнинг берилган алгоритм бўйича автоматик ишлашини таъминлайди. Процессор ЭХМ-нинг бошқа қурилмалари билан расмдагидек боғланган.

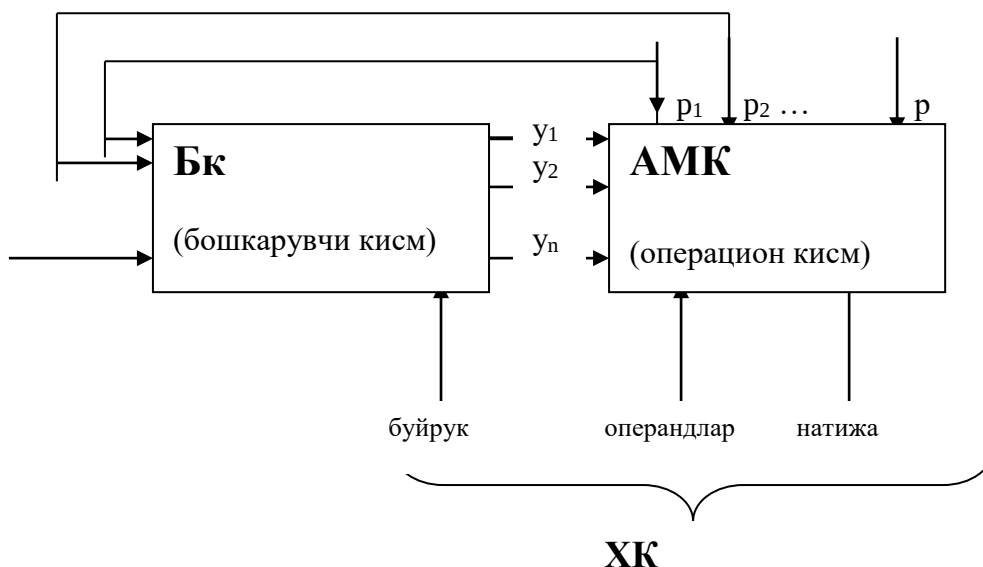
Сўзларни қабул қилиш, сақлаш ва улар устида амалларни бажариш учун регистрлар, жамлагичлар ва бошқа узеллардан ташкил топган процессорнинг операцион қисми деб аталувчи арифметик – мантикий қурилма ишлатилади.

Ҳар қандай амал ахборот сўзлари (операндлар) устида бажариладиган микроамаллар кетма-кетлигидан иборат бўлади. Микроамалларнинг бажарилиш тартиби амал бажариладиган алгоритм орқали аниқланиб, узелларнинг кириш йўлларига бошқарувчи сигналлар кетма-кетлигини бериш билан амалга оширилади. Бошқарувчи сигналлар ҳосил қилишда процессорнинг бошқарувчи қисми деб юритилувчи бошқариш қурилмасидан фойдаланилади.

Бу қурилма кириш йўлига берилган амал кодига мос ҳолда унинг чиқиш йўлида $y_1, y_2, \dots, y_n$ бошқарувчи сигналлар кетма-кетлиги шаклланади.

Амалнинг бажарилиш жараёнида арифметик мантикий қурилмадан бошқарувчи қурилмага микроамалларнинг бажарилиш тартибини бошқарувчи $p_1, p_2, \dots, p_n$ мантикий шартларни акслантирувчи хабарловчи сигналлар узатилади.

Бу сигналлар микроамаллар таҳсирида ўзгарувчи сўзларнинг қийматларига қараб «1» ёки «0» қийматларини олади.



Бир тактда бажариладиган микроамаллар мажмуи микрокоманда деб юритилади. Такт процессор ишлайдиган дискрет вақтнинг иккита t ва $(t+1)$ пайтлари оралиғини билдиради.

Берилган амалнинг бажарилишини тахминловчи микрокомандалар ва мантикий шартлар кетма-кетлиги шу амалнинг микропрограммаси дейилади. Мисол тариқасида қўзғалмас вергулли сонларин бир-бирига бўлиш амалининг микропрограммасини кўрайлик. Бу амални бажарувчи қурилма (расм) амал бажарилишидан олдин бўлинувчини сақловчи тўпловчи жамлагич (SM)-дан; бўлувчини сақловчи регистр (RGX)- дан, амал бажарилгандан сўнг ҳосил бўлган бўлинмани сақловчи регистр (RGY)- дан, такт сўғатчиги (CrT) ва хона турининг тўлиб – тошишини белгиловчи триггер (ТП) дан иборат.



Амал бажарилишида аввало бўлинманинг ишораси аниқланади. Агар бўлинувчи ва бўлувчининг ишоралари ҳар хил бўлса (Амал бажарилишида аввало бўлинманинг ишораси аниқланади. Агар бўлинувчи ва бўлувчининг ишоралари ҳар хил бўлса ($\text{sign SM} \neq \text{sign RGX}$), бўлинманинг ишора хонасида «1» ҳолат ўрнатилади ($\text{sign RGY}=1$) ва демак, бўлинма манфий сондир. Агар ишоралар бир хил бўлса, амалнинг бу босқичи бажарилмайди ва RGY, CrT да ҳамда SM ва RGX нинг ишора хоналарида «0» ҳолат ўрнатилади. Агар SM нинг ишора хонасида «0» ёзилган бўлса, бўлинувчидан бўлувчи айрилади. Бунинг учун SM га RGX да сақланувчи сон тескари кодда узатилади ($\text{SM} := \text{SM} + \text{RGX}_{\text{теск}}$). Натижада мусбат сон ҳосил бўлса ($\text{sign SM} = 0$), бўлинувчи бўлувчидан катта эканлиги маълум бўлади, яхни хона турининг тўлиб – тошиши содир бўлади ($\text{ТП} := 1$) ва амал бажарилиши тўхтатилади.

Агар бўлинувчидан бўлувчини айирганда манфий сон ҳосил бўлса ($\text{sign SM} = 1$), такт сўғатчигида сақланувчи сон биттага орттирилади ($\text{CrT} - \text{CrT} + 1$) ҳамда SM ва RGX даги сонлар чап томонга битта хонага сурилади ($\text{SM} := \text{L1}(\text{SM}); \text{RGY} := \text{L1}(\text{RGY})$). Агар бирор тактда бўлинувчидан бўлувчини айирганда SM да манфий сон ҳосил бўлса, кейинги тактда SM ва RGX даги сонлар бир – бирига қўшилади ($\text{SM} := \text{SM} + \text{RGX}$), яхни қолдиқ тикланмайдиган бўлиш амали бажарилади. Агар бирор тактда (биринчи такт бундан истисно) бўлинувчидан бўлувчини айирганда SM да мусбат сон ҳосил бўлса, RGYнинг n – хонасида «1» ҳолати ўрнатилади ($\text{RGY}(n) := 1$), n тактдан сўнг ($\text{CrT} = n$) бўлиш амали тугаланади.

Микропрограммаларни тавсифлашда алгоритмларнинг граф – схемаси, мантикий схемаси ва матрица схемаси тиллари ишлатилади. Алгоритмларнинг граф – схемаси АГС – микропрограммани ташкил қилувчи микроамалларнинг бажарилиши тартибини белгиловчи учлар ва улар орасидаги боғланишлардир. Учлар тўрт хилга бўлинади: бошланиш учи, оператор учи, шарт учи, тамом учи.

Одатда ғар хил курилмаларни лойиҳалашда аввало мазмунли АГС тузилади. Бундай АГС даги оператор ва шарт учларининг ичида микроамаллар ва мантикий шартлар мазмунли терминларда ёзилган бўлади.

Ҳар қандай микропроцессор аниқ сондаги элементлардан ташкил топган, бўларга :1)хотира 2)регистр 3) арифметик мантикий курилма 4)бошқариш курилмаси.

1) Хотира – оператив хотира билан арифметик мантикий курилма орасидаги ёрдамчи КЭШ хотира бўлиб, асосий вазифаси оператив хотиранинг маълумотларни ўқиб арифметик мантикий курилмага узатишдир.

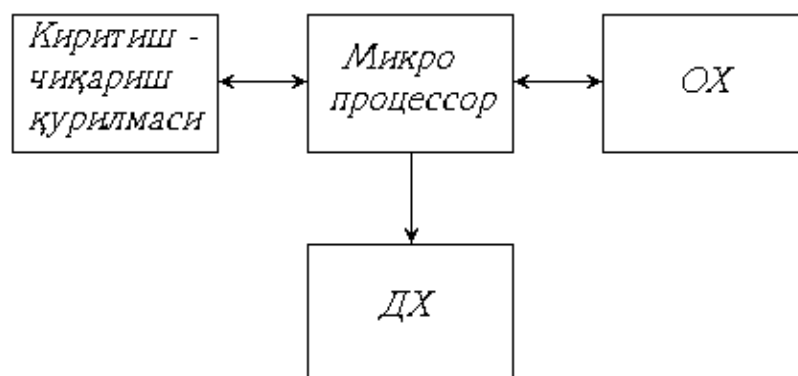
2) Регистр – микропроцессорда бажарилаётган ички маълумотлар хотира адреслари ва бажараётган буйруқларни вақтинчалик сақлаш учун хизмат қилади.

3) Арифметик мантикий курилмада асосан маълумотларни арифметик ва мантикий қайта ишлашни амалга оширади.

4) Бошқариш курилмаси – микропроцессорнинг ички иш режимида зарур бўладиган бошқарувчи сигналларни ва ташқи курилмалар билан шиналар орқали микропроцессор орқали алоқани тахминловчи сигналлар вақтинчалик диаграммаларни ишлаб чиқаради. Арифметик мантикий курилма таркиби ўз новбатида бутун сонли операцияларни қайта ишлаш курилмаси, бутун сонли ММХ кенгайтмали операцияларни қайта ишлаш курилмаси , сопроцессор, ММХ кенгайтмали сопроцессор ва хотира билан алоқа ўрнатиш курилмаларидан ташкил топган.

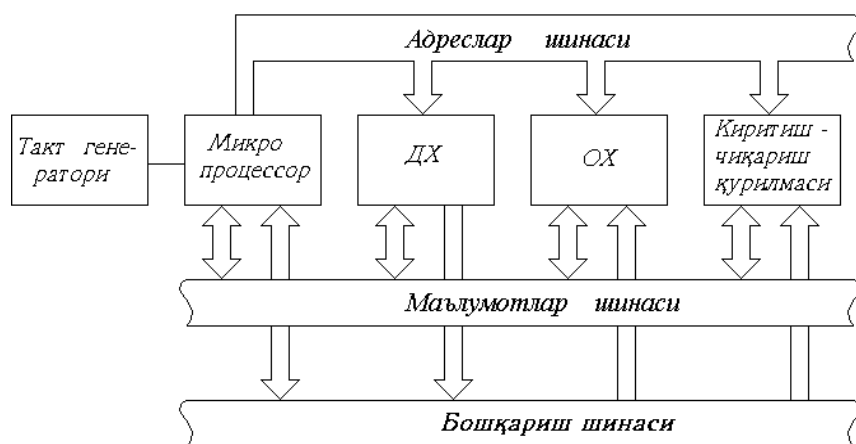
Ҳар қандай рақамли ЭХМ бир неча функционал курилмадан иборат. Буларга информацияни киритувчи ва чиқарувчи курилма, марказий процессор ОХ ва ДХ лар қиради. (17.1-расм). Микро ЭХМ ларда марказий процессор вазифасини микропроцессор деб аталувчи битта ёки бир нечта БИС лар бажаради.

Информацияни киритувчи ва чиқарувчи курилма кириш сигналлини иккилик кодга, чиқиш сигналлини эса ишлатиш учун қулай кўринишдаги сигналга айлантириб беради. Киришда қайд қилинган бир неча информация-ларни олиш учун мултиплексор информацияни бир нечта чиқишга узатиш учун демултиплексор ишлатилади.



17.1-расм. Микро ЭХМ нинг соддалаштирилган блок схемаси.

ДХ курилмасига одатда микро ЭХМ бажарадиган ҳисоблашлар программаси ҳамда бу ҳисоблашларни бажаришда керак бўладиган маълумотлар ёзилади. ОХ га эса оралик ҳисоблашлар натижаси ёзилади.



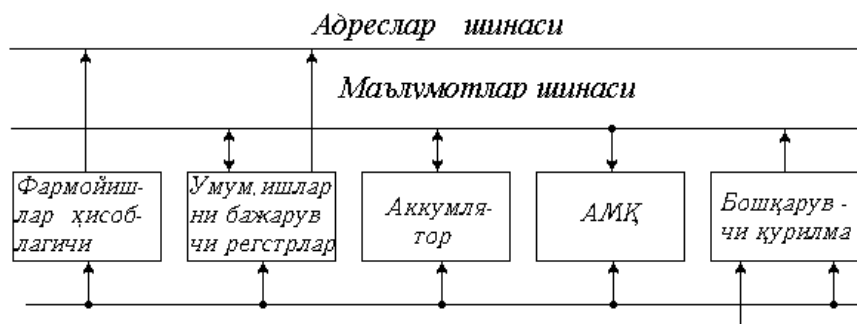
17.2-расм. Микро ЭХМ нинг структура схемаси.

Микро ЭХМ марказий процессори ҳисоблаш ишларини ҳамда ЭХМ нинг қолган функционал қурилмалари ишини мувофиқлаштиради. ЭХМ функционал блоклари орасидаги алоқа 17.2-расмда келтирилган. Унда алоҳида уланувчи шиналар кўрсатилган. Масалан, саккиз хонали сон саккиз линияли шина орқали узатилади.

Микропроцессорнинг структура схемаси 17.3-расмда келтирилган. Микропроцессорга кирувчи бошқарувчи қурилма такт генераторидан берилаётган импульслар билан синхронлаштирилади ва у ўз навбатида процессордаги бошқа қурилмалар ишини синхронлайди. Уларга буйруқлар ҳисоблагичи умумий ишларни бажарувчи регистр ва аккумулятор деб аталувчи регистр киради.

Буйруқлар ҳисоблагичи бўлиб, навбатдаги бажариладиган буйруқ сақланаётган регистр хизмат қилади.

Микропроцессор бош регистри бўлиб, аккумулятор ҳисобланади. Арифметик ва мантикий операцияларни бажаришда, у бажарилган опереция натижаларини хотирада сақловчи қурилма ва бирорта операнд (операнд –опрециялар бажариладиган объект катталиги масалан, арифметик операнд – сонларидан иборат: қўшишда – қўшилувчи сон) манбаи бўлиб



17.3-расм. Микропроцессорнинг структура тузилиши.

хизмат қилади. Масалан, қўшиш операциясида аккумуляторда олдин биринчи қўшилувчи, сўнгра йигинди ёзилади. Айрим микропроцессорларда бир нечта аккумулятор бўлади. Сонлар ва адреслар устида бажариладиган арифметик ва мантикий операциялар бошқарувчи қурилмадан берилувчи импульслар билан бошқариладиган арифметик мантикий қурилма (АМҚ) да бажарилади.

Умумий ишларни бажарувчи регисторлар ўта опретив хотирани ташкил қилиб оралиқ натижалар, адреслар ва буйруқларни вақтинча сақлаш учун ишлатилади.

17.3-расмда келтирилган микропроцессорда келтирилган регисторлардан ташқари яна бир нечта регисторлар мавжуд бўлиб, улардан («стек») деб аталувчи регисторлар

муҳим аҳамиятга эга. Бу регисторнинг ишлаш принципи куйидагича. Унга бериладиган ахборот *A, B, C, D, ...* бўлсин, дейлик. Агар ахборот шу тартибда берилса, ундан ахборот фақат *...D, C, B, A* тартибда олиниши мумкин.

Микропроцессор (МП), бошқачасига

central processing unit (CPU), — дастурли бошқариладиган, ахборотни қайта ишлайдиган функционал тугалланган қурилма бўлиб, у битта ёки бир нечта катта (КИС) ёки жуда катта (ЖКИС) интеграл схемалар кўринишда тайёрланган.

Микропроцессор куйидаги вазифаларни бажаради:

- асосий хотирадан (АХ) буйруқларни ўқиш ва дэшифрлаш (очиш);
- маълумотларни АХ дан ва ташқи қурилмалар (ТК) адаптёрларининг регистрларидан ўқиш;
- сўровларни ва буйруқларни адаптёрлардан ТК, ларга хизмат кўрсатиш учун қабул қилиш ва қайта ишлаш;
- маълумотларни қайта ишлаш ҳамда уларни АХ га ва ТК, адаптёрларининг регистрларига ёзиш;
- ШК нинг барча бошқа узэллари ва блоклари учун бошқарувчи сигналларни ишлаб чиқиш.

Микропроцессор қийматлар шинасининг разрядлилиги ШК нинг разрядлилигани аниқлайди; МП адреслар шинасини разрядлилиги унинг адрес кенглигини аниқлайди.

Адрес кенглиги — бу асосий хотира ячейкаларининг максимал сони бўлиб, у бевосита микропроцессор томонидан адресланиши мумкин.

Биринчи МП 4004 микропроцессори Интел фирмаси (АҚШ) томонидан 1971 йилда чиқарилган. Хозирги вақтда бир неча юзлаб турли микропроцессор лар чиқарилмоқда, лекин энг оммавий ва кенг тарқалгани Интел ва Интел га ўхшаш фирмаларнинг микропроцессорларидир.

Барча микропроцессор ларни 3 та гуруҳга бўлиш мумкин:

— CISC типдаги (Complex Instruction Set Command) тўлиқ тўпلامли буйруқлар тизими билан МП;

— RISC типдаги (Reduced Instruction Set Command) қисқартирилган тўпلامли буйруқлар тизими билан МП;

— MISC типдаги (Minimum Instruction Set Command) минимал тўпلامли буйруқлар тизими билан ва етарлича юқори тезкор МП (хозирги вақтда бу моделлар ишлаб чиқиш босқичида турибди).

18– мавзу Микроконтроллерлар

Режа

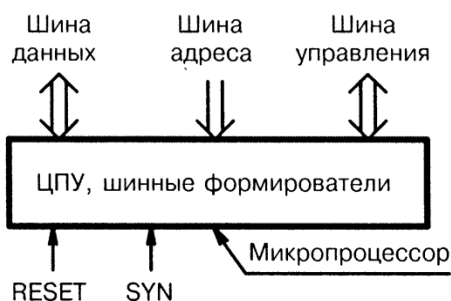
1. Умумий маълумотлар
2. Микроконтроллернинг ишлаш алгоритми

Агар “микроконтроллер”(microcontroller) атамасини сўзма-сўз таржима қиладиган бўлсак – “бошқариш учун мўлжалланган кичик ўлчамли қурилма” деб таржима қилиш мумкин. Бу ерда “control” ибораси “назорат” атамасидан кўра “бошқариш” атамасига кўпроқ мос келади. Амалиётда микроконтроллер функциялари таркибига – ишлаб чиқариш жараёнларини, маиший техник жихозларни, махсус техникаларни, маълумот йиғиш тизимларини ҳамда шу каби қурилмаларни бошқариш ва назорат қилиш қиради.

Микроконтроллерларни микропроцессорлар, микроконверторлар, рақамли сигнал процессорлар ва микрокомпьютерлардан фарқлаш керак. Сўзланши жихатидан улар деярли бир хил бўлса ҳам вазифаси жихатидан хар хил қурилмалардир. Уларни бирлаштирувчи бу – функционал тамомланган бошқарув тизимига яроқли бўлган бир корпус таркибидаги узеллар жамламаси.

Бу қурилмаларнинг энг тарихийси микропроцессорлар. Авлод етакчиси *Intel*(АҚШ) фирмаси 1971-йил 15-ноябрда тақдим этган *i4004*микросхемасидир.

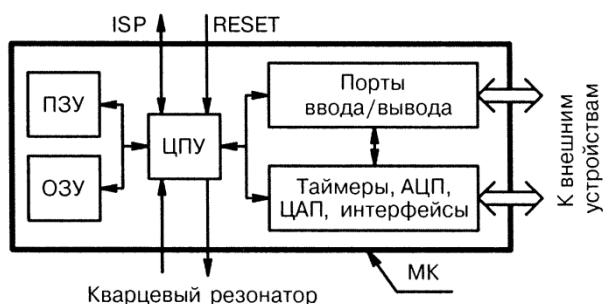
Микропроцессорни умумий структуравий схемаси қуйидаги **18.1-расмда** келтирилган. Унинг таркибига – арифметик ҳисоблагич, мантиқий ядро ва умумий қўллаш регистрларини ўз ичига олган марказий процессор қурилмаси (ЦПУ) қиради. ЦПУ ташқи дунё билан учта шина орқали мулоқот қилиб, буларга: маълумотлар, адреслар ва бошқарув шиналари қиради. Ушбу шиналар орқали ташқи қурилмада сақланувчи бошқарувчи дастур кодлари қиради. ЦПУда регистрларни бошланғич созлашлар қайтариш RESET сигнали билан, иш жараёнини синхронлаш эса тактли импульс SYN билан амалга оширилади.



18.1-расм. Микропроцессор структур схемаси.

1970-йилларда катта интеграл схемалар ишлаб чиқарилиши билан процессорларни оддий процессорлар ва микропроцессорларга ажратиш бошланди.

Агарда ЦПУ кристаллига тезкор ва дойимий хотира (ОЗУ, ПЗУ), таймерлар, счетчик санагичлар, аналог-рақамли ва рақамли-аналог ўзгартиргичлар (АЦП, ЦАП), интерфейс узеллари ва кириш/чиқиш портларини қўшадиган бўлсак микропроцессор микроконтроллерга айланади(**18.2-расм**). Биринчи микроконтроллер *Intel*(АҚШ) фирмаси томонидан 1976-йилда яратилган. Илк микроконтроллер авлоди MCS-48 бўлиб, *i8048*микросхемаси етакчи микроконтроллер саналади.

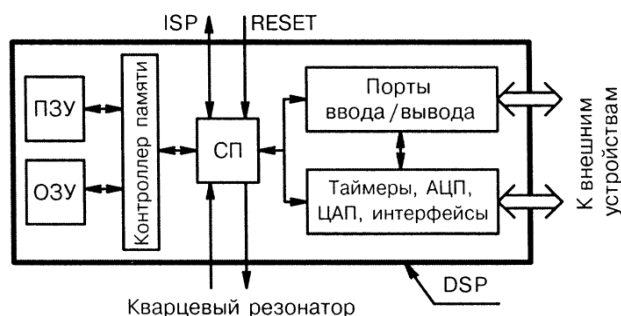


18.2-расм. Микроконтроллер структур схемаси.

Турли фикрларни бирига эҳтибор қилсак, микроконтроллер – бу қурилмалар интерфейси билан таҳминланган махсус микропроцессор деб қаралади. Микроконтроллер ва микропроцессор орасидаги асосий фарқ бу – микроконтроллернинг мукамаллигидир. Масалан, такт импульслари таркибий синхронизатор ишлаб чиқаради, у ўз ўрнида ҳам автоном ҳолатда, ҳам ташқи кварц резонатор орқали ишлаши мумкин. Кириш/чиқиш портлари ўз функцияларини кенг қўламда ўзгартириши ҳамда датчиклар ва ижрочи қурилмалар билан боғланиш имконига эга. Бошқарувчи дастур ташқи хотирада эмас ички хотира(ПЗУ)да сақланади. Ундаги дастурни ўчириш ва модификация қилиш мумкин. Чунки, замонавий микроконтроллерлар кўп мартталик қайта ёзиладиган FLASH хотирага эга. Дастурлаш учун одатда микроконтроллерни схема панелидан кўчириш талаб этилмайдиган ISP (In-System-Programming) интерфейси билан таҳминланган.

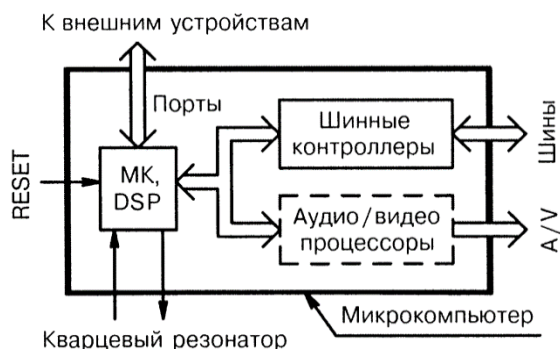
Микроконвертор – бу Analog Devices фирмасининг махсус қурилмасидир. Бу юқори тезликдаги аналог-рақамли ўзгартиргич, маълумотларни қайта ишловчи универсал мантикий блок ва кўп разрядли рақамли-аналог ўзгартиргич. Микроконвертор ва микроконтроллернинг структур схемаси бир хил. Асосий фарқ шундаки микроконверторда АЦП–ЦАП таркибига универсал мантикий блок қўшилган бўлса, микроконтроллерда рақамли ҳисоблаш ядроси таркибига АЦП–ЦАП киритилади.

Рақамли сигнал процессорлари – (инг. DSP – Digital Signal Processor) ҳам микроконтроллерлар туркумига киради(**1.3расм**). Уларнинг афзаллиги шундаки, улар реал вақтда кенг поласали сигналларни қайта ишлаш имконига эга. Бу аудио/видео техникалар ҳамда робототехник комплексларни мукамал бошқарув системаларига ўринли. Белгиланган мақсадга эришиш учун улар юқори тезкорликдаги ядро билан таҳминланган сигнал процессори, кўп оқимли хотира тизими ва аппарат математик командаларни ўз таркибига олади.



18.3расм.DSP структур схемаси.

1980-йиллар бошида япониянинг Hitachi фирмаси ўзининг микрокомпютерини тақдим этди. Бу ном билан кўпроқ даташитларда “Hitachi SuperH” микрокомпютерларига айтилган.



ATmega16, ATmega16L техник параметрлари

16 Кбайт дастурланувчи Flash хотирали 8-разрядли микроконтроллерлар

- ❖ Тежамкор 8-разрядли юқори самарадорликга эга AVR микроконтроллер
- ❖ Прогрессив RISC архитектура
 - 130 юқори унумли команда, кўплаб командаларбир такт цикли давомида бажарилади
 - 32 умумий белгиланган 8-разрядли ишчи регистр
 - Тўлиқ статик ишчи режим
 - Самарадорлиги 16 MIPS (16 МГц такт частотаси давомида)га яқинлашади
 - Таркибий 2-циклик ўз-ўзига кўпайтиргич
- ❖ Энергияга боғлиқ бўлмаганмағлумотлар ва дастур хотираси
 - 16 Кбайт тизим ичи дастурланувчи Flash хотира (In-System Self-Programmable Flash)
 - 1000 циклли ўчириш/ёзишни ташкил этади
 - Мустақил блокировка битларига эга қўшимча юқлови кодлар сектори
 - Таркибий юклаш дастурини тизимичи дастурлаш
 - Бир вақтда ёзиш ва ўқиш режими билан тағминланган (Read-While-Write)
 - 512 байт EEPROM
 - 100000 циклли ўчириш/ёзиш ларни тағминлайди
 - 1 Кбайт таркибий SRAM
 - Фойдаланувчи дастурий қурилмаларини химоя билан тағминловчи дастурий блокировка
- ❖ Интерфейс JTAG (IEEE 1149.1 билан мос)
 - Қурилмаларни сканнерлаш, JTAG стандартига кўра
 - Кенгайтирилган таркибий созлашни қўллаш
 - JTAG интерфейси орқали дастурлаш: Flash, EEPROM хотираси, оралик уловчи ва битлар блокировкаси

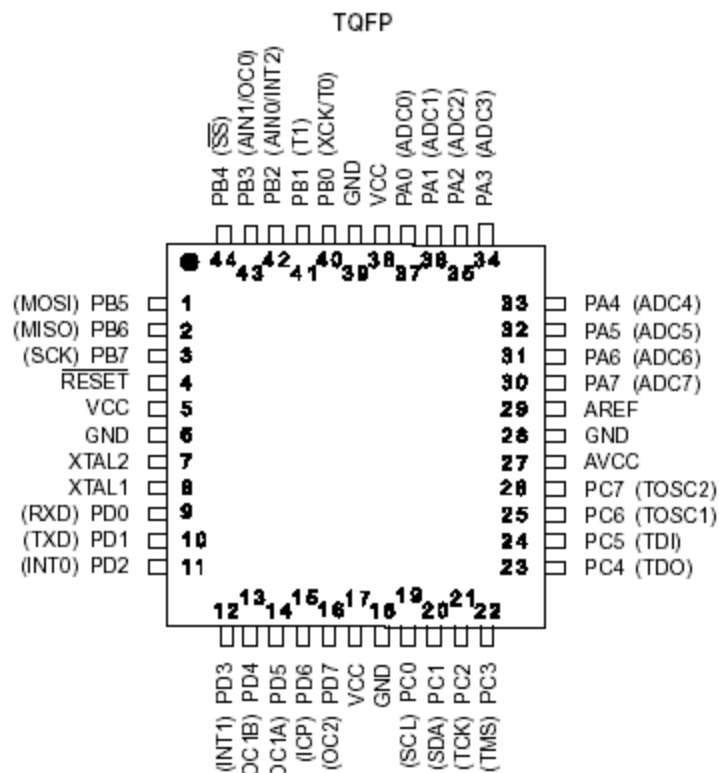
- ❖ Таркибий периферия
 - Алохида икки 8-разрядли таймера/счетчик бошланғич бўлувчили ва битта таққослаш режими
 - Битта алохида бошланғич бўлишли ва қайдлаш(захват) режими хамда таққословчи 16-разрядли таймер/счетчик
 - Алохида генераторли реал вақтли счетчик
 - Тўрт каналли PWM
 - 8-каналли 10-разрядли аналог - рақамли ўзгартгич
 - 8 носимметрик канал
 - 7 дифференциал канал (фақат TQFP корпусда)
 - 1,10 ёки 200 баробар дастурий кучаётиришга эга 2 дифференциал канал (фақат TQFP корпусда)
 - Байт-ориентирли 2-ўтказгичли кетма-кет интерфейс
 - Дастурланувчи кетма-кет USART
 - Кетма-кет интерфейс SPI (бошқарувчи/бошқарилаётган)
 - Алохида таркибий генераторли дастурланувчи қўриқчи таймер
 - Таркибий аналогли компаратор

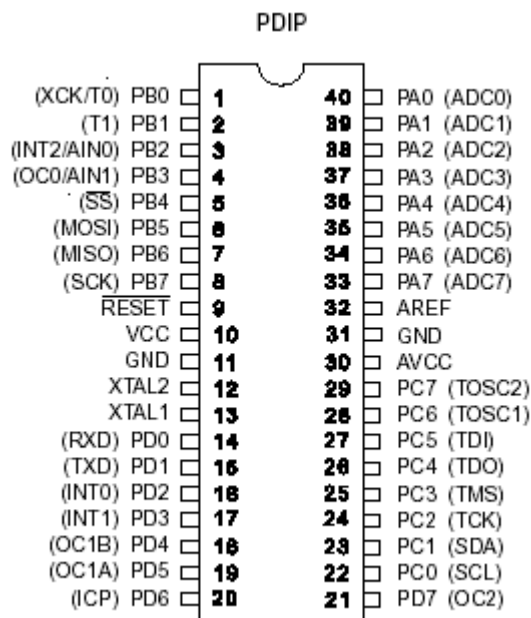
- ❖ Махсус микроконтроллер функциялари
 - Тахминот узатишли бўйича тушиш(сброс) ва қисқа вақтли тахминот кучланши пасайишини қайд этувчи дастурланадиган детектор
 - Калибрланган таркибий RC-генератор
 - Ички ва ташқи узилиш тахминотлари
 - Камайувчи эҳстимолчининг олтига режими: Idle, Power-save, Power-down, Standby, Extended Standby ва ғалаёнларни камайитириш ADC

- ❖ I/O тармоқланиб кириш/чиқиш ва корпус
 - 32 дастурланувчи линиялар кириш/чиқиш
 - 40-тармоқланувчи корпус PDIP ва 44-тармоқланувчи корпус TQFP

- ❖ Ишчи кучланиш
 - 2,7 - 5,5 В (ATmega16L)
 - 4,5 - 5,5 В (ATmega16)

- ❖ Ишчи частота
 - 0 - 8 МГц (ATmega16L)
 - 0 - 16 МГц (ATmega16)





18.4расм.Тармоқланиш портлари АТmega16

Замонавий микропроцессор тизимлари (МПТ) агрегат ва бир хиллаштирилган жараёнган асосланган магстрол-модуллиқ ташкилий структурага эгадир. Модуллиқ (агрегатордан таркиб топган) – бу модуллар деб аталмий микропроцессор тизимини оддий функционал ва конструктив тугалланган биокларга бўлиши тушинилади, масалан микропроцессор модули, хотира модули ва боқалар.

Унификация ўзига ичига модуллар таркибини улар орасидаги боғланишларни ва конструктив безашларни оптималлаштириш қамраб олади.

МПТ курилмалари бири-бирлари билан улаш усули интерфейс номли курилма орқали амалга оширилади.

Интерфейс -бу МПТ нинг барча модуллариини ўзаро оптимал ахборот-мантиқий ва конструктив всита ва талаблар (қоидалар) тўпламидир.

Ахборот – мантиқий талаблар турли режим ва иш радалар зарур структура линия ва сигналлар тўплами, маълумотларни алмашишдаги кодлаш ва формаланиш, адрислаш ва буйруқ протоқкиларини аниқлайди.

- Интерфейс линияларидаги электр талаблар статик ва динамик сигналларнинг:

Кучланиш сатқи, фронт давомийлиги, нағрузка қуввати, халақит бериш бардошлиги в.б. аниқлайди.

Конструктив талаблар боғловчи элементлар тури ва линияларни контактлар бўйича тақсимланиши, плата, каркасларнинг геометрия размери в.б. параметрларини кўрсатади.

Сигнал линиялар-бу ахборот манбасини узатувчи ва қабул қилувчини физик бирлаштирувчи ўтказгичдир (электрик занжир).

Бир турдаги алоқа линияларидан бир хил функционал сигналларни узатилиш линиялари шиналар деб аталади.

Шиналар маълумотлари, адреслар ва бошқаришларга ажраладилар.

Интерфейс таъминланиши лозим:

Машиналарнинг ўзгарувчан тўпламлик ускуналар қуришни (ўзгарувчан канфигурация, архетиктурасини аниқлаш);

Дастурларни бажарилиши ва кириш-чиқариш жараёнларни вақт давомида параллел бажариш;

Маълумот алмашув тезлигини ошириш;

Кириш чиқариш ва уларни ташқи қурилмаларнинг ўзига хос хусусиятига боғлиқ эмаслиги операцияларининг дастурлашни соддалаштириш ва стандартлаштириш;

Ташқи қурилмаларнинг турли вазиятларни (қурилманинг тайёрлиги, маълумотлар узатувчининг йўқлиги, нормал иш шароитнинг бузилиш) автоматик аниқлаш ва МП уни сезиш;

Юқорида келтирилган жараёнлар жуда катта унимдорлика эга бўлган ҳисоблаш машиналар учун энг долзаб масалалардан бири бўлиб чунки бу машиналар ўзларида юзга яқин турли ташқи қурилмаларга эгадир,

Ташқи қурилмалар МПТ билан ТКҚ (ташқи қурилмалар контроллари) интерфейси орқали уланиб улар ҳар бир ташқи қурилманинг ўзига хос тафсилот мос бўлган функцаларни бажаришга таъминлайди.

“Интерфейс” теримини МПТ ларни ҳам апарат ва дастур таъминоти учун қулланилади.

Интерфейсларнинг классификацияси

Интерфейслар қуйидаги асосий тафсилотлар билан классификацияланади:

Ички-полата ички, платалараро ва тизимли:

Ташқи-ташқи қурилмалар учун локал тармоқлар учун, тармоқланган бошқарув тизимлар учун (18.5 расм).



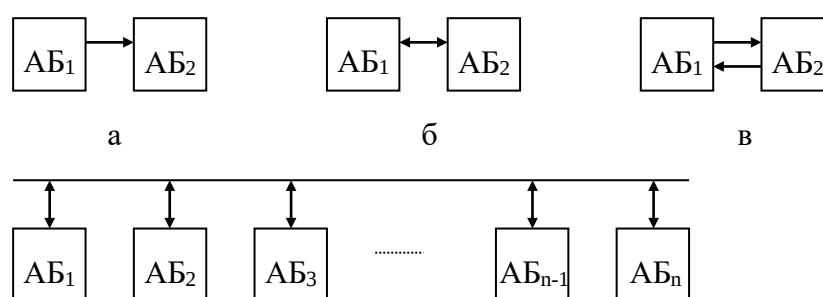
18.5 -расм

Маълумотлар алмашув йўналиши бўйича интерфайслар қуйидагиларга ажратилади.

Слемплекслик-бир йўналишли маълумот алмашуви (18.6.а. расм);

Ярим дуплекслик навбатма-навбат икки йўналиш бўйича маълумот алмашувчи (18.6.б. расм);

Мультиплекслик – маълумот алмашиш умумий магстрол (шиналар) орқали амалга оширилади, бунда ҳар вақт дақиқада ахборот манбаси ва қабул қилувчиси мулоқатда бўлади.



18.6-расм

Ахборот узатувчи каналларга уланган ҳамма қурилмалар (модуллар) абонентлар деб аталади.

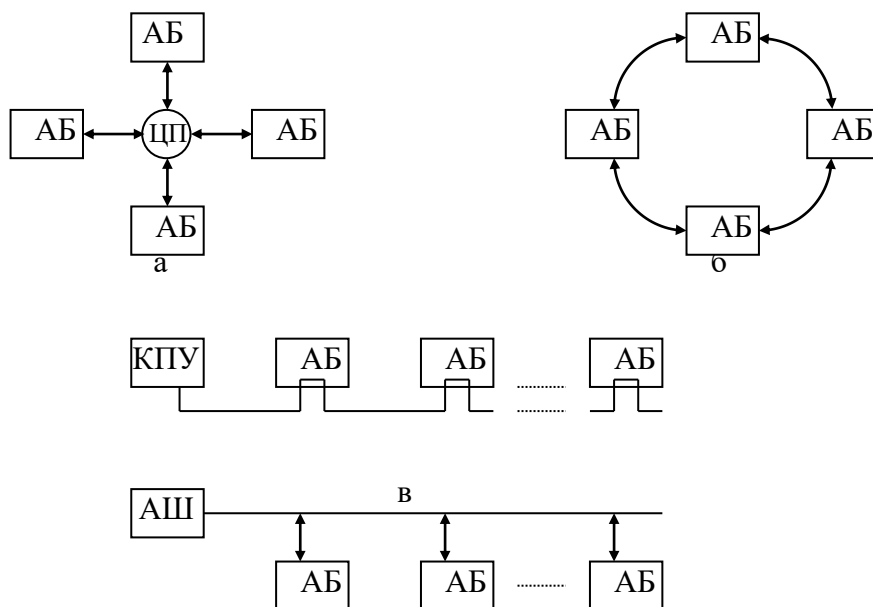
МПТ даги абонентларнинг бир – бири билан структур уланиш жихатдан интерфайслар радиал, ҳалқа, каскад ва магстрал фарқланади. (16.3.Б расм).

Радиал интерфайсларда (18.7 а)

Марказий працессорга (МП) икки йўналишлик ва ўрнатилган устунлик асосидаги абонентлар (ишга станциялар, узоқликдаги ташқи қурилмалар, саноат автоматиканинг схемалари) уланади.

Абонентлар аро маълумотлар алмашуви жараёни марказий процессор орқали ташкил этилиб, бунда МП концентратор ва абонентлар ишларини мустақил ва параллел равишда бажарилишини таъминлайди.

Радиал интерфейс-мантикий оддий бўлгани билан, бироқ катта аппарат таъминотини сарфлашни талаб этади. Ундан ташқари унинг яшовганлиги марказий процессорнинг ишончлигига боғлиқдир.



18.7.-расм

Ҳалқалик интерфейсларда (18.7 б расм) ҳар бир абонент қўшни икки абонентлар билан боғлиқдир. Ҳалқада бир вақтда бир нечта ахборотлар манбалардан қабул қилувчилар тамон айланиб юриши берилган адреслаш ва бошқариш усуллари асосида амалга оширилади. МПТ кенгайтирилганда ҳалқа тизимиға қўшимча модулар уланади. Ҳалқалик интерфейслардаги абонентларнинг ўзаро мулоқати мураккаблиги унинг энг катта кампилигидир.

Каскадлик интерфейсларда (18.7.в. расм) абонентлар ҳалқа кўринишда уланган бўлади ва улар интерфейс линияларига хизмат кўрсатиш тартиби асосида уланадилар. Каскад интерфейслари кичик сонлик линиялар ва иш тезлигининг чегараланганлиги билан характерланади.

Магистрал интерфейсларда умумий шина қулланилган бўлиб, ҳам аталади. Магистралдан узатилаётган ахборот ҳамма уланган абонентлар учун. Кўпинча фақат битта абонент ҳар бир вақт даврида фойдаланиш мумкин дигар ахборот манбаси бўлиши мумкин.

Абонент мавқеи шина арбитри (ША) ёрдамида аниқланади.

МПТ ларда тизим интерфейслари сифатида тез мослашувчанлиги, тежамлилиги билан ажраладиган магистрал интерфейслар ишлатилади.

Маълумотларни вақтда давомида узатилиши усули бўйича қуйидаги интерфейслар фарқланади:

Синхронлик-маълумот алмашув ўрнатилган давомлилик асосида;

Асинхронлик-маълумот алмашув ўзгарувчан давомлилик асосида;

Синхрон-асинхронлик-икки усулнинг комбинациялаб уланганлик асосида.

Узатилаётган маълумотлар разрядларнинг қийматини бўйича интерфейс параллел (сўзлар), кетма-кет (битлар)и параллел-кетма-кет кўринишлари билан фарқланади. АПТ интерфейсларнинг классификацион аломатларига янада қуйидагилар тегишликдир:

Узилишларнинг ташкил этиш (векторлик ёки кетма-кет сўров асосида) ва хотирага тўғридан-тўғри мурожат этиш;

Модуллари шинага циклик параллел, кетма-кет, мурожат этишнинг арбитраж усули;

Маълумотларни адреслаш, бошқариш, синхронизациялаш линиялар сони;

Алоқа (ўтказгичлар, радиоканал, оптик толалик турлар) линиялар узунлиги ва турлари;

Шинага бир вақтда уланиш мумкин бўлган абонентларнинг максимал сони;

Ташқи қурилмаларнинг адреслаш резусли-ўзига тегишлик бўлган адрес майдони (Intel фирмаси маҳсулотлари характерли) ёки хотира адрес майдонида акс эттирилиш билан (ДЕС фирмаси маҳсулотларида фойданилади).

Тизим интерфейслари

МПТ ларда стандарт параллел тизим интерфейслари кенг ишлатилиб, уларда команда форматлари, маълумотлар ва уларнинг алмашуви, алгоритмнинг ишлаши, алоқа линия тўплами ва турлари, маълумот узатиш тезлиги, конструктив талаблар, модул тизими рухсат этилган масофалари, аввалги мавжуд интерфейслар билан кенгайтириш ва мослаштирув имкониятлари унификациялаштирилган. Юқори тезликда маълумотларни алмашувни ташкил этишда саккиз разрядлик-Microbug;

16 разрядлик-Unibus, Q-bus, Multibus 1;

32 разрядлик-Vercabus

Маълумотларни параллел узатувчи асинхрон мультимплексорлик интерфейслар қўлланилади.

Ушбу интерфейсларнинг техник характеристикалари 18.1 жадвалда келтирилган.

18.1- жадвал

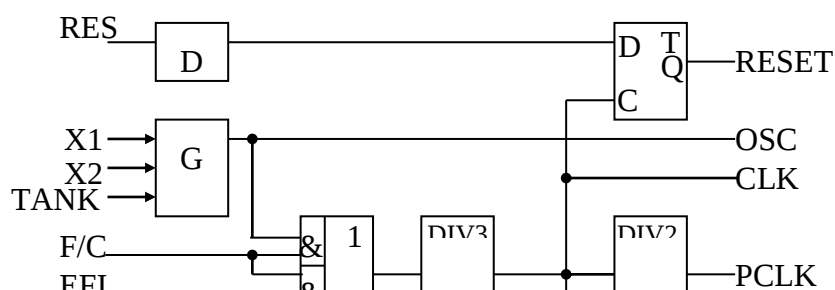
Техник хусусияти	Mic robus	Z- bus	Uni bus	Q- bus	Multib us I	Ver cabus
Умумий хуссияти	37	-	56	43	86	260
Маълумот	8	8	16	16	16	32
Адреси	16	-	18	-	20	35
бошқариш	13	-	20	-	11	-
Узатиш тезлиги Кбит/с	10^3	-	$2 \cdot 10^3$	800	10^4	10^5
Чизикли узунлиги, м	-	-	15	15	-	-
Абонент сони	-	-	20	15	-	-

Мавжуд даврда МПТ нинг кўпгина стандарт тизм интерфейслари конкрет турдаги микропроцессорлар учун оптималлаштирилгандир.

Интерфейс микросхемалари МПТ да турли функцаларни бажарувчи интерфейс микросхемаларидан кенг фойданилмаоқда, масалан: такт импульсларни генерациялаш, адрисларни сақлаб туриш, қушни тизимлар билан икки тарафлама маълумот алмашувини ташкил этиш, хотира ёки портлардаги маълумотларни ўқиш-ёзиш бошқарув сигналларни ишлаб чиқиш, арбитракс, кўп микропроцессорлар тизим шиналарига мавқеълик мурожат этиш сигналларини ва бошқалар. Ушбу санаб ўтирганларнинг баъзи бирларини кўриб чиқамиз.

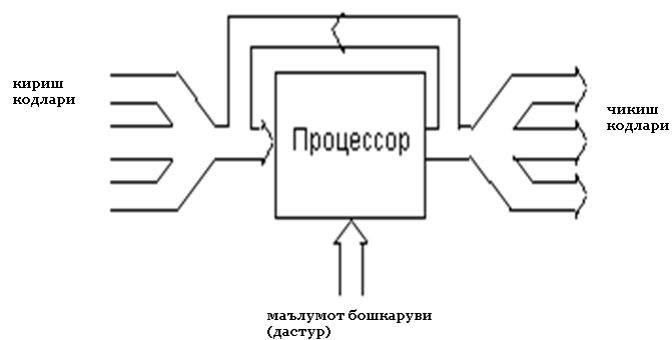
Такт импульс генератори.

Такт импульс генератори МПТ ишини синхронизациялаш жараёнини амалга оширади. 1810 микропроцессор комплектида К 1810 ГФ 84 микросхемаси мавжуд бўлиб, у бош ҳолатга келтириш ва тизимни тайёрлиги БМ 86 МП асосида синхроимпульслар сериясини ишлаб чиқаришга мўлжаллангандир (18.8. расм).

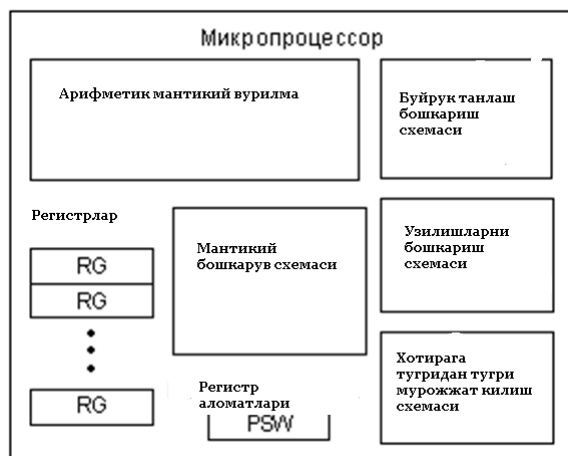


18.8 –расм

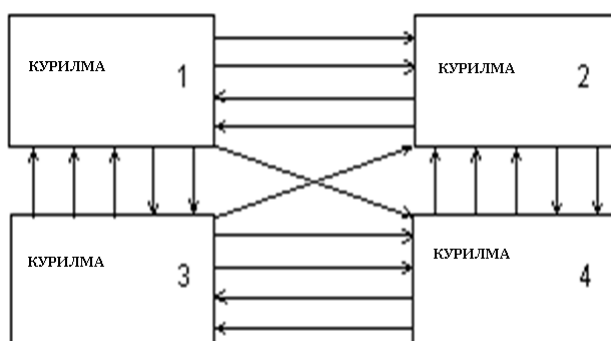
Микропроцессор тизимларида маълумот оқими



Процессорнинг содда структураси.



Алоқа классик структураси.



- Микроконтроллер-бу ягона микросхемага жойлашган компьютердир.
- Микроконтроллерлар 1976 йилда яратилгандир.Кристалда марказий процессордан ташқари 1кбайт дастурий хотира,64 байт маълумот хотираси,2та 8 битли таймер,27 кириш,чиқишли портлари мавжуд бўлган.Ушбу микроконтроллерларнинг афзаллиги кичк хажга эга бўлиш билан бирга иштелигининг юқори даражада эканлиги ва ишончлиги.Хар қандай вазифани тез ва ишончли бажаришидадир.

