

АЛГОРИТМ СИНТЕЗА ЦИФРОВОЙ СИСТЕМЫ УПРАВЛЕНИЯ ПО КРИТЕРИЮ БЫСТРОДЕЙСТВИЯ

Магистрант группы М22-17 Ж.Курбанов
Научный руководитель доц. Д. Халматов.

Технологик жараёнларни микропроцессорли бошқариш системаларини лойиҳалашда микропроцессорли қурилмаларда қўллашга қулай бўлган ва рақамли системалар назарияси усулларига асосланган нозичиқли бошқариш қонуниятини яратилиш алгоритми келтирилган. Таклиф қилинаётган алгоритм универсал характерга эга бўлиб, оддийлиги ва микропроцессорларда қўллашнинг қулайлиги билан ажралиб туради.

Разработан алгоритм нелинейного управления, основанный методом теории цифровых систем пригодный для применения в микропроцессорных устройствах при проектировании микропроцессорных систем управления технологическими процессами. Предлагаемый алгоритм имеет универсальный характер и отличается простотой, удобством реализации в микропроцессорах.

The effective algorithm of synthesis is offered on the basis of the nonlinear laws of management for realization in microprocessors based on methods of the theory of digital systems, distinguished simple operation with designing microprocessors control systems of technological processes. The proposed algorithm has a universal character and is characterized by simplicity, ease of implementation in microprocessors.

Широкое применение микропроцессоров (МП), микропроцессорной техники (МПТ) и микропроцессорных средств (МПС) в различных отраслях народного хозяйства обусловлено сложностью управления различными технологическими процессами и объектами управления, высокими и разнообразными требованиями, предъявляемые к системам управления. Эти предпосылки делают актуальными их использование.

При проектировании микропроцессорной системы управления (МПСУ) требуется найти такой закон управления, при котором выходные переменные удовлетворяли некоторым заранее установленным критериям качества. В микропроцессорных регуляторах, благодаря гибкости программного обеспечения могут применяться сложнейшие управляющие алгоритмы, основанные на современных методах теории цифровых систем [1, 2].

Синтез МПСУ осуществляется в следующей постановке задачи: требуется найти последовательность управляющих воздействий (в общем случае с ограничениями их амплитуды), переводящих объект управления из заданного начального состояния в состояние равновесия за минимальное время периодов прерывания импульсного элемента [3].

По полученной последовательности управляющих сигналов рассчитывается передаточная функция регулятора или закон управления.

Предложенный алгоритм синтеза состоит из следующих этапов:

С учетом условий максимального быстродействия составляются системы уравнений:

$$Y(lT) = f_1[U(0^+), U(T^+), \dots, U(\overline{l-1}, T)],$$

$$\dot{Y}(lT) = f_2[U(0^+), U(T^+), \dots, U(\overline{l-1}, T)],$$

.....

$${}^{(l-1)}Y(eT) = f_l[U(0^+), U(T^+), \dots, U(\overline{l-1}, T)]$$

Решив САУ определяется последовательность управления:

$$\{U(jT^+)\}, \quad j = 0, 1, \dots, l-1$$

2. а) Если значение управлений в этой последовательности находится в пределах уровня ограничений (U_{\max}) на амплитудах управляющих сигналов, то далее осуществляем переход к пункту 3.

б) Если хотя бы одно из управлений в последовательности $\{U(jT^+)\}$ превышает максимально допустимый предел (U_{\max}), то время установления увеличивается на один шаг и условие быстродействия принимает вид:

$$\begin{cases} Y(\overline{l+1}T) = f(\overline{l+1}T) \\ Y^{(v)}(\overline{l+1}T) = 0, \quad v = 1, 2, \dots, l-1 \end{cases}$$

и осуществляет проверка на превышение управления на U_{\max} . Эта процедура повторяется до тех пор, пока амплитуда всех управлений не окажутся в пределах уровня ограничений.

3. Рассчитываются промежуточные значения выходного сигнала:

$$Y(\overline{l+g-1}T), Y(\overline{l+g-2}T), \dots, Y(T), \text{ где } g - \text{ дополнительное число шагов,}$$

обусловленное нелинейностью (ограничением на управлении), l - порядок объекта управлений.

4. Определяются значения ошибок рассогласования в последовательности: $e\{U(jT^+)\}$ как разность $e(jT^+) = f(jT) - Y(jT)$, $j = 0, 1, \dots, l+g$.

5. Рассчитывается передаточная функция цифрового регулятора

$$D(Z) = \frac{U(Z)}{E(Z)} = \frac{\sum_{i=0}^n K_i \cdot e(iT) \cdot Z^{-i}}{\sum_{i=0}^n e(iT) \cdot Z^{-i}}$$

Реализации законов управления в микропроцессорах могут быть осуществлены разными способами. Они связаны с применяемым вычислительным алгоритмом (рекуррентным или нерекуррентным) и принятыми методами вычисления процессов. Данный алгоритм, основан на вычислении приращений сигналов ошибки. Приведенные выше результаты могут быть легко распространены на системы, реализующие алгоритмы управления m -го порядка:

$$D(Z) = \frac{\epsilon_0 + \epsilon_1 Z^{-1} + \epsilon_m Z^{-m}}{1 - Z^{-1}}$$

При синтезе МПСУ расчет параметров регулятора можно выполнить следующим способами:

- а) на основе метода использующего модель объекта управления, в результате минимизации критерия качества с использованием параметрической оптимизации;
- б) с использованием алгоритмов параметрической настройки, позволяющих получить параметры регулятора, близкие к оптимальным для некоторого критерия. Обычно для этого необходимо оценивать либо параметры переходного процесса в системе при

ступенчатом задающем воздействии, либо критическое значение коэффициентов усиления и период колебаний на границе устойчивости системы;

в) с помощью метода проб и ошибок, обычно приходится делать многократные попытки, прежде чем удастся найти регулятор, удовлетворительно воздействующей на объект.

Необходимо отметить, что синтез, основанный на временных методах, является более логичным способом проектирования, так как требования представляемые к переходному процессу (время протекания, число колебаний и т.д.) могут быть непосредственно использованы для выбора неизвестных параметров регуляторов, т.е. подобная методика позволяет полностью учесть все особенности объекта.

$$\left. \begin{array}{l} X_1(lT) = f(lT) \\ X_2(lT) = 0 \\ X_3(lT) = 0 \\ \dots\dots\dots \\ X_n(lT) = 0 \end{array} \right\}$$

где $l=n$ для линейной цифровой системы; $l=n+g$ для системы с ограничениями на управления. Требование физической реализуемости накладывают следующие ограничения на вид передаточной функции $D(z)$ цифрового регулятора. Передаточная функция реализуема, если бесконечен ряд $D(Z) = g_0 + g_1Z^{-1} + g_2Z^{-2} + \dots$, полученный при делении полинома числителя на полином знаменателя и не содержит членов с положительными степенями (выходной сигнал регулятора не должен опережать сигнал на его входе). Отсюда получаем следующие условия физической реализуемости:

1. Если

$$U_0 \neq 0, \text{ то } e_0 \neq 0;$$

$$U_1 \neq 0, \text{ то } e_1 \neq 0;$$

.....

$$U_m \neq 0, \text{ то } e_m \neq 0;$$

2. $m \neq n$.

Предлагаемый алгоритм имеет универсальный характер и отличается простотой, удобством реализации в микропроцессорах, который можно использовать как в процессе проектирования МПСУ, так и ее эксплуатации.

Литературы

1. Симаков Г.М. Цифровые устройства и микропроцессоры в автоматизированном электроприводе / Г.М. Симаков, Ю.В. Панкрац. - Новосибирск: Изд-во НГТУ, 2013. - 211 с.
2. Валов, А.В. Микропроцессоры и их применение в системах управления /А.В. Валов. – Челябинск: Издательский центр ЮУрГУ, 2012. – Ч.2. – 81 с.
3. Сиддиков И.Х. Исследование динамики микропроцессорных САУ. Материалы НТК «Системный анализ-2005», 2005.