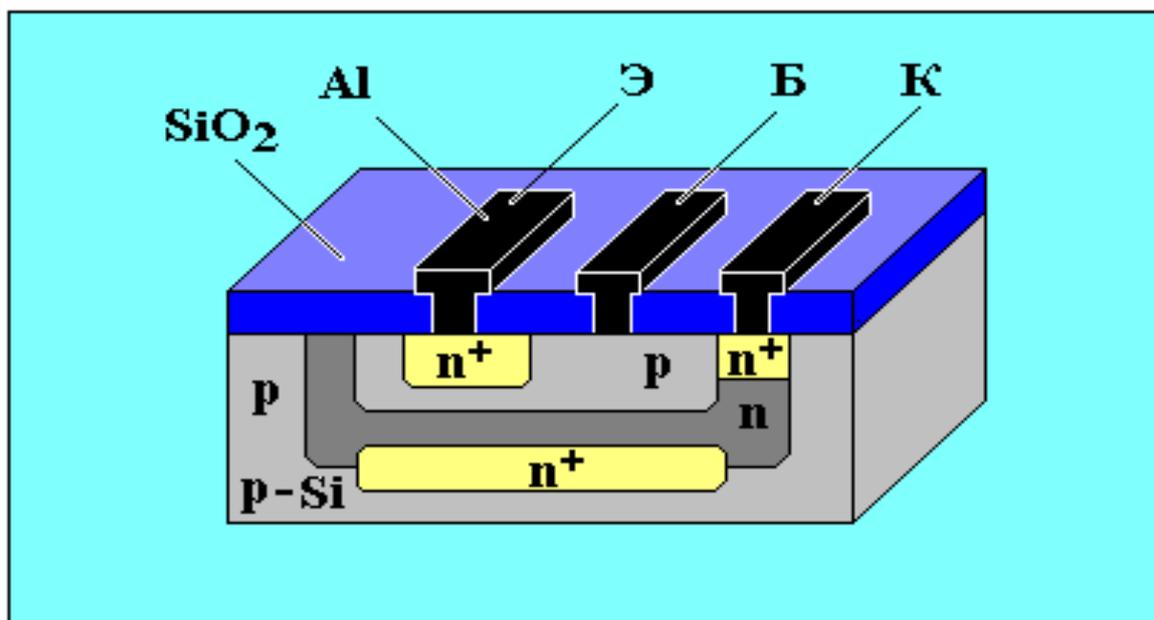


Министерство Высшего и Среднего Специального Образования
Республики Узбекистан
Национальный Университет Узбекистана им. Мирзо Улугбека

С.И. Власов

Основы микроэлектроники

(Конспект избранных лекций)



Ташкент 2009

Лекция 1

Интегральные транзисторы

Транзисторы, входящие в состав интегральных микросхем, получили название - интегральные транзисторы. Основой большинства интегральных микросхем являются транзисторы типа n-p-n. Интегральные транзисторы имеют некоторые отличия от дискретных транзисторов. На рисунке 1.1. показана наиболее широко применяемая структура интегрального биполярного транзистора, изготовленного на основе кремния. Здесь 1 - исходная подложка кремния имеющая p - тип проводимости, 2 - область коллектора имеющая n - тип проводимости, 3 - область базы, имеющая p - тип проводимости, 4 - область эмиттера, n^+ - типа проводимости, 5 - защитная пленка из диоксида кремния, 6 - металлические выводы эмиттера, базы и коллектора, 7 - n^+ область коллектора. Как видно из рисунка, все элементы транзистора - эмиттер, коллектор и база изготовлены при помощи диффузии различных примесей через одну из поверхностей кристалла, а именно через верхнюю поверхность. На этой же поверхности сформированы и выводы эмиттера, коллектора и базы. В настоящее время существует много различных конфигураций интегральных транзисторов, которые отличаются от структуры, приведенной на рисунке 1.1. При этом, основным отличием является то, что транзисторы в интегральной микросхеме расположены в одном кристалле на очень близких расстояниях друг от друга. Поэтому возникает необходимость изоляции транзисторов, чтобы работа одного из них не влияла на работу другого. В настоящее время широко используются два способа изоляции элементов интегральных

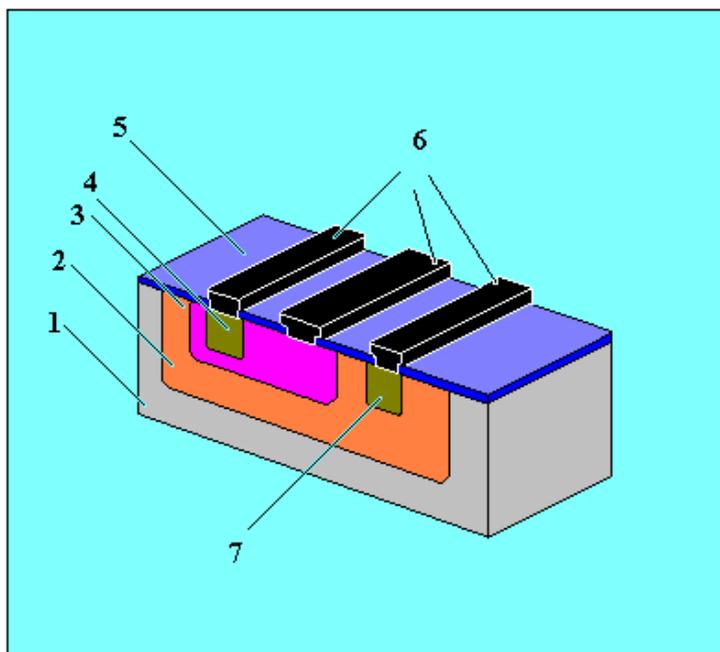


Рис. 1.1. Структура биполярного транзистора.

микросхем. Это изоляция обратным смещенным p-n переходом и изоляция при помощи диэлектрика. Изоляция обратным смещенным p-n переходом осуществляется созданием дополнительного p-n перехода, окружающего каждый отдельный транзистор, входящий в состав микросхемы. В результате между двумя соседними

транзисторами интегральной микросхемы формируются два р-п перехода. При подаче на подложку большого отрицательного потенциала, оба р - п - перехода будут находиться под обратным напряжением смещения, не зависимо от напряжения на коллекторах транзисторов. Если р-п переход находится под обратным напряжением, его сопротивление велико (близко к сопротивлению диэлектрика). А значит между коллекторами двух, близко расположенных транзисторов, имеются два последовательно включенных сопротивления. Эти сопротивления расположены по периметру каждой из коллекторной области, чем и достигается изоляция транзисторов. На рисунке 1.2. показан элемент интегральной схемы, содержащий два транзистора, изолированных при помощи р - п перехода. Здесь в качестве исходной подложки используется пластина кремния дырочного типа проводимости (р-Si), на поверхности которой имеется тонкий эпитаксиальный n- слой. Изолирующая диффузия акцепторной примеси, обеспечивающая образование отдельных «островков» производится через верхнюю поверхность пластины. Причем диффузия осуществляется только на глубину эпитаксиального слоя.

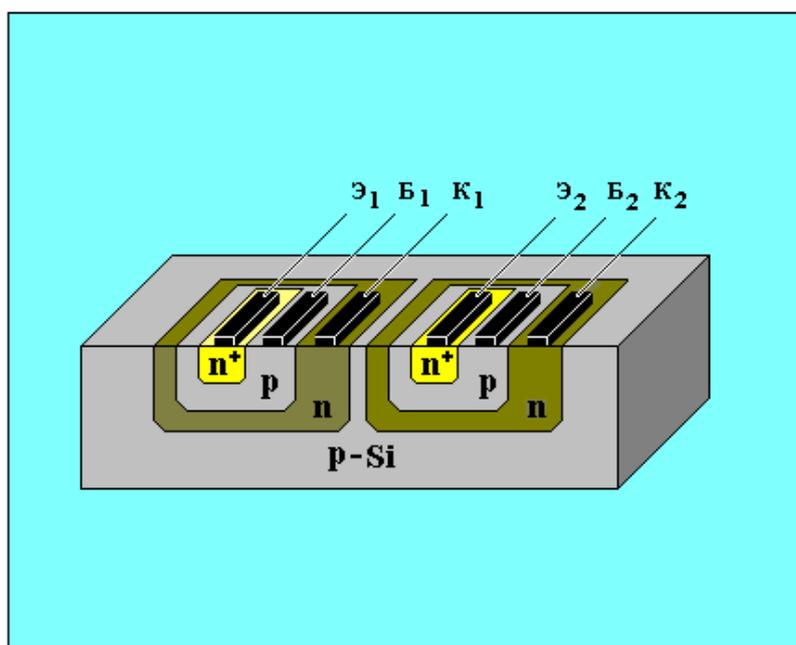


Рис. 1.2. Элемент интегральной схемы, содержащий два транзистора, изолированных при помощи р - п перехода.

« Островки » n - типа проводимости, остающиеся в эпитаксиальном слое после разделительной диффузии, используются для изготовления транзисторов. Участок эпитаксиального слоя, n- типа проводимости, служит коллектором. При помощи метода локальной диффузии акцепторной примеси в этом слое создается р - база. Далее, в базовую область, диффундируется донорная примесь, для формирования n⁺ области эмиттера. В качестве токосъемных электродов, к соответствующим областям транзистора, используются напыленные полоски из алюминия. Интегральные транзисторы, изготовленные таким способом, имеют большое горизонтальное сопротивление коллекторного слоя, что отрицательно сказывается на рабочих характеристиках транзистора. Уменьшить горизонтальное сопротивление коллектора можно при помощи уменьшения удельного сопротивления эпитаксиального слоя. Однако, при уменьшении удельного сопротивления эпитаксиального, слоя происходит уменьшение пробивного напряжения коллекторного перехода, что так же является не желательным. Для уменьшения горизонтального сопротивления коллекторного слоя, без изменения

удельного сопротивления эпитаксиального слоя, используется технология скрытых n^+ - слоев. Скрытым n^+ - слоем называют тонкий диффузионный слой полупроводника, обладающий маленьким удельным сопротивлением, расположенный между областью коллектора и эпитаксиальным слоем. Скрытые n^+ - слои формируются при помощи локальной диффузии донорной примеси в исходную подложку до выращивания эпитаксиального слоя. В процессе эпитаксиального выращивания, за счет высокой температуры, донорная примесь скрытого n^+ - слоя частично диффундирует в растущий эпитаксиальный слой. В результате этого, скрытый n^+ - слой оказывается частично расположенным и в коллекторном n - слое и в исходной подложке. На рисунке 1.3. показана структура интегрального n - p - n транзистора со скрытым n^+ - слоем, изготовленным при помощи разделительной диффузии в эпитаксиальный слой. Отличительной особенностью этого транзистора является наличие n^+ - участка под металлическим электродом коллектора, который служит для улучшения омичности коллекторного контакта. Из рисунка видно, что вся поверхность транзистора покрыта слоем диэлектрика (SiO_2) для защиты от внешних воздействий.

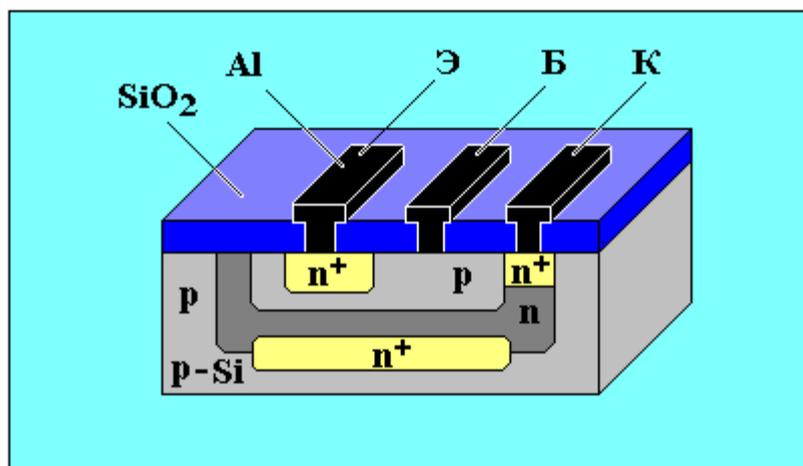


Рис.1.3. Интегральный n - p - n транзистор со скрытым n^+ слоем.

Изоляция при помощи диэлектрика. В случае изоляции интегральных транзисторов при помощи диэлектрика в исходной полупроводниковой подложке изготавливаются отдельные участки (называемые карманами), в которых размещаются транзисторы. Каждый карман изолирован от подложки при помощи тонкого слоя диэлектрика. В качестве изолирующего диэлектрика, в случае кремниевых транзисторов, наиболее часто используется диоксид кремния (SiO_2). При таком способе изоляции транзисторов, токи утечек через диэлектрик на несколько порядков меньше чем в случае изоляции при помощи p - n перехода. На рисунке 1.4. показаны два интегральных транзистора, изолированных друг от друга при помощи диэлектрика. Существенным преимуществом изоляции при помощи диэлектрика является возможность селективного легирования отдельных транзисторов для изменения их свойств.

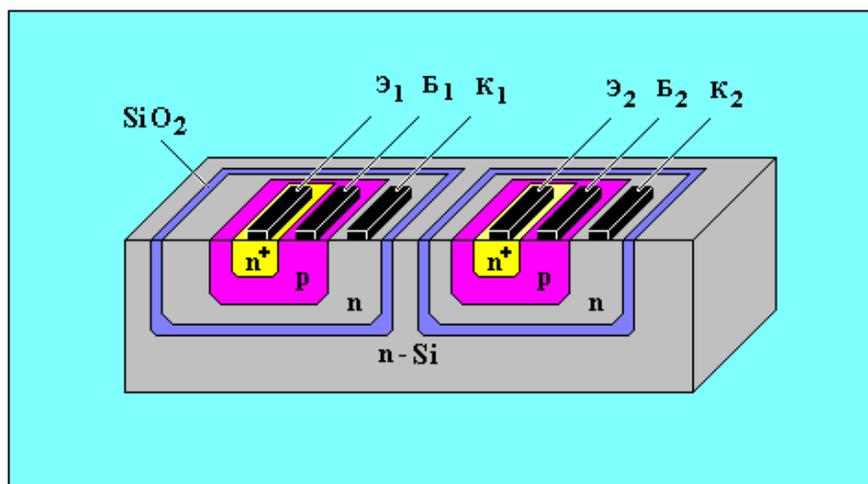


Рис. 1.4. Изоляция интегральных транзисторов при помощи диэлектрика.

Следует отметить, что не смотря на многие преимущества диэлектрической изоляции перед изоляцией обратным смещенным р-п переходом, этот способ изоляции является технологически более сложным и трудоемким, т.к. необходимо в исходную полупроводниковую подложку ввести слой другого материала - диэлектрика. В ряде случаев используются и смешанные способы изоляции транзисторов, входящих в состав интегральной микро-схемы. Одним из таких способов является изопланарный процесс. Здесь вместо разделительной диффузии используется окисление. На рисунке 1.5 показана структура n-p-n транзистора, изготовленного при помощи изопланарной технологии. Здесь диффузионная область n^+ - эмиттера (1) расположена в диффузионной области p^+ - базы (2). Базовая область, в свою очередь, располагается в эпитаксиальном n - слое (3), который служит коллектором. Омический контакт коллектора сформирован при помощи низкоомного n^+ - слоя (4). Между исходной подложкой p - типа проводимости (6) и областью коллектора (3) расположен скрытый n^+ - слой (5). Таким образом, нижняя часть транзистора изолирована от основной подложки при помощи р-п перехода. Однако по всему периметру транзисторная структура окружена слоем диэлектрика (7), т.е. использован смешанный метод изоляции. В качестве диэлектрика использована двуокись кремния. Этот же диэлектрик используется и при защите открытой поверхности транзистора от внешних воздействий. Металлические электроды из алюминия (8), к соответствующим областям транзистора, наносятся через открытые окна в защитном слое. Изопланарный процесс позволяет уменьшить площадь транзистора, по сравнению с обычным n-p-n транзистором, более чем в два раза. Другим отличием интегральных транзисторов является их малые размеры. В связи с этим конструкция транзисторов имеет некоторые технологические особенности, направленные на повышение эффективности и на улучшение рабочих характеристик. В качестве примера рассмотрим некоторые конфигурации интегральных биполярных транзисторов. На рисунке 1.6 приведена симметричная конфигурация интегрального транзистора. Здесь 1- исходная подложка полупроводникового кремния p - типа проводимости, диффузионная область n - типа, 3 - металлизация коллектора, имеющего n - тип проводимости, 4- металлизация эмиттера, имеющего проводимость n^+ - типа, 5- металлизация базы, имеющей проводимость p - типа. В такой структуре область коллектора (К) окружает область базы (Б) с трех сторон. А область эмиттера (Э) расположена внутри области базы.

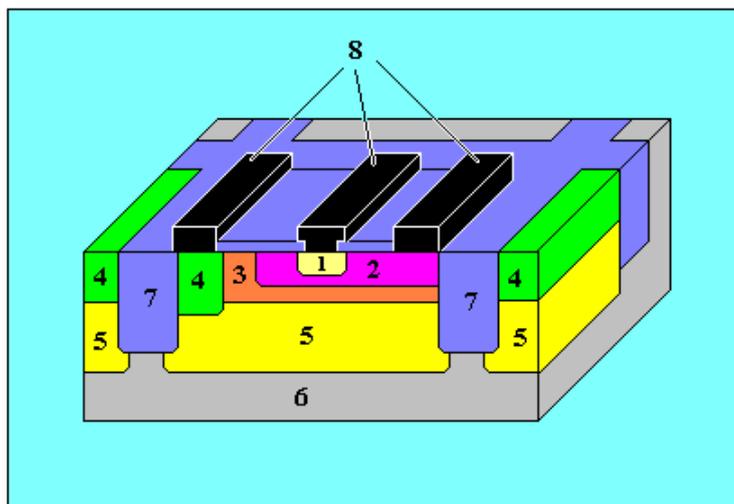


Рис. 1.5. Интегральный транзистор, изготовленный по изопланарной технологии.

При такой конструкции носители заряда, эмитируемые эмиттером, достигают коллектора с трех сторон. Соответственно сопротивление коллекторного слоя оказывается в три раза меньше. На рисунке 1.7. показана еще одна конструкция интегрального n - p - n транзистора симметричной конфигурации. В этой конструкции базовая (Б) область p - типа проводимости и коллекторная (К) область n - типа - проводимости по всему периметру окружают область эмиттера (Э), имеющую n^+ - тип проводимости. При этом, между эпитаксиальным n - слоем коллектора и исходной подложкой p - типа проводимости (4), имеется скрытый n^+ - слой (3).

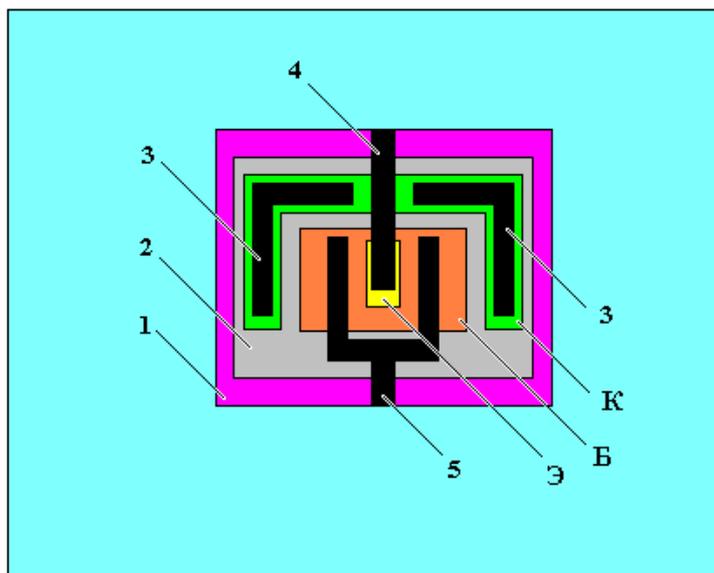


Рис. 1.6. Симметричная конфигурация интегрального транзистора.

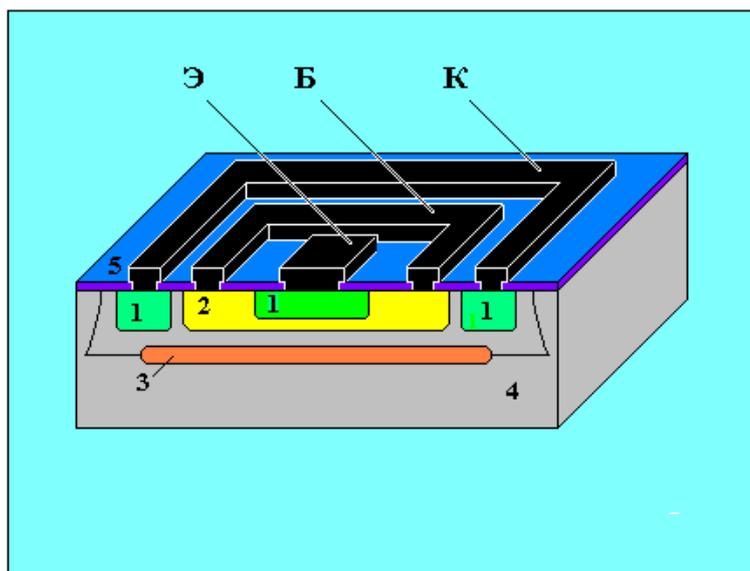


Рис. 1.8. Симметричная конфигурация интегрального транзистора со скрытым p^+ слоем.

Многоэмиттерные транзисторы. Многоэмиттерные транзисторы составляют основу большого класса цифровых интегральных микросхем транзисторно-транзисторной логики (ТТЛ). Упрощенная структура много-эмиттерного транзистора приведена на рисунке 1.9. Здесь, в качестве исходной подложки, используется пластина кремния p - типа проводимости с выращенным на ее поверхности эпитаксиальным слоем p - типа. Между исходной пластиной и эпитаксиальным p - слоем расположен участок скрытого p^+ слоя. В качестве коллекторной области транзистора используется участок эпитаксиального p - слоя, изолированный при помощи разделительной диффузии. Базовая область, созданная диффузией акцепторной примеси в эпитаксиальный p слой, расположена внутри коллекторной области.

Эмиттерные p^+ слои изготовлены при помощи диффузии донорной примеси в область базы. Из приведенного рисунка видно, что многоэмиттерный транзистор представляет собой совокупность нескольких транзисторов с одной общей базой и общим коллектором. Многоэмиттерные транзисторы имеют некоторые отличительные особенности по сравнению с одноэмиттерными транзисторами. Рассмотрим некоторые из них. Каждая пара смежных p^+ эмиттеров, разделенных p - слоем базы, образует горизонтальный транзистор $p^+ - p - p^+$ типа. Если на один из эмиттеров подано прямое напряжение смещения, а на другой подано обратное напряжение, то через горизонтальный транзистор будет протекать ток. Этот ток является не желательным, т.к. нарушает работу многоэмиттерного транзистора. Для избежания этого эффекта расстояние между смежными эмиттерами должно превышать диффузионную длину носителей заряда в базовой области. На практике расстояние между эмиттерами составляет 10-15 мкм, что сказывается на общей площади многоэмиттерного транзистора.

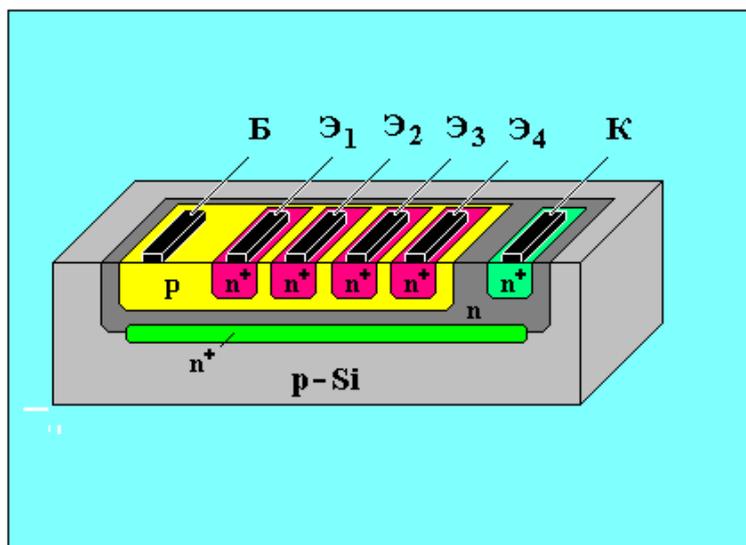


Рис. 1.9. Структура многоэмиттерного транзистора.

Типичные параметры интегральных n-p-n транзисторов.

Коэффициент усиления по току: 200-400.

Максимально допустимое напряжение коллектор – база: 30 - 50 В.

Максимально допустимое напряжение эмиттер – база: 8 -10 В.

Предельная частота: 500 – 700 МГц.

Основные параметры биполярных транзисторов.

$U_{к.б.маx}$ - максимальное постоянное напряжение между коллектором и базой.

$U_{э.б.маx}$ - максимальное постоянное напряжение между базой и эмиттером.

$U_{к.б.и.маx}$ - максимальное импульсное напряжение между коллектором и базой.

$U_{э.б.и.маx}$ - максимальное импульсное напряжение между базой и эмиттером.

P_k - постоянная мощность рассеиваемая транзистором.

$I_{к.маx}$ - максимально допустимый постоянный ток коллектора.

$I_{э.маx}$ - максимально допустимый постоянный ток эмиттера.

$I_{б.маx}$ - максимально допустимый постоянный ток базы.

$I_{к.и.маx}$ - максимально допустимый импульсный ток коллектора.

$I_{э.и.маx}$ - максимально допустимый импульсный ток эмиттера.

$I_{к.о.}$ - обратный ток коллекторного перехода.

$I_{э.о.}$ - обратный ток эмиттерного перехода.

$C_{к.}$ - емкость коллекторного перехода.

$C_{э.}$ - емкость эмиттерного перехода.

$F_{маx.}$ - максимальная частота генерации.

$T_{маx.}$ - максимальная температура.

Лекция 2

Мощные интегральные биполярные транзисторы

Мощными транзисторами называют транзисторы, имеющие допустимую мощность рассеяния большую 1Вт. При этом транзисторы с мощностью рассеяния от 1 до 10 Вт называются транзисторами средней мощности, а транзисторы, имеющие большую мощность рассеяния называются транзисторами большой мощности. В мощных транзисторах с увеличением рассеиваемой мощности повышается температура р-п переходов. При температурах, превышающих допустимую температуру, транзистор может разрушиться. Поэтому при конструировании мощных транзисторов принимаются различные меры, направленные на улучшение отвода тепла от кристалла транзистора. Современные мощные биполярные транзисторы - это, в основном транзисторы на основе кремния электронного типа проводимости, имеющие структуру n-p-n. Мощные транзисторы, как правило, имеют вертикальную организацию, т.е. эмиттерный и базовые выводы расположены на верхней поверхности исходной пластины, а вывод коллектора расположен на нижней ее поверхности. Типичная вертикальная структура мощного биполярного транзистора показана на рисунке 3.47.

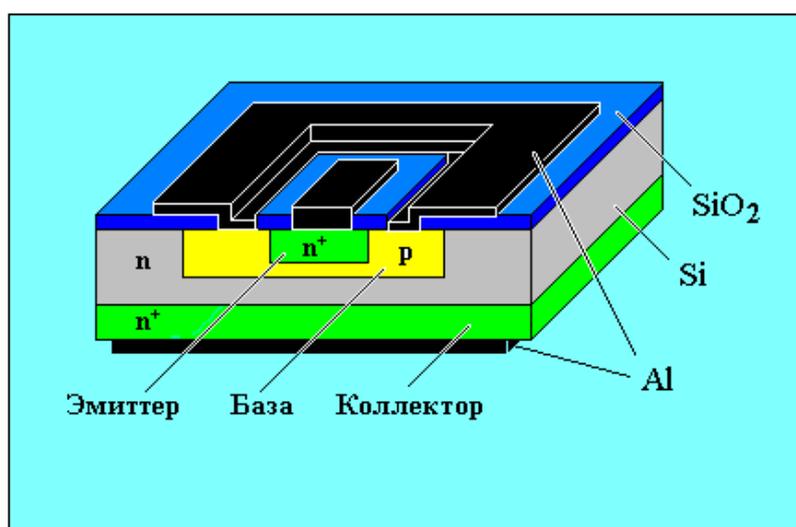


Рис. 3.47. Вертикальная структура мощного биполярного транзистора.

Такая структура может быть реализована с малой толщиной базовой области, что улучшает рабочие характеристики транзистора, за счет повышения коэффициента передачи тока базы. Более того, вертикальное расположение коллектора обеспечивает хороший тепло отвод, что улучшает тепловой режим работы. При больших плотностях эмиттерного тока, в мощных транзисторах, возрастает и базовый ток. Рост базового тока приводит к увеличению падения напряжения на сопротивлении базы. Возникающее при этом электрическое поле, направлено от центральной части эмиттера к его периферии. Это поле оттесняет поток не основных носителей заряда, движущихся к коллектору, по направлению к внешнему краю эмиттера. При высоких плотностях тока, за счет эффекта оттеснения, эффективно работает только внешняя область эмиттера, имеющая площадь значительно меньшую действительной площади эмиттера. Для улучшения рабочих

характеристик мощных транзисторов, за счет уменьшения эффекта оттеснения, необходимо при заданной площади эмиттера получить как можно большую площадь эмиттирующей области. А так же, по возможности, уменьшить расстояние от эмиттера до базового электрода. Эти условия выполняются в специальных конструкциях транзисторов. Одним из таких примеров являются транзисторы с гребенчатой структурой. В таких транзисторах эмиттер и база изготовлены в виде нескольких отдельных участков, находящихся на некотором расстоянии друг от друга и объединенных общим контактом. На рисунке 3.48. показана конфигурация биполярного транзистора (вид сверху) гребенчатой структуры. Здесь 1- базовые

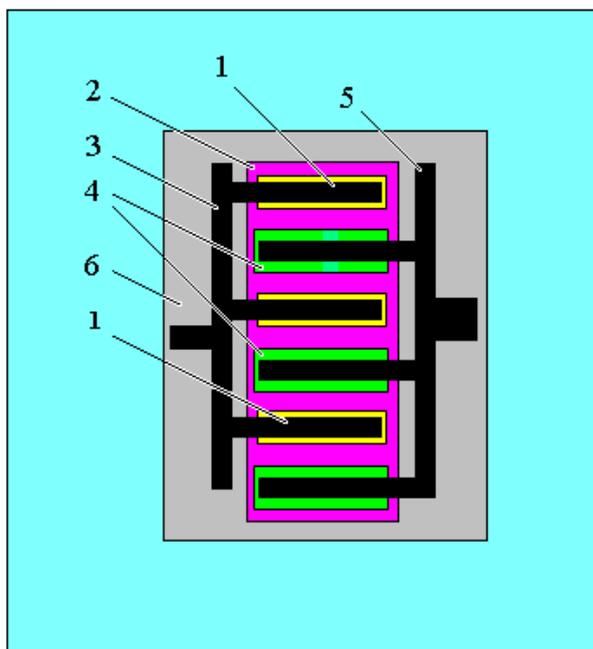


Рис. 3.48. Биполярный транзистор гребенчатой структуры.

области, 2 - общий слой коллектора, 3 - общая шина алюминиевой металлизации базовой области, 4 - эмиттерные области, 5- общая шина металлизации эмиттера, 6 - исходная полупроводниковая подложка. В транзисторах имеющих гребенчатую структуру, распределение тока между отдельными частями эмиттера, может быть весьма неравномерным. Это обусловлено следующим. Если какой либо из эмиттеров начинает инжектировать ток, больший по сравнению с другими эмиттерами, то полупроводниковый кристалл, вблизи этого эмиттера разогревается сильнее. Повышение температуры, приводит к еще большей инжекции носителей заряда, что сказывается на вольтамперной характеристике этого эмиттерного перехода. Для избежания этого в структуру транзистора вводят стабилизирующие резисторы, включаемые последовательно с каждым из эмиттеров. Если ток, через какой либо из эмиттеров возрастает, то возрастает и падение напряжения на последовательно включенном стабилизирующем резисторе. Увеличение падения напряжения на стабилизирующем резисторе приводит к уменьшению прямого напряжения смещения на эмиттерном переходе и к ограничению тока, протекающего через него. На рисунке 3.49 показан элемент структуры транзистора с металлическим стабилизирующим резистором. Здесь 1- исходная подложка, 2,4 - отдельные области эмиттера, 3 - область базы, 5- металлический (алюминиевый) вывод базы, 6- вывод эмиттера, 7- диэлектрическое защитное покрытие (наиболее часто используется слой SiO_2), 8 - стабилизирующий резистор, 9 - общая эмиттерная шина.

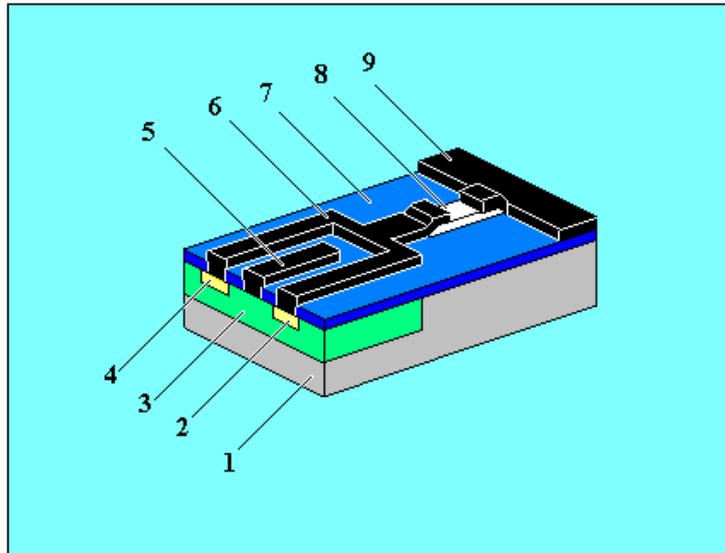


Рис. 3.49. Элемент структуры биполярного транзистора со стабилизирующим металлическим резистором.

Существует несколько различных вариантов взаимного расположения базовых и эмиттерных слоев мощных транзисторов друг относительно друга. Во всех этих конструкциях, для достижения наибольшей рассеиваемой мощности, отношение периметра эмиттера к его площади и отношение этого периметра к площади базы должно быть максимально большим. В качестве примера, на рисунке 3.50 приведена конструкция мощного транзистора с кольцевыми электродами. Здесь 1-алюминиевые электроды эмиттера (Э), базы (Б) и коллектора (К), 2 - защитное диэлектрическое покрытие, 3 - диффузионная область n^+ -эмиттера, 4 - базовая p -область, 5 - эмиттерная n -область, 6 - исходная подложка p -типа проводимости. В некоторых случаях, для изготовления мощных транзисторов, используется также и исходные полупроводниковые подложки p -типа проводимости. На рисунке 3.51 показано семейство входных и выходных вольтамперных характеристики мощного биполярного транзистора типа КТ935А Российского производства и приведены его основные, максимально допустимые, эксплуатационные параметры.

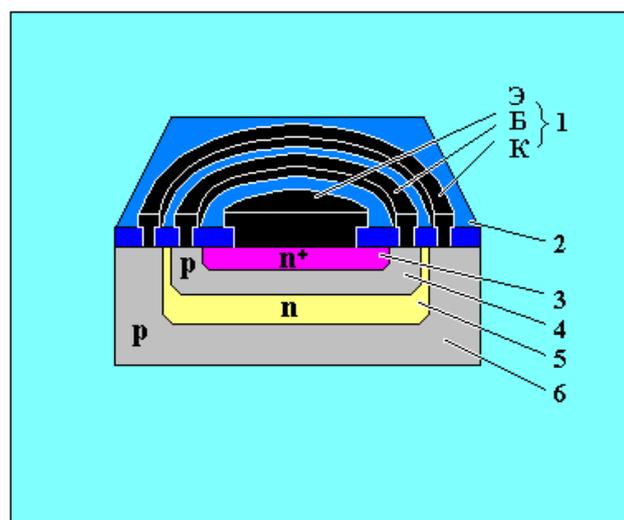


Рис. 3.50. Конструкция мощного транзистора с кольцевыми электродами.

Лекция 3

Составные транзисторы

Одним из недостатков мощных высоковольтных транзисторов является низкий коэффициент передачи тока. Для устранения этого, в настоящее время, при конструировании мощных высоковольтных транзисторов, используются транзисторы, включенные по схеме Дарлингтона. Рассмотрим основную особенность такого (см. рис.3.52) включения. Коэффициент усиления по току (β) транзистора, включенного по схеме с общим эмиттером, может быть выражен так:

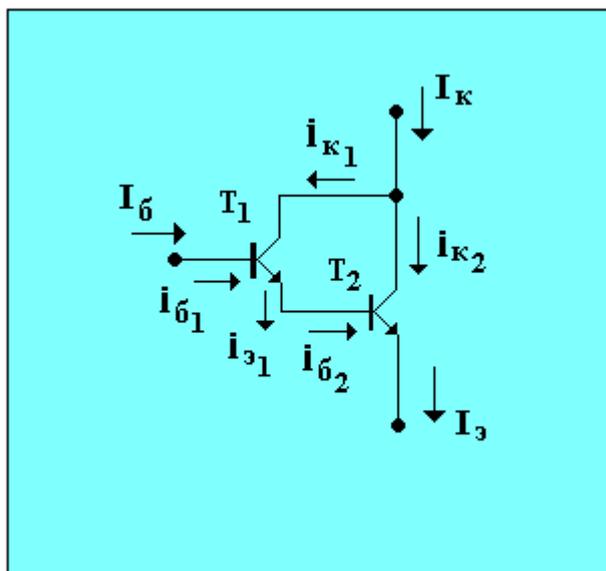


Рис. 3.52. Включение транзисторов по схеме Дарлингтона, с указанием протекающих токов.

$$\beta = \frac{I_K}{I_B}$$

Соответственно, для каждого из транзисторов, входящих в схему Дарлингтона, коллекторные токи принимают вид:

$$i_{K1} = \beta_1 \cdot i_{B1} \quad i_{K2} = \beta_2 \cdot i_{B2}$$

Учитывая, что полный ток коллектора всей схемы является суммой коллекторных токов каждого из транзисторов $I_K = i_{K1} + i_{K2}$ и что эмиттерный ток первого транзистора (i_{E1}) равен по величине базовому току второго транзистора - (i_{B2}), т.е. $i_{B2} = i_{E1}$, выражение для полного тока коллектора запишем

$$I_K = \beta_1 \cdot I_B + \beta_2 (\beta_1 + 1) I_B$$

Далее, используя понятие коэффициента усиления по току, получим:

$$\beta = \beta_1 + \beta_2 + \beta_1 \cdot \beta_2$$

Из приведенного выражения видно, что коэффициент усиления по току (β) транзисторов, включенных по схеме Дарлингтона, значительно превышает коэффициент усиления каждого их отдельных транзисторов. На рисунке 3.53 показана структура транзисторов, включенных по схеме Дарлингтона, изготовленных на одной полупроводниковой подложке. Для улучшения частотных характеристик мощных биполярных транзисторов площадь р-п

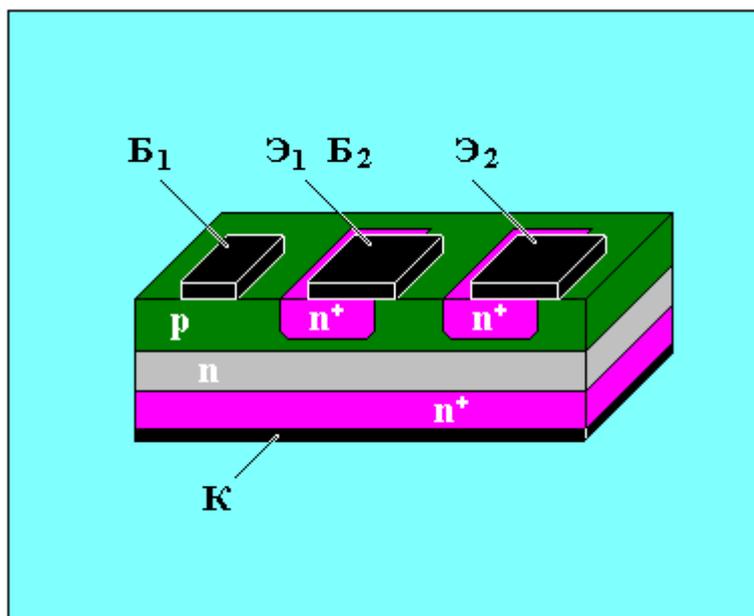


Рис. 3.53 Конструкция транзисторов, включенных по схеме Дарлингтона, изготовленных на одной подложке.

перехода коллектор - база следует уменьшать, а для улучшения теплового режима ее необходимо увеличивать. Для решения этих двух, противоречивых задач, созданы мощные транзисторы, которые представляют собой набор отдельных, параллельно соединенных, маломощных транзисторов изготовленных на одном кристалле. Так, для одного из современных мощных транзисторов, изготовленных по указанной технологии размеры кремниевый кристалла 4,5 на 6,65мм. На этом кристалле размещены 24 базовые области размером 1,25 на 0,24 мм каждая. В каждой такой области расположено по 40 эмиттеров шириной по 12 мкм и длиной 220 мкм. Расстояние между двумя, соседними эмиттерами составляет -18 мкм. При этом общая площадь кристалла (около 30 мм²) почти в 4 раза превосходит суммарную площадь коллекторных переходов (7,2 мм²), что обеспечивает малое тепловое сопротивление кристалла и хороший теплоотвод. Такой транзистор имеет допустимое коллекторное напряжение свыше 100В, максимальный ток коллектора 50А и максимальную рассеиваемую мощность 200 Вт.

Лекция 4

4.1. Типы полевых транзисторов с управляющим переходом

В настоящее время разработано много различных конструкций полевых транзисторов с управляющим переходом. Наиболее широкое распространение, для дискретных приборов, получила конструкция транзистора, приведенная на рисунке 4.1. При изготовлении такого транзистора используется исходная полупроводниковая подложка из кремния дырочного типа проводимости (p-Si),

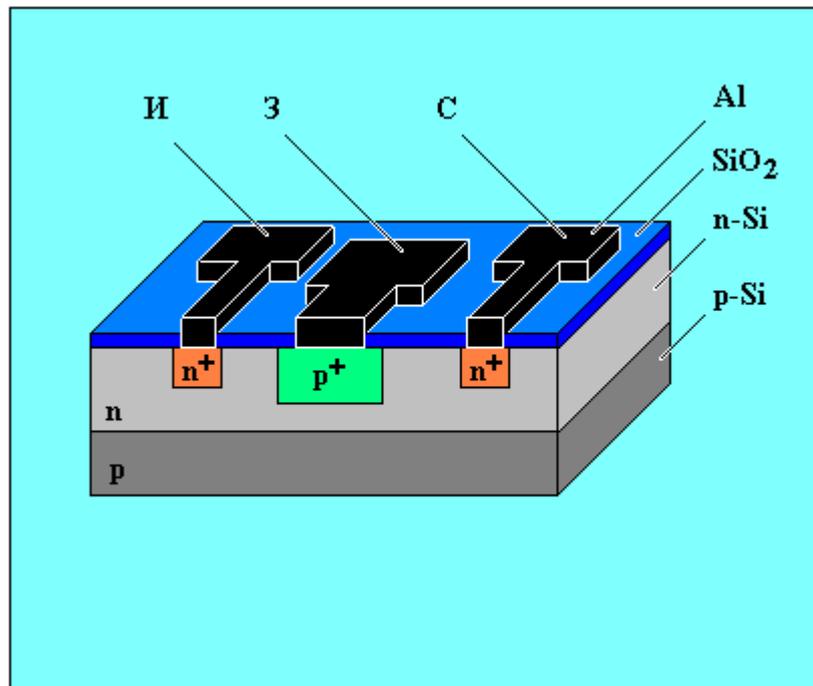


Рис. 4.1. Структура полевого транзистора с управляющим р - n переходом, с каналом n - типа.

на всей поверхности которого имеется слой электронного типа проводимости (n-Si), выполняющий роль токопроводящего канала. Управляющий переход создается при помощи локальной диффузии акцепторной примеси (p^+) в слой n - типа проводимости. Функции истока и стока выполняют диффузионные n^+ -слои. Для защиты поверхности пластины от внешних воздействий, вся пластина покрывается слоем диэлектрика (SiO_2). Для формирования выводов истока, затвора и стока используется напыленный слой алюминия (Al). На рисунке 4.2. показана конструкция полевого транзистора с управляющим р-n переходом, имеющего токопроводящий канал n - типа проводимости. В этой конструкции транзистора в качестве исходной подложки используется полупроводник р - типа проводимости (3). В исходной подложке диффузионными методами созданы слои p^+ - типа проводимости (4) для формирования областей истока и стока. Диффузионная область n^+ - типа проводимости (1) служит управляющим р-n переходом. В качестве токосъемных электродов истока (И), стока (С) и затвора (З) используются напыленные слои алюминия (2).

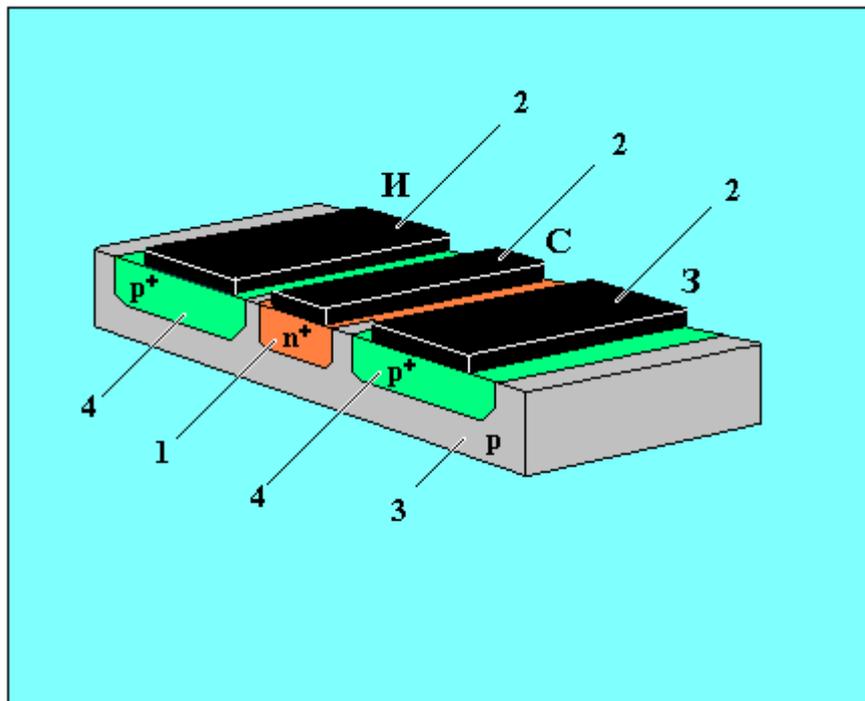


Рис. 4.2. Структура полевого транзистора с управляющим $p-n$ переходом, с каналом p - типа.

4.2. Полевой транзистор с барьером Шоттки

Принцип работы полевого транзистора с барьером Шоттки (транзистор с управляющим контактом металл - полупроводник) идентичен принципу работы полевого транзистора с управляющим $p-n$ переходом. Различие состоит в том, что в таких транзисторах, в качестве затвора, используется контакт металл-полупроводник. Как было показано в главе 1, при подаче обратного напряжения U на контакт металл-полупроводник, высота потенциального барьера, обусловленного контактной разностью потенциалов, возрастает на величину приложенного напряжения U . При этом возрастает и величина слоя объемного заряда полупроводника L_n . Так как объемный заряд создается неподвижными, ионизированными атомами донорной или акцепторной примеси, то увеличение объемного заряда может быть обусловлено только расширением его в глубь полупроводника. Толщина слоя объемного заряда L_n зависит от величины приложенного к контакту напряжения (см выражение 1.44). Эта зависимость и используется при изготовлении полевых транзисторов с барьером Шоттки. Структура полевого транзистора с барьером Шоттки очень похожа на структуру полевого транзистора с управляющим $p-n$ переходом. На рисунке 4.3. показана наиболее простая структура полевого транзистора с барьером Шоттки. Здесь 1- токопроводящий канал n - типа проводимости, 2 - металлизированные области истока (И) и стока (С), 3 - барьер Шоттки, используемый в качестве затвора (З) транзистора, 4- исходная подложка n - типа проводимости, 5- p^+ - области истока и стока. Из сравнения рисунков 4.2 и 4.3. видно, что в полевом транзисторе с барьером Шоттки просто отсутствует p - слой управляющего перехода. Этот слой заменен контактом металл - полупроводник.

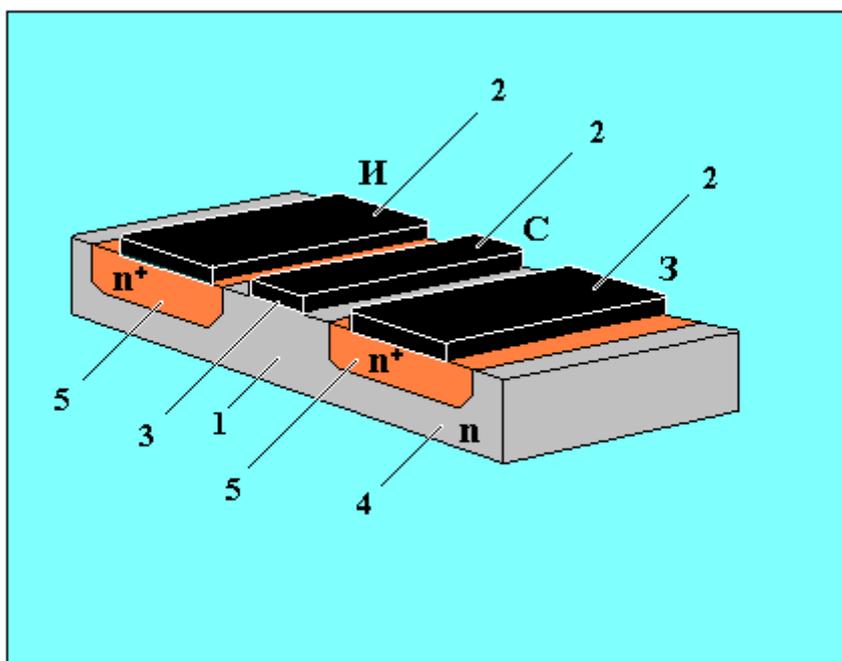


Рис. 4.3. Полевой транзистор с барьером Шоттки.

Для изготовления транзисторов с барьером Шоттки наиболее широко используется GaAs. Использование этого полупроводникового материала обусловлено высокими значениями дрейфовой подвижности носителей заряда. Подвижность электронов в GaAs при комнатной температуре составляет $8800 \text{ см}^2 \text{ В}^{-1} \text{ с}^{-1}$, в кремнии эта величина равна $1300 \text{ см}^2 \text{ В}^{-1} \text{ с}^{-1}$. Максимальная скорость электронов в GaAs равна $2 \cdot 10^7 \text{ см} \cdot \text{с}^{-1}$. Это почти в два раза больше чем максимальная скорость электронов в кремнии. Структура полевого транзистора с барьером Шоттки, изготовленного на основе GaAs, показана на рисунке 4.12. Видно, что транзистор представляет собой тонкую пленку GaAs n - типа проводимости, выращенную на поверхности высокоомной (или полуизолирующей) пластины (3). Высокоомный слой обычно получают при помощи легирования GaAs хромом. На небольшую часть поверхности GaAs n - типа проводимости, расположенную между двумя n^+ - слоями (см. рис. 4.12), наносится металл для создания барьера Шоттки затвора (3) и формирования слоя объемного заряда (1). Между пластиной GaAs и активной токопроводящей областью располагается эпитаксиальный буферный слой (2). Назначение этого слоя - уменьшить влияние сильно дефектной подложки на токопроводящий канал. В качестве истока (И) и стока (С) служат слои n^+ - типа проводимости, расположенные по обе стороны от барьера Шоттки.

Преимущество таких транзисторов заключается в том, что токопроводящий канал в них лежит ниже уровня поверхности. Это означает, что носители заряда двигаются в объеме полупроводника, а не по его поверхности. А объемная подвижность носителей заряда выше их поверхностной подвижности. В настоящее время полевые транзисторы на основе GaAs, при рассеиваемой мощности в несколько ватт, работают на частотах 10-15 ГГц.

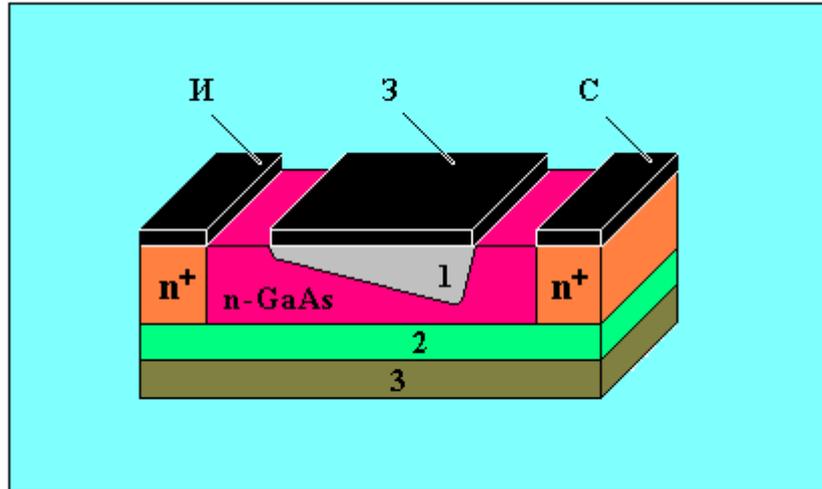


Рис. 4.3. Полевой транзистор с барьером Шоттки на основе GaAs.

4.3. Двух затворный полевой транзистор

Одной из наиболее широко распространенных разновидностей полевых транзисторов с изолированным затвором является двух затворный полевой транзистор. Структура такого транзистора приведена на рисунке 5.9. Здесь, в качестве исходной подложки, используется кремний р - типа проводимости, с диффузионными n^+ - областями истока (И) и стока (С). Встроенный токопроводящий канал, n- типа проводимости, разделен на два участка при помощи n^+ - слоя. Над каждым из разделенных участков, создан управляющий металлический электрод затвора ($З_1$) и ($З_2$). Вся поверхность полу-проводниковой пластины покрыта слоем диэлектрика, причем над токо-проводящими каналами толщина диэлектрика значительно меньше, чем над другими частями пластины. В качестве примера на рисунке 5.10. приведены вольтамперные характеристики двухзатворного полевого транзистора типа КП306А. А в таблице 10 приведены максимально допустимые эксплуатационные параметры этого транзистора.

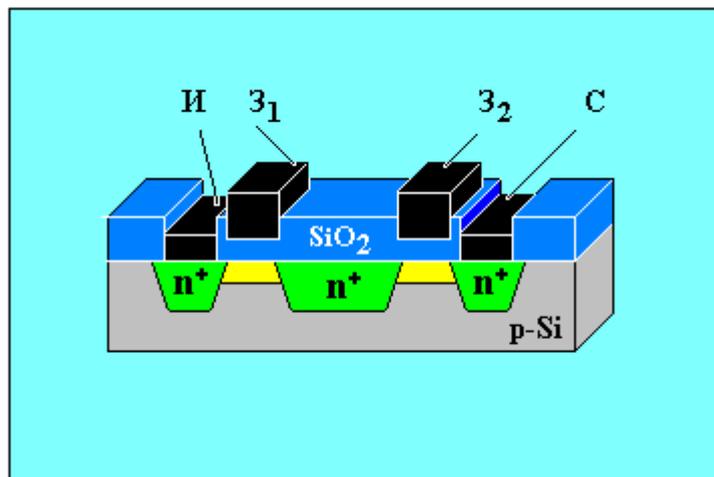


Рис. 5.9. Двух затворный полевой транзистор.