

**МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО СПЕЦИАЛЬНОГО
ОБРАЗОВАНИЯ РЕСПУБЛИКИ УЗБЕКИСТАН**

**ТАШКЕНТСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ
УНИВЕРСИТЕТ ИМЕНИ АБУ РАЙХАНА БЕРУНИ**

факультета «ЭЛЕКТРОНИКА И АВТОМАТИКА»

кафедра «АВТОМАТИЗАЦИЯ И УПРАВЛЕНИЕ»

**по предмету «МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА И СИСТЕМЫ
АВТОМАТИЗАЦИИ И УПРАВЛЕНИЕ»**

КУРСОВОЙ ПРОЕКТ

Выполнил :Норбоев О.

Проверил: доц. Абдуллаев М.М.

ТАШКЕНТ–2011

Оглавление

1. ВВЕДЕНИЕ	2
2. ВАРИАНТ К КУРСОВОМУ ПРОЕКТУ	3
3. ОБЪЕКТ УПРАВЛЕНИЯ	4
4. ОБЩАЯ СТРУКТУРНА СХЕМА МП	5
Микропроцессорный комплект серии К589	6
Центральный процессорный элемент К589ИК02 (К585ИК02)	6
5. ПРОЕКТИРОВАНИЕ БЛОКА ПАМЯТИ	8
Микросхема К573РФ2.....	8
Микросхема К132РУ1	9
Микросхема К589АП16	10
Архитектура БИС параллельного интерфейса КР580ВВ55	11
АЦП КР572ПВ5	12
Проектирование схема соединение на основе рели	14
6. ЗАКЛЮЧЕНИЕ.....	15
7. ЛИТЕРАТУРА	16

1. ВВЕДЕНИЕ

В настоящее время проблема комплексной автоматизации в различных сферах народного хозяйства является одной из ключевых; ее решение относится к приоритетным направлениям научно – технической политики. Особое место здесь отводится созданию систем автоматического регулирования с использованием микропроцессоров и микро ЭВМ. Для разработки и исследования таких систем требуется высококвалифицированные специалисты, освоившие как теорию автоматического регулирования, так и ее прикладные аспекты, связанные с применением современных средств микропроцессорной техники. Низкая стоимость МП, высокая надежность, малые габариты и другое позволяет устанавливать их непосредственно на объектах или их частях (подсистемах, устройствах) т.е.

Создавать МПАС с блоке высоким быстродействием и повышенной живучестью.

Одно из главных направлений работы по ускорению научно – технического прогресса – широкая автоматизация технологических процессов на основе автоматизированных станков машин и механизмов, унифицированных модулей оборудования, робототехнических комплексов и вычислительной техники. В этих целях ускоряется создания гибких автоматизированных производств, систем автоматизированного проектирования, обеспечивающих существенный рост производительности труда и резкое снижение доли ручного труда, повышение технического уровня выпускаемой продукции, сокращение сроков и улучшение качества проектных и конструкторских работ.

Массовость МП техники, микроЭВМ и его высокие техника – экономические параметры оказывает революционизирующее влияние на целое поколение приборов, оборудования систем контроля и управления, со встроенными микропроцессорными средствами.

На базе выпускаемых микропроцессоров и микроЭВМ созданы высокопроизводительные устройство числового программного управления.

Крупносерийное производство ряда моделей микроЭВМ позволило начать работы по созданию нескольких типов приближенно – ориентированных комплексов для автоматизации научных исследований технологических процессов.

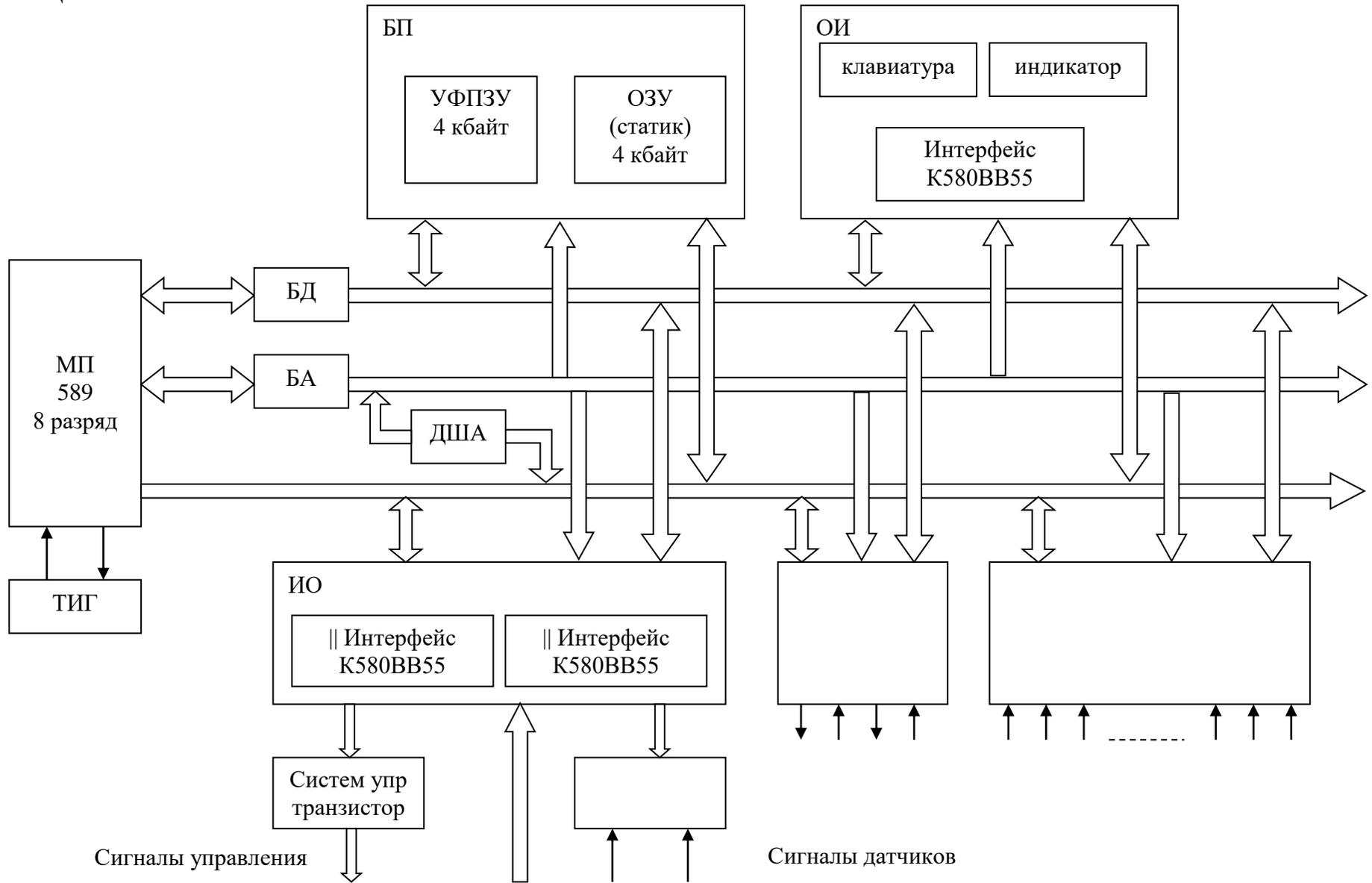
2. ВАРИАНТ К КУРСОВОМУ ПРОЕКТУ

№	Микропроцессор		Блок памяти	
	Серия	Число разрядов	Постоянная память – ПЗУ, ППЗУ, (Кб)	Оперативная память
			УФПЗУ	Статик
20	589	8	4	4
Тип интерфейса ОУ		Тип индикации	Основа схема соединения	Применение таймер и ДУК
Для входа сигналы датчиков	Для выхода сигналы управления			
<i>Параллель</i>	<i>Параллель</i>	<i>Светодиод</i>	<i>Транзистор</i>	-

3. ОБЪЕКТ УПРАВЛЕНИЯ

Сигналы соединения			
№			
1			
2			
3			
4			
5			
6			
7			
8			
Сигналы датчиков			
№			
1			
2			
3			
4			
5			
6			
7			
8			

4. ОБЩАЯ СТРУКТУРНА СХЕМА МП



Микропроцессорный комплект серии K589

Микропроцессорный комплект серии 589 состоит из процессорных, запоминающих и интерфейсных микросхемах, предназначен для построения быстродействующих контроллеров различной организации с частотой выдачи управляющих сигналов до 10 МГц, миро- и миниЭВМ различного назначения с быстродействием вычисления операций типа регистр-регистр до 1 млн./с, измерительных систем, систем числового программного управления станками, систем обработки данных.

В состав серии микропроцессорного комплекта входят микросхемы:

K589ИК02 – центральный процессорный элемент;

K589ИК03 – схема ускоренного переноса;

K589И1К01 – блок микропрограммного управления;

K589ИК14 – блок приоритетного прерывания;

K589ИР12 – многорежимный буферный регистр;

K589АП16 – шинный формирователь;

K589АП26 – шинный формирователь с инверсией;

K589ХЛ4 – многофункциональное синхронизирующее устройство.

Центральный процессорный элемент K589ИК02 (K585ИК02)

БИС ЦПЭ предназначена для арифметико-логической обработки и временного хранения данных. Обладая секционной

структурой, ЦПЭ позволяет путем объединения нескольких БИС строить процессоры произвольной разрядности.

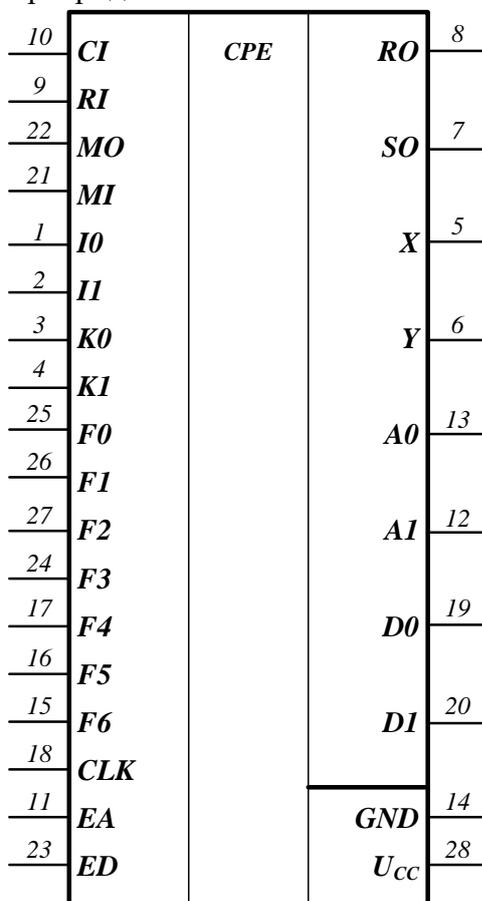


Рис. 1. Условное графическое обозначение K589ИК02

В состав блока регистров входят: 16-разрядный регистр адреса команды (IP), 16-разрядный регистр указателя стека (SP), 16-разрядный регистр временного хранения (WZ), 16-разрядная схема инкремента-декремента и шесть 8-разрядных регистров общего назначения (B, C, D, E, H, L), которые могут использоваться и как три 16-разрядных регистра (BC, DE, HL).

Микропроцессор выполняет команды по машинным циклам. Число циклов, необходимое для выполнения команды, зависит от ее типа и может быть от одного до пяти. Машинные циклы выполняются по машинным тактам. Число тактов в цикле определяется кодом выполняемой команды и может быть от трех до пяти. Длительность такта равна периоду тактовой частоты и при частоте 2,0 МГц составляет 500 нс.

Таблица 1.1

Обозначение вывода	Номер контакта	Назначение вывода
$DI(1, 0)$	22; 21	Параллельная 2-разрядная входная шина данных
$DB(1,0)$	2; 1	То же
$DK(1,0)$	4; 3	Параллельная 2-разрядная входная шина маски
$DO(1,0)$	20; 18	Параллельная 2-разрядная выходная шина данных
$DA(1,0)$	12; 13	Параллельная 2-разрядная выходная шина адреса
P, G	5; 6	Выходы образования и распространения ускоренного переноса
CI	10	Вход переноса ALU
CO	7	Выход переноса ALU
RI	9	Вход сигнала сдвига данных вправо в ALU
RO	8	Выход сигнала сдвига данных вправо в ALU
$OEA; OED$	11; 23	Входы стробов выдачи адреса и данных
$MI(6-0)$	15; 16; 17; 24; 25; 26; 27	Входная 7-разрядная шина микрокоманд
CLK	18	Вход синхронизации
U_{CC}	28	Напряжение питания (+5 В)
GND	14	» » (0 В)

В начале каждого машинного цикла микропроцессор вырабатывает сигнал синхронизации SYN, который в сочетании с другими сигналами может быть использован для организации различных режимов работы.

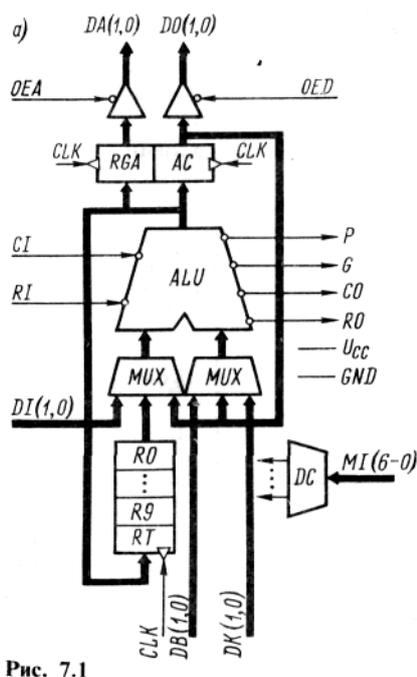


Рис. 7.1

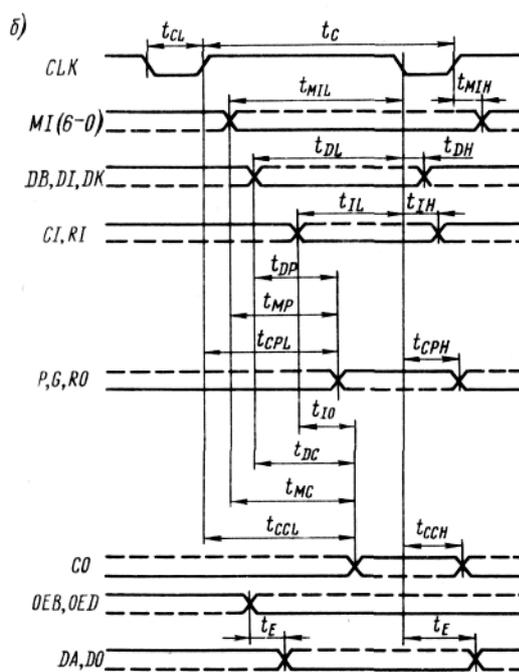


Рис. 2. Структурная схема К589ИК02

5. ПРОЕКТИРОВАНИЕ БЛОКА ПАМЯТИ

Микросхема К573РФ2

Электрически программируемые ПЗУ со стиранием ультрафиолетом серии К573. Микросхемы серии К573, выполненные на основе ЛИПЗ/МОП-технологии, представляют собой ПЗУ с ультрафиолетовым стиранием и электрической записью информации, которая хранится длительное время при включенном или отключенном напряжении питания [7].

В состав серии входят: К573РФ2, К573РФ5-РПЗУ-УФ емкостью 16 Кбит в объеме 2048 8-разрядных слов; К573РФ21, К573РФ22-РПЗУ-УФ емкостью 8 Кбит в объеме 10248-разрядных слов; К573РФ23, К573РФ24-РПЗУ-УФ емкостью 8 Кбит в объеме 2048 4-разрядных слов; К573РФ4-РПЗУ-УФ емкостью 64 Кбит в объеме 8192 8-разрядных слов.

Характерные особенности микросхем серии К573 приведены ниже.

1. Наличие информационных выводов мультиплексирования для входной и выходной информации.

2. Информация считается в том же коде, в каком записывается.

3. Выводы микросхем могут находиться в трех состояниях: с низким уровнем напряжения, с высоким уровнем напряжения, в состоянии не выбора микросхемы с высоким выходным сопротивлением.

4. Стирание информации проводят путем воздействия потока ультрафиолетового излучения с длиной волны $\lambda < 300$ нм через крышку с кварцевым стеклом в течение 30 мин. При этом на микросхемуне должны подаваться питающие напряжения и управляющие сигналы и должны выполняться следующие условия: энергетическая освещенность ультрафиолетового излучения не менее 15 Вт-с/см^2 ; температура корпуса микросхем не должна превышать 70°C .

В качестве источников ультрафиолетового излучения, стирающих информацию за 15 — 30 мин, можно использовать лампы типа ДРТ-220, ДРТ-375, ДБ-8, ДБ-30-1, Д5-60, ДРБ-8, которые возможно применять без ультрафиолетовых фильтров. Расстояние от колбы лампы до крышки микросхемы должно быть около 3 мм для ламп типа ДРТ-220 и ДРТ-375 и 0,5 мм — для ламп типа ДБ-8, ДРБ-8, ДБ-30-1, Д.Б-60. В полностью стертой ИС напряжения сигналов выходной информации при считывании по всем выходам всех адресов соответствуют высокому уровню. С целью исключения ложного стирания от действия солнечных лучей и флюоресцентных ламп следует использовать светонепроницаемые наклейки на окнах крышек микросхем.

5. Напряжение питания V_{ee} должно быть приложено одновременно или передподачей сигнала U_{WE} и снято одновременно или после U_{WE} .

6. Вывод сигнала U_{WE} может быть соединен с выводом питания U_{CC} (за исключением режима программирования).

7. Входы и выходы совместимы с ТТЛ ИС в режиме считывания и программирования.

8. Допускается и рекомендуется соединять на печатных платах выводы 10 и 14 БИС К573РФ23 и К573РФ24 для того, чтобы использовать любую из этих микросхем без изменения разводки печатных плат.

9. Программирующее устройство по выводу сигнала U_{WE} рекомендуется рассчитывать на нагрузку до 30 мА при емкости до 100 пф.

10. Попадание влагозащитного лака на входное окно микросхемы не допускается.

Функциональная схема, обозначение и назначение выводов БИС серии 573, временные диаграммы в режимах считывания и записи приведены на рис. 14,15,6 — соответственно.

Условное обозначение микросхемы КР558РР2 приведен на рисунке 3.

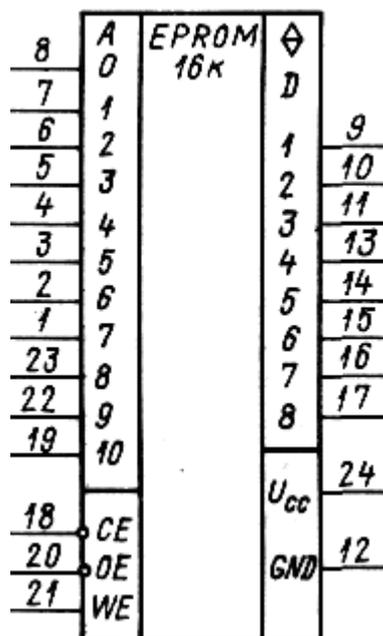


Рис.3. Условное графическое обозначение микросхемы К573РФ2

Микросхема К132РУ1

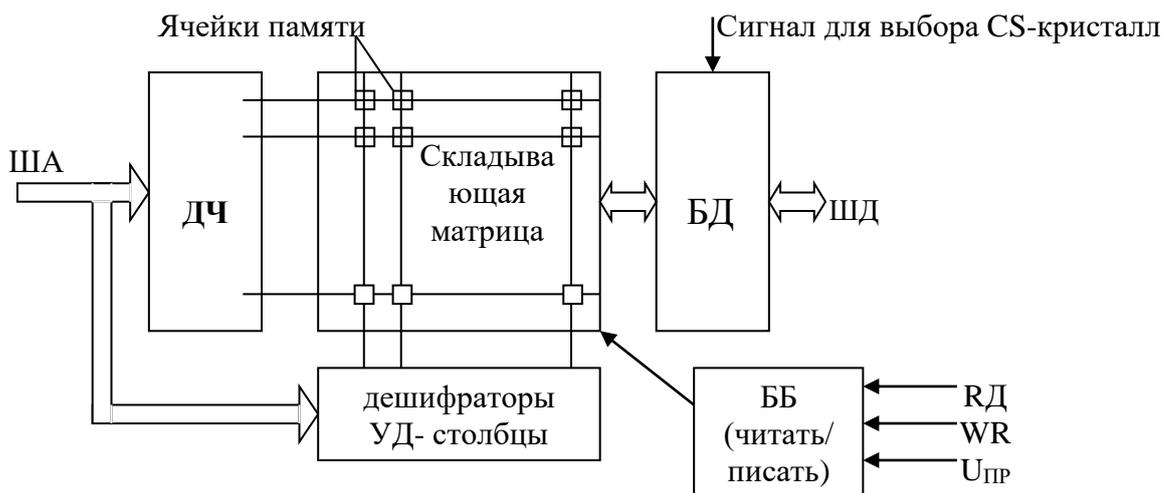


Рис.4. Структурная схема БИС статическая ОЗУ

Статические ОЗУ серии КР132. Микросхемы ОЗУ серии КР132, выполненные на основе и-МОП технологии, предназначены для построения сверхоперативных ЗУ.

В состав серии входят: КР132РУ2А, КР132РУ2Б, КР132РУ4А, КР132РУ4Б емкостью 1024 бит с организацией 1024x1 бит; КМ132РУ5А, КМ132РУ5Б, КМ132РУ8 емкостью 4096 бит с организацией 4096 x 1 бит, 1024 x 4 бит соответственно; КР132РУ6А, КР132РУ6Б емкостью 16 384 бит с организацией 16384 x 1 бит.

Микросхемы серии КР132 полностью стыкуются по входам и выходу с ТТЛ-схемами серии К155. Выход микросхемы имеет три состояния, что позволяет легко объединять микросхемы при наращивании информационной емкости.

Условное обозначение микросхемы К565РУ5(Д1. Д2) приведен на рисунке 5.

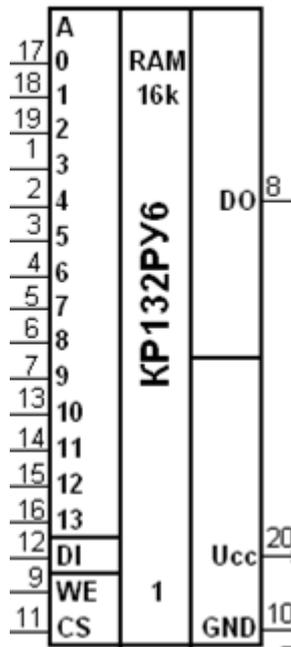


Рис.5. Условное графическое обозначение микросхемы KR132PY6

Микросхема K589АП16

Микросхема K589АП16 представляет собой шинный формирователь (ШФ), являющийся параллельным двунаправленным формирователем сигналов для управления магистралями (шинами) в цифровых вычислительных устройствах и представляет собой 4-канальный коммутатор, имеющий в каждом канале одну шину только для приёма информации, одну шину только для выдачи информации и одну двунаправленную шину для приёма и выдачи информации. В ШФ информация проходит без изменений. Условное графическое обозначение микросхемы показано на рисунке 6.

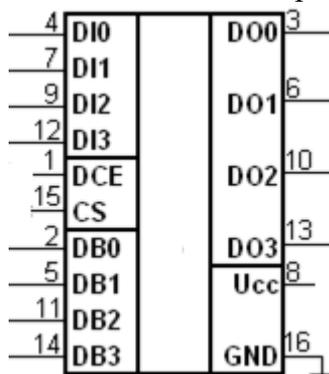


Рис. 6. Условное графическое обозначение микросхемы K589АП16

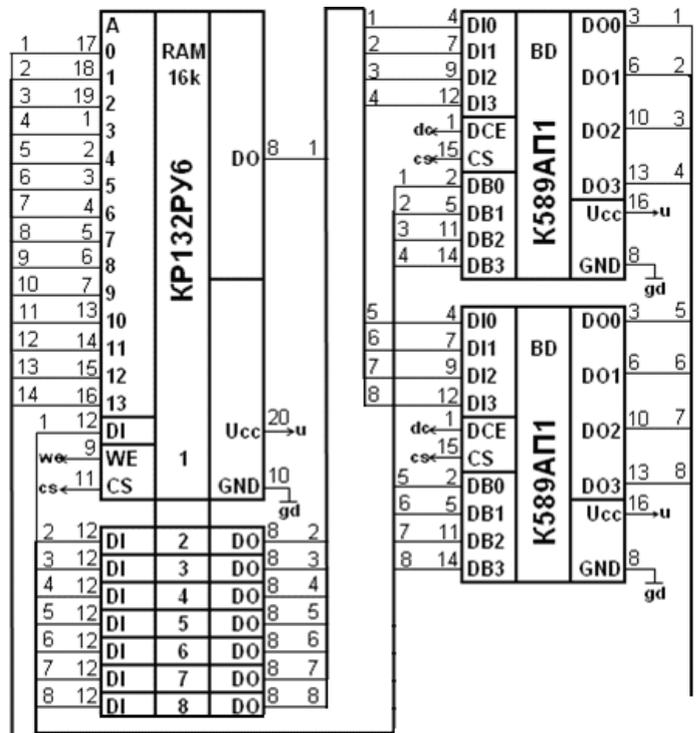


Рис. 7. Принципиальная схема блока ОЗУ.

Архитектура БИС параллельного интерфейса КР580ВВ55

БИС программируемого параллельного интерфейса КР580ВВ55 предназначена для организации ввода/вывода параллельной информации различного формата и позволяет реализовать большинство известных протоколов обмена по параллельным каналам. БИС программируемого параллельного интерфейса (ППИ) может использоваться для сопряжения микропроцессора со стандартным периферийным оборудованием (дисплеем, телетайпом, накопителем).

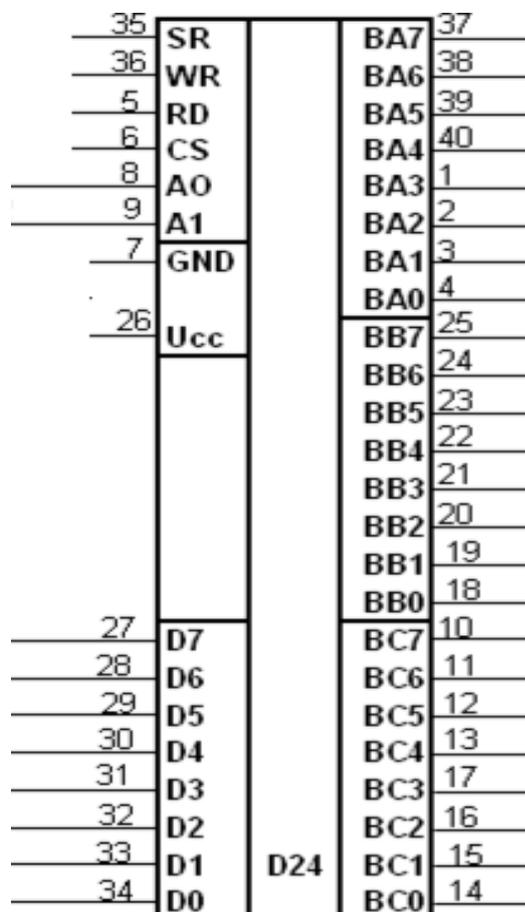


Рис.8. Условное обозначение микросхемы КР580ВВ55

Обозначение вывода	Номер контакта	Назначение вывода
$D(7-0)$	27; 28; 29; 30; 31; 32; 33; 34	Вход/выход данных
RD	5	Чтение: L -уровень сигнала разрешает считывание информации из регистра, адресуемого по входам $A0$, $A1$ на шину $D(7-0)$
WR	36	Запись: L -уровень сигнала разрешает запись информации с шины $D(7-0)$ в регистр ППИ, адресуемый по входам $A0$, $A1$
$A0$, $A1$	9; 8	Входы для адресации внутренних регистров ППИ
$RESET$	35	Сброс: H -уровень сигнала обнуляет регистр управляющего слова и устанавливает все порты в режим ввода
CS	6	Выбор микросхемы: L -уровень сигнала подключает ППИ к системной шине
$PA(7-0)$	37; 38; 39; 40; 1; 2; 3; 4	Вход/выход канала A
$PB(7-0)$	15; 24; 23; 22; 21; 20; 19; 18	Вход/выход канала B
$PC(7-0)$	10; 11; 12; 13; 17; 16; 15; 14	Вход/выход канала C
U_{CC}	26	Напряжение питания (+5 В)
GND	7	» » (0 В)

Табл. 1.2. Назначение выводов ППИ КР580ВВ55

В состав БИС входят: двунаправленный 8-разрядный буфер данных (BD), связывающий ППИ с системной шиной данных; блок управления записью/чтением (RWCU), обеспечивающий управление внешними и внутренними передачами данных, управляющих слов и информации о состоянии ППИ; три 8-разрядных канала ввода/вывода (PORT A, B и C) для обмена информацией с внешними устройствами; схема управления группой A, вырабатывающая сигналы управления каналом A и старшими разрядами канала C; схема управления группой B, вырабатывающая сигналы управления каналом B и младшими разрядами канала C.

АЦП КР572ПВ5

Назначение АЦП КР572ПВ5 - преобразование напряжения аналогового сигнала в цифровую форму для последующего отображения уровня сигнала цифровым индикатором. Прибор рассчитан на совместную работу с жидкокристаллическим четырехразрядным цифровым индикатором. Микросхему КР572ПВ5 изготавливают по технологии КМОП. Преобразователь (рис. 1) состоит из аналоговой и цифровой частей. Аналоговая содержит электронные выключатели S1-S11, буферный ОУ DA1, работающий в режиме повторителя, интегратор на ОУ DA2, а также компаратор DA3. В цифровую часть входят генератор G1, логическое устройство DD1, счетчик импульсов DD2, регистр памяти с выходным дешифратором DD3.

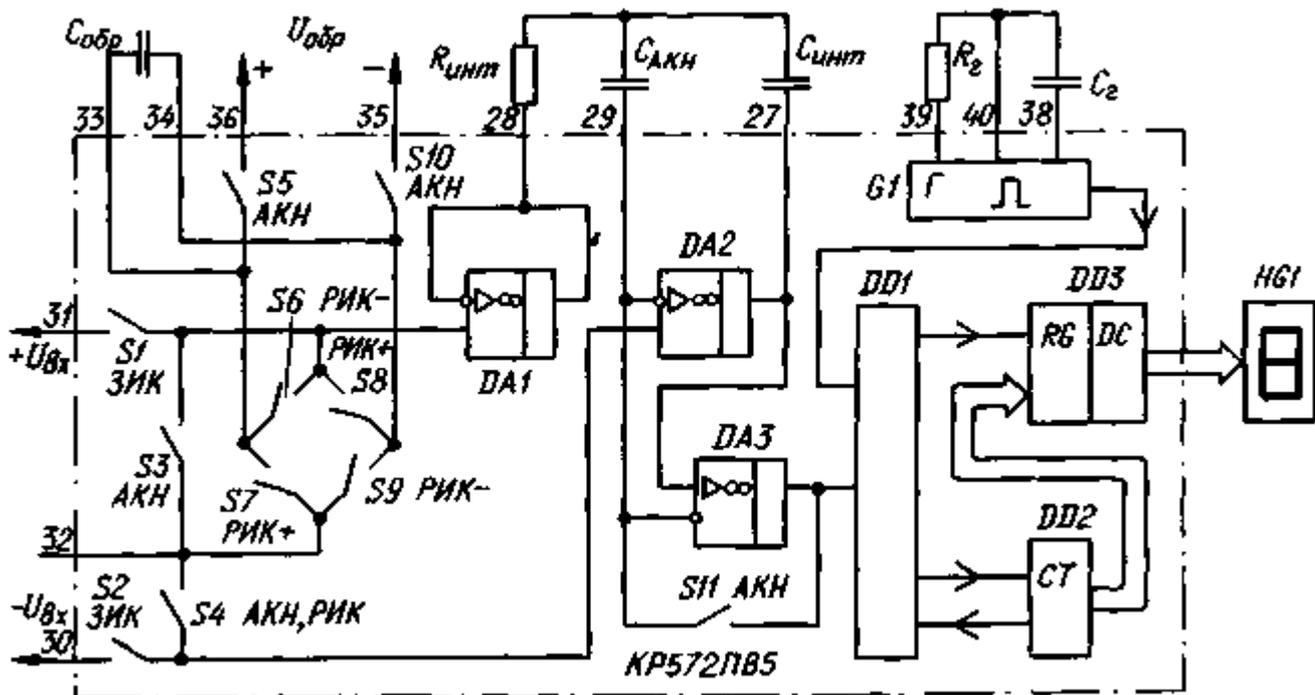


Рис. 9. Принципиальная схема микросхемы КР572ПВ5

В преобразователе использован принцип двойного интегрирования, в соответствии с которым вначале разряженный интегрирующий конденсатор Синт заряжают определенное время током, пропорциональным измеряемому напряжению, а затем разряжают определенным током до нуля. Время, в течение которого происходит разрядка конденсатора, будет пропорционально измеряемому напряжению. Это время измеряют с помощью счетчика импульсов; с его выхода сигналы подают на индикатор.

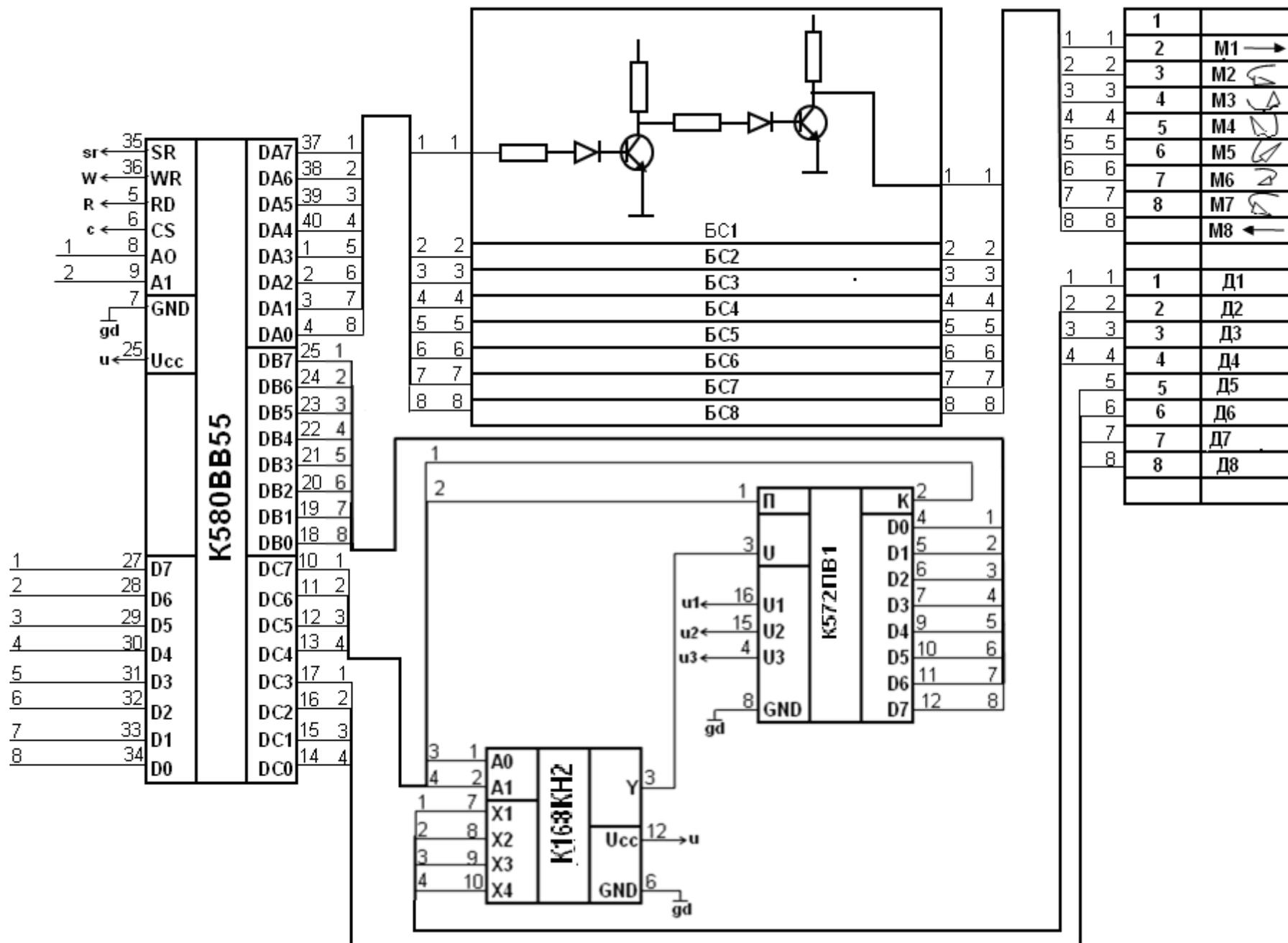


Рис. 10. Приведен проект соединения интерфейса с объектом

Проектирование схема соединение на основе реле

Для обеспечение оперативности управления и повышение эффективности работы двигателей высоко мощностью и двигателей переменного тока используем схемы соединения на основе реле.

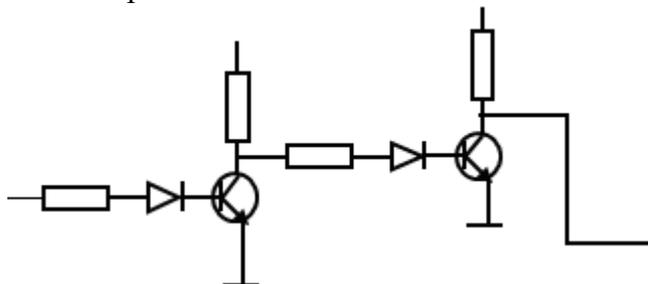


Рис. 12. Внутренняя схема соединения

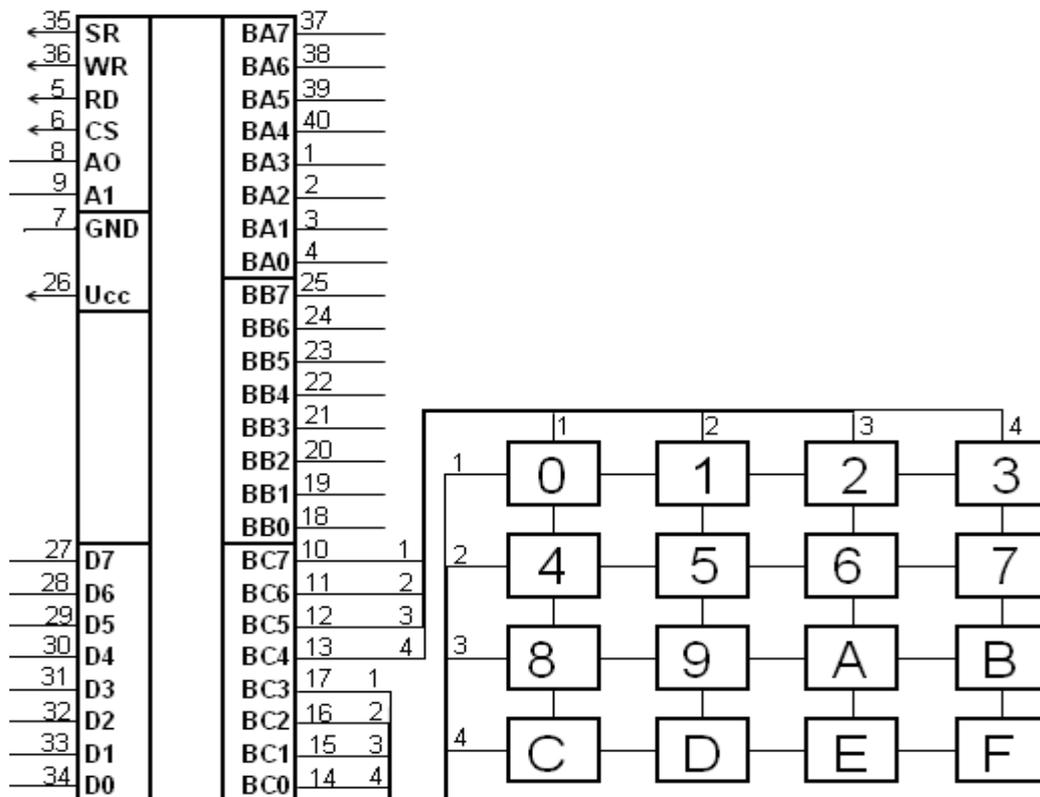


Рис. 13. Схема соединений клавиатур.

6. ЗАКЛЮЧЕНИЕ

Бу курс ишини лойихалашда ҳар бир бир лойихаловчи талаба ўзининг МП фанидан олган назарий билимларига таянган холда уни амалда қуллаш имкониятига эга бўлади.

Курс лойихасида биз турли дастгоҳларни автоматик таризда масофадан бошқаришни, бир нечта дастгоҳларни (станок) биргаликда бошқаришни ва берилган вариант асосида объектни МП ёрдамида бошқаришни ўргандик. Лойихани бажариш давомида хотира қурилмалари, таймер қурилмалари ва бошқа микросхемалар билан танишдик ва уларни ўрганиш давомида ўз билимларимизни мустахкамладик.

7. ЛИТЕРАТУРА

- 1.** В.А. Шахнова « Микропроцессоры и микропроцессорные комплекты интегральных микросхем». В двух томах справочник.
- 2.** С.Т. Хвош « Микропроцессоры и микро ЭВМ система автоматического управления». Справочник.
- 3.** В.М. Перельмутер « Система управления тиристорными электроприводами постоянного тока».