

**ЎЗБЕКИСТОН РЕСПУБЛИКАСИ АХБОРОТ ТЕХНОЛОГИЯЛАР
ВА ТЕЛЕКОММУНИКАЦИЯЛАРНИ РИВОЖЛАНТИРИШ**

ВАЗИРЛИГИ

ТОШКЕНТ АХБОРОТ ТЕХНОЛОГИЯЛАРИ УНИВЕРСИТЕТИ

ФАРҒОНА ФИЛИАЛИ

**“Телекоммуникация технологиялари
ва касбий таълим” факультети**

“Телекоммуникация инжиниринги” кафедраси

**« Рақамли мантиқий қурилмаларни
лойихалаштириш»**

фанидан лаборатория ишлари бўйича

УСЛУБИЙ ҚЎЛЛАНМА

Фарғона-2016

**Кафедра услубий семинарида
муҳокама қилинган
баён № ____ 2016**

**Факультет услубий кенгаши
томонидан тасдиқланган
баён № ____ 2016**

**Филиал илмий –услубий
кенгаши томонидан
тасдиқланган
Баён № ____ 2016**

Тузувчи:

Г.Ф. Жўраева - ТАТУ Фарғона
филиали “Телекоммуникация
инжиниринги” кафедраси
ассистенти

Такризчи:

Ю. Мамасодиқов -
Фарғона Политехника Институти
доценти

ЛАБОРАТОРИЯ ИШИ № 1.

Мавзу: ВА мантикий элементи

Ишнинг мақсади: ВА мантикий элементи билан танишиш, хақиқийлик жадвалини яратишва элементи қатнашган мантикий функцияларни ҳисоблаш.

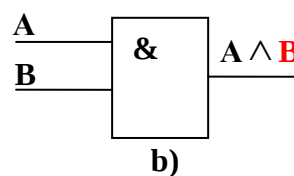
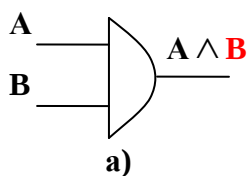
Назарий қисм.

Микропротсессор тизими (МПС) нинг асосий қурилмаси бўлган микропротсессор (МП) иккилик санок тизимида ишлагани учун командалар ва берилганлар шу санок тизимида ёзилади. Машинада сигналлар “0” ва “1”, яхни мос равишда паст ва юқори даражали сигналлар номи билан юритилади. Сигналларнинг бундай кўриниши ҳеч бир қийинчиликсиз мантикий ўзгарувчилар ёрдамида ифодаланади.

МП схемалари иккилик санок тизимида мантикий ва арифметик амалларни бажаради. “ВА”, “ЁКИ” ва “ИНКОР” схемалари асосида МП нинг ихтиёрий қурилмасини тўлиқ қуриш мумкин. МП да мантикий амаллар чекланган, лекин уларни ҳар бири исталган маротаба бажариши мумкин. [2]

Иккилик санок тизимида мантикий амалларни бажара оладиган **комбинатсион схемалар** билан танишиб чиқамиз. Комбинатсион схемалар рақамли схемалар бўлиб, уларнинг чиқиши ихтиёрий вақт давомида фақат киришига берилаётган сигналлар билан аниқланади.

«ВА» **схемаси** (мантикий кўпайтириш схемаси) икки ва ундан ортиқ мантикий қийматларни кўпайтиришни (конъюнксияни) бажаради. Расмда “ВА” схемасининг шартли белгиси кўрсатилган (а-махсус белги, б-тўғри тўрт бурчак кўринишидаги белги). Схеманинг чиқиши билан А ва Б киришлари орасидаги



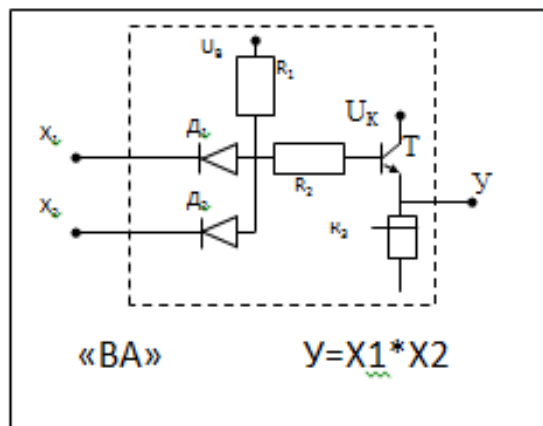
“ВА” схемасининг белгиси.

боғланишларни $Y = A \wedge B = A * B$ муносабат билан ифодаланади. Схеманинг А ва Б киришларида 1 бўлгандагина Y чиқишда 1 сигнали ҳосил бўлади. Қолган ҳолларда схеманинг Y чиқишида ҳар доим “0” ҳосил бўлади.

“ВА” схемасининг иш жадвали

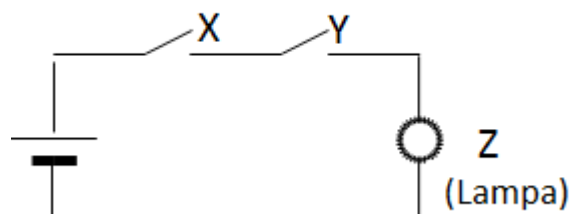
А	Б	$A \wedge B$
0	0	0
0	1	0
1	0	0
1	1	1

Рақамли ҳисоблаш техникасида асос элементлари бўлиб мантикий “ВА”, “ЁКИ”, “ИНКОР” элементлари хизмат қилади.



“ВА” мантикий элементи.

Ishlash prinsipi



X ва Y киришларга бир вақтда “1” сигнали берилса (яхни улагичлар бир вақтда уланса), Z чиқишда “1” сигнали ҳосил бўлади (яхни лампа ёришади). Киришлардан бирортасига ёки бир вақтда иккаласига «0» сигнали берилса (яхни улагичлардан бири ёки бир вақтда иккаласи уланмаган ҳолда бўлса), чиқишда «0» сигнали ҳосил бўлади (яхни лампа ўчган ҳолда бўлади).

«ВА» элементи мантикий функция сифатида $Z = X \& Y$, ҳамда $Z = X * Y$ ёки $Z = X \wedge Y$ кўринишлардан бирортасилф тасвирланаши мумкин

Мантикий элементларни ишлаб чиқариш технологияларининг бир қатор турлари мажуд бўлиб, уларнинг ҳар бири ўз ютуқ ва камчиликларига эга.

Масалан:

- униполяр транзисторларга асосланган технологиялар (н-МОП, р-МОП, КМОП);

- кристалда жойлашган элементлар зичлигини юқорилиги, кам қувват талаблиги, нархининг арзонлиги билан характерланади, лекин ташқи тасирларга ўта таҳсирчан, нисбатан тезкорлиги паст;

- биполяр технологиядаги (ДТЛ, ТТЛ, ТТЛШ, ЭСЛ, И²Л) элементлар ўта тезкорлиги ва ишончли ишлаши билан характерланади,

лекин элементлар зичлиги кам ва кўп энергия талаб қилади, тан нархи қиммат;

- интеграл-инжекцион технологиядаги (И²Л) элементлар юқоридаги икки технология орасидаги кўрсаткичларга эга.

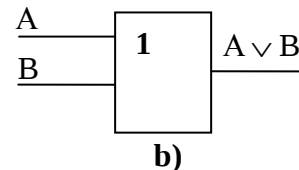
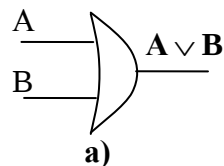
ЛАБОРАТОРИЯ ИШИ № 2.

Мавзу: Ёки мантикий элементи

Ишнинг мақсади: Ёки элементлари билан танишиш ва улардан амалиётда фойдаланиш.

Назарий қисм.

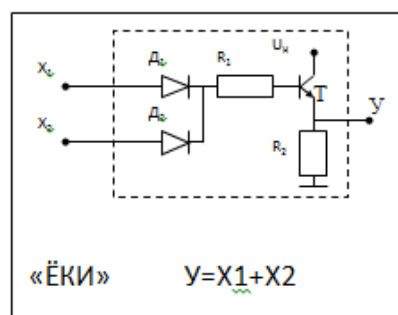
«ЁКИ» схемаси (мантикий қўшиш схемаси) икки ва ундан ортиқ мантикий қийматларни қўшишни (конъюнксияни) бажаради. Демак **“ЁКИ”** схемасининг кириши **“ВА”** схемасининг кириши сингари камида иккита бўлади. Расмда **“ЁКИ”** схемасининг шартли белгиси кўрсатилган (а-махсус белги, б-тўғри тўрт бурчак кўринишидаги белги). Схеманинг Y чиқиши билан A ва B киришлари орасидаги боғланишларни $Y = A \vee B$ муносабат



“ЁКИ” схемасининг белгиси.

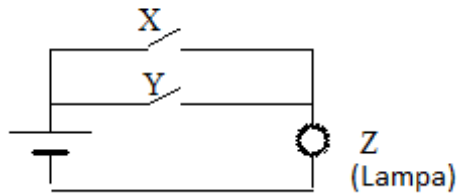
билан ифодаланади. Схеманинг A ва B киришларида **0** бўлгандагина Y чиқишда **0** сигнали ҳосил бўлади. Қолган ҳолларда схеманинг Y чиқишида ҳар доим **“1”** ҳосил бўлади. **“ЁКИ”** схемасининг иш жадвали

A	B	$A \vee B$
0	0	0
0	1	1
1	0	1
1	1	1



Ёки мантикий элементининг диодлар билан ифодаланиши

Ishlash prinsipi



X va Y киришларга бир вақтда “0” сигнали берилса (яхни улагичлар бир вақтда уланмаган холда бўлса), Z чиқишда “0” сигнали ҳосил бўлади (яхни лампа ўчиқ холда бўлади). Киришлардан бирортасига ёки бир вақтда иккаласига «1» сигнали берилса (яхни улагичлардан бири ёки бир вақтда иккаласи уланса), чиқишда «1» сигнали ҳосил бўлади (яхни лампа ёришади).

«ЁКИ» элементи мантикий функция сифатида $Z = X + Y$ ҳамда $Z = X \vee Y$ кўринишларда тасвирланади.

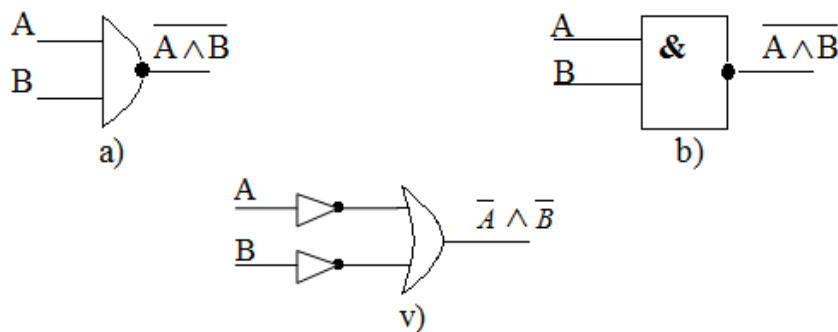
Назорат саволлари:

1. Ёки мантикий элементини схемада белгиланишини чизиб беринг?
2. Ёки схемасининг иш жадвалини тушунтириб беринг?
3. Ёки мантикий элементини ишлаш принципини тушунтириб беринг?

ЛАБОРАТОРИЯ ИШИ № 3.

Мавзу: Ва-емасмантикиэлементлари

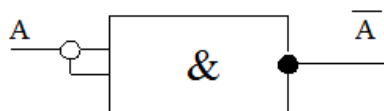
“ВА-ЭМАС” схемаси “ВА” схемасининг натижасини аксини ҳосил қилади. Шартли белгиси 6-расмда келтирилган.



6-rasm. "VA-EMAS" sxemasining belgisi.

Схеманинг Y чиқиши билан A ва B киришлари орасидаги боғланиш $Y = \overline{A \wedge B} = \overline{A} \vee \overline{B}$ муносабатлари билан ифодаланади.

Агар кириш битта бўладиган бўлса, “ВА-ЭМАС” схемаси 6-расмдаги каби кўринишга эга бўлади.



7-rasm.

“ВА-ЭМАС” схемасининг иш жадвали куйидаги 4-жадвалда берилган.

4-жадвал

A	B	$A \wedge B$	$\overline{A \wedge B}$	Ёки	$\overline{A}$	$\overline{B}$	$\overline{A} \vee \overline{B}$
0	0	0	1		1	1	1
0	1	0	1		1	0	1
1	0	0	1		0	1	1
1	1	1	0		0	0	0

Бу икки жадвал $\bar{Y} = \overline{A \wedge B} = \overline{A} \vee \overline{B}$ муносабатнинг исботи хамдир ва “ВА - ЭМАС” схемасининг 5-расм орқали ифодаланишига олиб келади.

Назорат саволлари:

1. “ВА-ЭМАС” элементининг шартли белгиланишини чизиб беринг?
2. “ВА-ЭМАС” схемасининг иш жадвалини тушунтириб беринг?
3. Схеманинг Y чиқиши билан A ва B киришлари орасидаги боғланиш қандай муносабатлар билан ифодаланади?

ЛАБОРАТОРИЯ ИШИ № 4

Мавзу: Ёки-емас мантикий элементлари

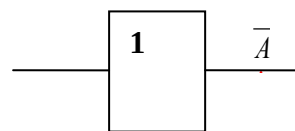
Ишнинг мақсади ва вазмуни: Ёки-емас мантикий элементлари ва уларни схемада белгиланиши, чинлик жадвалини ўрганиш.

Назарий қисм

“ЭМАС” схемаси (инвертор) – “ЭМАС” (ё`қ, акси) амалини бажаради. Схеманинг A кириши билан Y чиқиши ўртасидаги муносабат $\bar{Y} = \bar{A}$ кўринишда ифодаланади. Бу ерда $\bar{A}$ “ЭМАСА” ёки “инверсия A” деб ўқилади. “ЭМАС” схемаси битта киришга ва битта чиқишга эга бўлиб, киришдаги сигнални акси чиқишда хосил бўлади. Унинг шартли белгиси 3-расмда келтирилган (а-махсус белги; б-тўғри тўртбурчак кўринишидаги белги).



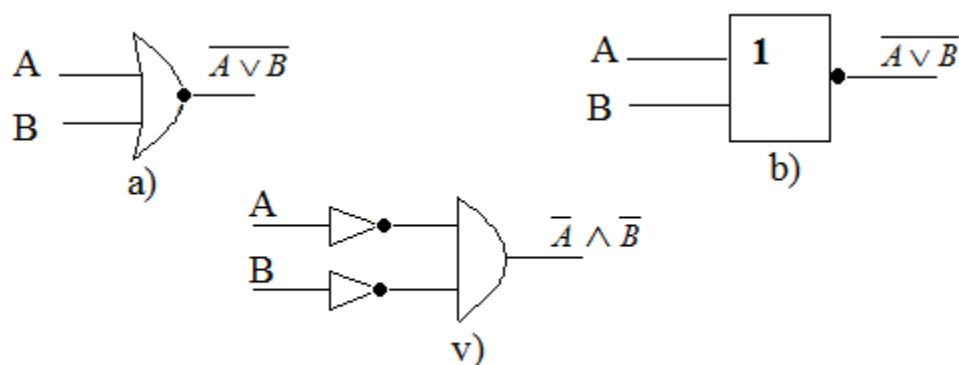
а)



б)

3-rasm. “ЭМАС” схемасининг белгиланиши.

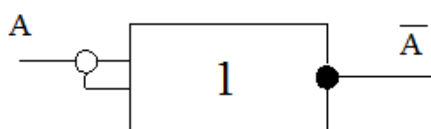
“ЁКИ-ЭМАС” схемаси “ЁКИ” схемасининг натижасини акси (4-расм).



4-rasm. "YOKI-EMAS" sxemasining belgisi.

Схеманинг $\overline{Y}$ чиқиши билан A ва B киришлари орасидаги боғланиш $Y = \overline{A \vee B} = \overline{A} \wedge \overline{B}$ муносабатлари билан ифодаланади.

Агар кириш битта бўлса, “ЁКИ-ЭМАС” схемаси 5-расмдагидек кўриниш олади.



5-rasm.

“ЁКИ-ЭМАС” схемасининг иш жадвалиқуйидаги 3-жадвалда берилган.

3-жадвал

A	B	$A \vee B$	$\overline{A \vee B}$	Ёки	$\overline{A}$	$\overline{B}$	$\overline{A} \wedge \overline{B}$
0	0	0	1		1	1	1
0	1	1	0		1	0	0
1	0	1	0		0	1	0
1	1	1	0		0	0	0

Бу икки жадвал $\overline{Y} = \overline{A \vee B} = \overline{A} \wedge \overline{B}$ муносабатнинг исботи хамдир ва “ЁКИ - ЭМАС” схемасининг 4-расм орқали ифодаланишига олиб келади.

Назорат саволлари

1. Ёки-емас мантиқий элементининг схемада белгиланиши чизиб беринг?
2. Ёки-емас мантиқий элементининг хақиқийлик жадвалини тушунтириб беринг?

ЛАБОРАТОРИЯ ИШИ № 5

Мавзу: Истесно ёки мантиқий элементи

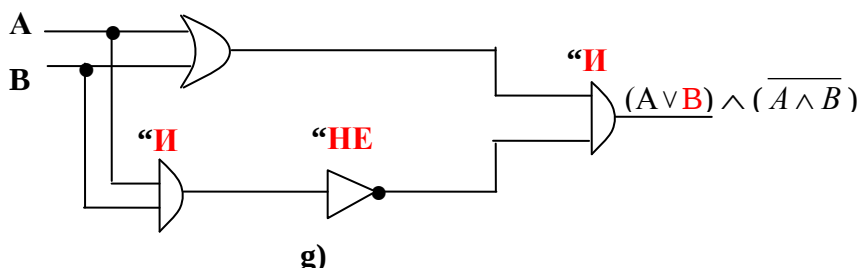
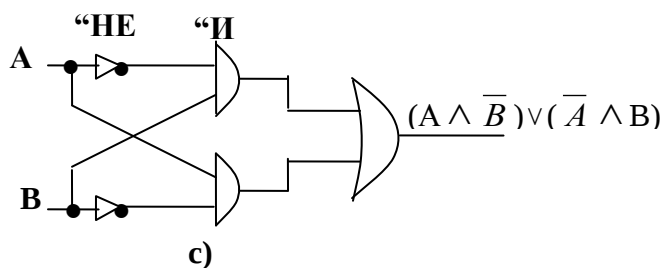
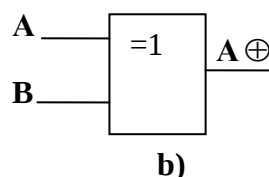
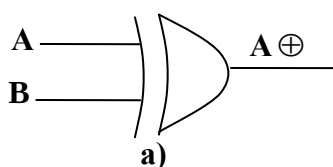
Ишнинг мақсади ва мазмуни: Истесно ёки схемаси ва уни ихчамлаш, “Истесно ЁКИ” схемасининг иш жадвалини ўрганиш.

Назарий қисм

“Истесно ЁКИ” схемаси ва уни ихчамлаш. “Истесно ЁКИ” (“қарама-қарши”) схемаси қарама-қарши сигналлар устида амал бажаради, яхни схеманинг **Й** чиқишида **1** сигнали фақат **А** ҳамда **Б** киришларининг бирида **1** бошқасида **0** бўлгандагина ҳосил бўлади. Шартли белгиси расмда келтирилган.

“Истесно ЁКИ” схемасининг иш жадвали

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0



“Истесно ЁКИ” схемасининг шартли белгиси (a,b), ҳамда оддий (c) ва ихчамланган (g) схемалари.

Схеманинг **У** чиқиши ҳамда **А** ва **В** киришлари орасидаги муносабат $A \oplus B = (A \wedge \bar{B}) \vee (\bar{A} \wedge B)$ ёрдамида ифодаланади. **“Истесно ЁКИ”** схемасининг бу муносабатини амалга оширувчи схемаси расмда келтирилган. У беш элементдан таркиб топган.

Одатда рақамли схемаларни лойиҳалашда, схемадаги элементлар сони иложи борича камайтиради. Бундай ихчамлашни **“Истесно ЁКИ”** схемаси мисолида кўриб чиқамиз. Ихчамлаш масаласи Буле алгебрасининг асосий

муносабатлари ёрдамида хал қилинади. $A \oplus B = (A \wedge \bar{B}) \vee (\bar{A} \wedge B)$ ифодани қуйидагича ёзиш мумкин:

$$\begin{aligned} A \oplus B &= (A \wedge \bar{B}) \vee (\bar{A} \wedge B) = A \wedge \bar{B} \vee \bar{A} \wedge B \vee A \wedge \bar{A} \vee \bar{B} \wedge B = \\ &= A(\bar{A} \vee B) \vee \bar{A}(A \vee \bar{B}) = (A \vee B) \wedge (\bar{A} \vee \bar{B}) = (A \vee B) \wedge \overline{A \wedge B}, \end{aligned}$$

чунки, $A \wedge \bar{A} = 0$, $B \wedge \bar{B} = 0$, $\bar{A} \vee \bar{B} = \overline{A \wedge B}$

Расмда янги ҳосил қўйилган мантикий ифодани амалга оширувчи **“Истесно ЁКИ”** схемаси келтирилган. Бу схемадаги жами элементлар биттага камдир.

Мантикий элементларинтеграл схема (ИС) кўринишида ишлаб чиқарилади. Шунинг учун улар ИС сингари классларга (синфларга) бўлинади.

Назорат саволлари:

1. **“Истесно ЁКИ ”** схемасининг бажарадиган амалини, иш жадвалини, чиқиши билан кириши орасидаги муносабатларни ва структура схемасини тушинтиринг.
2. **“Истесно ЁКИ ”** схемасини ихчамлашни амалга оширинг ва уни тушинтиринг.

ЛАБОРАТОРИЯ ИШИ № 6.

Мавзу: Бул ифодалари асосида схемаларни синтезлаш.

Ишнинг мақсади: Мантикий аммаллар асослари, Бул алгебраси формулалари ва комбинацион схемаларни ўганиш.

Назарий қисм.

Математик мантиқнинг асосий қисмларидан бири - **мантиқ алгебраси** ҳисоблаш машиналарининг асоси ҳисобланади. Мантиқ алгебраси фикрлар билан иш кўради. **Фикр** деганда ҳақиқий ёки ёлгонлиги нуқтаи назаридан билдирилган ҳар қандай тасдиқ тушунилади. Фикрнинг ҳақиқийлиги ёки ёлгонлигидан бошқа аломатлари (яҳши, ёмон, нодир ва х.к) эҳтиборга олинмайди.

Мантиқ алгебрасида фикрларнинг ҳақиқийлиги 1 билан, ёлгонлиги 0 билан тенглаштириш қабул қилинган. Фикрларнинг бу иккили табиатига мослигини ҳисобга олиб, уларни **мантикий ўзгарувчилар** деб аташади. Фикрлар ёки мантикий ўзгарувчилар оддий бўлади ва латин алифбосининг кичик ҳарфлари - $x, y, z, x_1, x_2, a, b, \dots$ билан белгиланади.

Оддий фикрлардан мантикий ўзгарувчиларнинг иккили функциялари ҳисобланувчи мураккаб фикрлар тузилади. Мураккаб фикрлар катта ҳарфлар $A, B, C, D, E, F, \dots$ билан белгиланади ва кўпинча **мантиқ алгебрасининг функцияси** (МАНФ) деб аталади.

Мантиқ алгебраси элементар мантикий функциялар ёрдамида мантиқ алгебраси функцияларини ифодалаш ва ўзгартириш билан шуъулланади. МАФ ларини ифодалаш ва ўзгартириш масалалари хисоблаш машиналарини лойихалашда кенг қўлланилади.

Элементар мантикий функциялар қаторига аввало битта ўзгарувчи x нинг элементар функцияларини киритиш мумкин. Бу функциялар **хақиқийлик жадвали** деб аталувчи жадвалда келтирилган (1-жадвал). Умуман, хақиқийлик жадвали аргументларнинг (мантикий ўзгарувчиларнинг) мумкин бўлган тўпламларидан хар бирига мос функция қийматини акслантиради. 1-жадвал

Функция	x аргументли функция қиймати		Функция белгиси	Функция номи
	0	1		
ϕ_0	0	0	0	доимо ёльон
ϕ_1	0	1	x	ўзгарувчи
ϕ_2	1	0	$\bar{x}$	инкор
ϕ_3	1	1	1	доимо хақиқий

Чинлик жадвали ва Бул алгебраси

Иккита x ва y ўзгарувчиларнинг элементар мантикий функцияларини кўрайлик. 2-жадвал.

Функция	x, y аргументли функция қиймати				Функция белгиси	Функция номи
	00	01	10	11		
ϕ_0	0	0	0	0	0	доимо ёльон
ϕ_1	0	0	0	1	$x \wedge y$	конъюнкция
ϕ_2	0	0	1	0	$x \bar{y}$	y бўйича тахқиқ
ϕ_3	0	0	1	1	x	x доимохақиқий
ϕ_4	0	1	0	0	$\bar{x} y$	x бўйича тахқиқ
ϕ_5	0	1	0	1	y	y доимо хақиқий
ϕ_6	0	1	1	0	$x \oplus y$	x ва y ни 2 нинг модули бўйича қўшиш
ϕ_7	0	1	1	1	$x \vee y$	дизъюнкция
ϕ_8	1	0	0	0	$x \uparrow y$	Пирс стрелкаси
ϕ_9	1	0	0	1	$x \sim y$	тенг қийматлилик
ϕ_{10}	1	0	1	0	$\bar{y}$	y доимо ёльон
ϕ_{11}	1	0	1	1	$x \rightarrow y$	импликация
ϕ_{12}	1	1	0	0	$\bar{x}$	x доимо ёльон

ϕ_{13}	1	1	0	1	$y \rightarrow x$	импликация
ϕ_{14}	1	1	1	0	x/y	Шеффер штрихи
ϕ_{15}	1	1	1	1	1	доимо ҳақиқий

2-жадвалдаги функциялардан бир қисми тривиал ҳисобланади. Масалан, $\phi_0=0$, $\phi_{15}=1$ ва $\phi_3=x$, $\phi_5=y$. Уларнинг ичида икkitаси элементар функциялардир - $\phi_{10}=y$, $\phi_{12}=x$. ϕ_2 ва ϕ_4 функциялари эса мос ҳолда y ва x бўйича таҳқиқи функциялари ҳисобланади.

Қолганларини қисқача тавсифлайлик:

- x ва y мантиқий ўзгарувчиларнинг **дизъюнкцияси**. Қисқача x ва y нинг дизъюнкцияси. $x \vee y$ каби белгиланади. « x ёки y » деб ўқилади. Таҳрифи: x ва y мантиқий ўзгарувчиларнинг дизъюнкцияси мураккаб функция бўлиб, у фақат x ва y ёллон бўлгандагина ёллон ҳисобланади. (3-жадвал)

- x ва y мантиқий ўзгарувчиларнинг **конъюнкцияси**. $x \wedge y$ каби белгиланади. « x ҳам y » деб ўқилади. Таҳрифи: x ва y нинг конъюнкцияси мураккаб функция бўлиб, у фақат x ва y ҳақиқий бўлгандагина ҳақиқий ҳисобланади. (4-жадвал)

3-жадвал

$0 \vee 0 = 0$
$0 \vee 1 = 1$
$1 \vee 0 = 1$
$1 \vee 1 = 1$

4-жадвал

$0 \wedge 0 = 0$
$0 \wedge 1 = 0$
$1 \wedge 0 = 0$
$1 \wedge 1 = 1$

- x ва y мантиқий ўзгарувчиларнинг **тенг қийматлилиги**. $x \sim y$ каби белгиланади. « x y га тенг қийматлик» деб ўқилади. Таҳрифи: x ва y нинг тенг қийматлилиги мураккаб функция бўлиб, у фақат x ва y ҳақиқийликлари мос келгандагина ҳақиқий ҳисобланади (5-жадвал).

- x ва y ни **2 нинг модули бўйича қўшиш**. $x \oplus y$ каби белгиланади. « x ни y га 2 нинг модули бўйича қўшиш» деб ўқилади. Таҳрифи: x ва y ни 2 нинг модули бўйича қўшиш мураккаб функция бўлиб, у фақат x ва y нинг ҳақиқийликлари мос келмаганда ҳақиқий ҳисобланади (6-жадвал). Бахзи адабиётларда бу функцияни **тенг қийматлилигининг инкори** деб ҳам аташади.

5-жадвал

$0 \sim 0 = 1$
$0 \sim 1 = 0$
$1 \sim 0 = 0$
$1 \sim 1 = 1$

6-жадвал

$0 \oplus 0 = 0$
$0 \oplus 1 = 1$
$1 \oplus 0 = 1$
$1 \oplus 1 = 0$

- x ва y нинг **импликацияси**. $x \rightarrow y$ каби белгиланади. «Агар x , унда y » деб ўқилади. Таҳрифи: x ва y нинг импликацияси мураккаб функция бўлиб, у фақат x ҳақиқий, y ёллон бўлгандагина ёллон ҳисобланади (7-жадвал). Таҳкидлаш лозимки, импликация сабаб ва оқибат орасидаги боьланиш махносига эга эмас, яхни x нинг ҳақиқийлигидан y нинг ҳақиқийлик шарти келиб чиқмайди. Аксинча, импликация ёрдамида тузилган мураккаб

фикрнинг хақиқийлиги учун x нинг ёлгонлиги кифоя. ϕ_{13} функция $y \rightarrow x$ га мос келади.

- x ва y нинг **Шеффер штрихи**. x/y каби белгиланади. « x штрих y » деб ўқилади. Таҳрифи: x ва y нинг Шеффер штрихи мураккаб функция бўлиб, у фақат x ва y хақиқий бўлгандагина ёлгон хисобланади (8-жадвал).

- x ва y нинг **Пирс стрелкаси**. $x \uparrow y$ каби белгиланади. « x Пирс стрелкаси y » деб ўқилади. Таҳрифи: x ва y нинг Пирс стрелкаси мураккаб функция бўлиб, у фақат x ва y ёлгон бўлгандагина хақиқий хисобланади (9-жадвал).

7-жадвал

$0 \rightarrow 0 = 1$
$0 \rightarrow 1 = 1$
$1 \rightarrow 0 = 0$
$1 \rightarrow 1 = 1$

8-жадвал

$0/0 = 1$
$0/1 = 1$
$1/0 = 1$
$1/1 = 0$

9-жадвал

$0 \uparrow 0 = 1$
$0 \uparrow 1 = 0$
$1 \uparrow 0 = 0$
$1 \uparrow 1 = 0$

10-жадвалда учта ўзгарувчили мантикий функция учун хақиқатлик жадвали келтирилган.

10-жадвал

Тўплам тартиб рақами	x_1, x_2, x_3 тўпламлари	ϕ функция қиймати
0	000	0
1	001	0
2	010	0
3	011	1
4	100	0
5	101	1
6	110	1
7	111	1

Бул алгебрасининг формуллари

- =
- 1) $X = x$
 - 2) $xy = yx$
 - 3) $(xy)z = x(yz)$
 - 4) $x \vee y = y \vee x$
 - 5) $(x \vee y \vee z) = x \vee (y \vee z)$
 - 6) $x(y \vee z) = xy \vee xz$
 - 7) $x \vee yz = (x \vee y)(x \vee z)$
 - 8) $\overline{x \vee y} = \overline{x} \overline{y}$
 - 9) $\overline{xy} = \overline{x} \vee \overline{y}$
 - 10) $x \vee x = x$
 - 11) $xx = x$
 - 12) $1x = x$

13) $0 \vee x=x$

Булардан ўрнига қўйиш принципи: агар $x = y$ бўлса, y холда x мавжуд бўлган ҳар қандай формулада, x ўрнига уни қўйиш мумкин ва бунда эквивалент формула олинади.

Хисоблаш системаларининг асосий техник базаси бўлган хисоблаш машиналари арифметик амаллар билан бир қаторда, *мантиқий* амалларни ҳамбажариш хусусиятига эга.

Бизга маолумки, *мантиқ* - бу фикрлаш шакллари ва қонунлари ҳақидаги фандир. *Мантиқ* математика эса *мантиқий* масалаларни ечиш учун расмий усулларни танлаш имконини ўрганиш билан шуғулланади. Электрон хисоблаш машиналарида ва умуман рақамли электрон техникасида асосан *мантиқий* математиканинг бошланғич бўлими - фикрларни (билдирилган ёки баён этилган) хисоблаш, яъни *мантиқий* алгебра қўлланилади. Баъзи адабиётларда *мантиқий* алгебрани XIX асрда фикрларни хисоблаш асосларини яратган инглиз олими Джордж Бул номи билан боғлайдилар, яъни Бул алгебраси деб ҳаматашади. Ҳозирги вақтда *мантиқий* алгебра ЭХМнинг ҳар хил узелларини анализ қилишда ва синтезлашда ҳамда *мантиқий* масалаларни машина ёрдамида ечишда кенг қўлланилади.

Ҳар қандай *мантиқий* функция (ҳақиқатлик) чинлик жадвали орқали берилганда аргументқийматларининг ҳар бир тўпламига мос равишда функциянинг қиймати 0 ва 1 ёки d кўринишида берилади (d белгиси функциянинг ноаниқ қийматини билдиради, унинг ўрнига баъзи ҳолатда 0 ёки 1 кўрсатиш мумкин). Функцияга ноаниқ (d) қийматни берадиган тўпламга маоносиз тўплам дейилади. Аргументларнинг барча тўпламларида фақат 0 ва 1 қийматлари билан аниқланган функцияни тўлиқ аниқланган, акс ҳолда қисман аниқланган дейилади.

Билдирилган фикрлар тушунчаси *мантиқий* алгебранинг дастлабки (бошланғич) тушунчаси бўлиб хизмат қилади. Билдирилган фикр сифатида тўғри (ҳақиқий) ёки нотўғрилиги нуқтаи-назаридан билдирилган ҳар қандайтасдиқ тушунилади. Фикрнинг бошқа сифат белгилари (яхши, ёмон, нодир, адабий, сиёсий ва х.) эотиборга олинмайди. Фикр фақат ҳақиқий (тўғри) ёки нотўғри бўлиши мумкин. Фикрнинг бўлиши мумкин бўлган ҳолатлари сифатида тўғри ёки нотўғрилигини айтиш мумкин. Фикрларнинг шу иккилик табиатига мослигини эотиборга олиб, уларни *мантиқий* ўзгарувчилар деб аташга келишилган ва латин алифбосининг ҳарфлари билан белгилаш қабул қилинган. Бунда фикрнинг тўғри ҳолига 1 қиймати ва нотўғри ҳолига 0 қиймати берилади. Фикрлар содда ва мураккаб бўлиши мумкин. *Содда фикр* деб, ҳақиқийлик қиймати бошқа қандайдир фикрнинг ҳақиқийлик қийматига боғлиқ бўлмаган фикрга айтилади. Мисол сифатида қуйидаги икки фикрни келтиришимиз мумкин:

$x =$ «Ўзбекистон Республикаси Осиё қитоасида жойлашган»;

$y =$ «Оптика математика фанининг бир қисми».

Биринчи фикр ҳақиқий, иккинчиси нотўғри, яъни ҳақиқатга тўғри келмайди. Шунинг учун уларни қуйидагича ёзиш ўринли бўлади: $x=1$, $y=0$.

Мураккабфикр деб, хақиқийлик қиймати бошқа фикрларнинг хақиқийлик қийматига боғлиқбўлганфикрга айтилади. Шунинг учун хар қандаймураккаб фикрни ўз таркибига кирувчи содда фикрларнинг ёки баози иккилик аргументларнинг *мантиқий* функцияси сифатида қараш мумкин. Ўз навбатида мураккаб фикрлар ҳамжуда (ўта) мураккаб фикрларнинг аргументлари бўлибхизмат қилиши мумкин. Умуман, *мантиқий* функция куйидагича таорифланади:

$\phi(x_1, x_2, \dots, x_n)$ *мантиқий* функция дейилади, агар у ҳамўз аргументлари сингари фақат икки қийматни қабулқилиши мумкин бўлса, бу қийматлар сифатида юқорида кўрсатиб ўтилганидек 0 ва 1 символлари қўлланилади. *Мантиқий* функцияларнинг аргументлари фақат икки қийматни қабулқилиши мумкинлиги туфайли хар қандаймантиқий функциянинг аниқланиш сохаси чекланган. Шунинг учун хар қандаймантиқий функция аргументларининг қийматларига боғлиқбўлганўзининг қийматлари жадвали ёрдамида берилиши мумкин.

Мисол. Учта аргументга боғлиқбўлган $\phi(x_1, x_2, x_3)$ ва $\psi(x_1, x_2, x_3)$ *мантиқий* функциялар қийматлари 1-жадвалда берилган. Аргументларнинг қийматлари мажмуасига тўплам дейилади ва $a_1, a_2, \dots, a_n, \dots, a_n$ билан белгиланади, бу ерда a_i бирга ёки нолга тенг ($i=1, 2, \dots, n$).

1-жадвалда берилган функциялар саккизта тўпламларда аниқланган. $\phi(x_1, x_2, x_3)$ функцияси (0,0,1) ва (0,1,1) тўпламларда бирга, барча бошқа тўпламларда эса нолга тенг;

1-жадвал

x_1	x_2	x_3	$\phi(x_1, x_2, x_3)$	$\psi(x_1, x_2, x_3)$
0	0	0	0	0
0	0	1	1	0
0	1	0	0	0
0	1	1	1	1
1	0	0	0	0
1	0	1	0	1
1	1	0	0	1
1	1	1	0	0

$\psi(x_1, x_2, x_3)$ функцияси эса (0,1,1), (1,0,1) ва (1,1,0) тўпламларда бирга, барча бошқа тўпламларда эса нолга тенг.

мантиқий функцияларнинг баози хусусиятларини кўрсатиб ўтиш жоиздир.

1. Хар қандайн аргументли *мантиқий* функция 2^n та тўпламларда аниқланади.

Хақиқатдан хамаргументларнинг хар бир тўпламига (наборига) n -хонали иккилик рақамни кўрсатиш мумкин. n -хонали иккилик рақамларнинг сони эса 2^n га тенг.

Мантиқ алгебрасига фақатгина иккита қийматни 0 ва 1 қабулқиладиган ўзгарувчилар курилади.

Ўзгарувчилар $x, y, z, \dots$ билан белгиланади. *Мантиқ* алгебрасида эквивалентлик

нисбати $\Leftrightarrow$ ва учта амал - дизъюнкция ($\vee$) (ёки амали) ($\vee$) коноъюнкция ($\wedge$) ($\wedge$ ва амали), инкор (емас) ($\bar{X}$). Эквивалентлик нисбати қуйидаги хусусиятларни қондиради. $x = x$ - рефлексивлик;

агар $x = y$ бўлса, y холда $x = y$ - симметриялик; агар $x = y$ ва $y = z$ бўлса, $x = z$ холда $x = z$ транзитивлик.

Булардан ўрнига қўйиш принципи: агар $x = y$ бўлса, y холда мавжуд бўлган ҳар қандай формулада, ўрнига уни қўйиш мумкин ва бунда эквивалент формула олинади.

Мантиқ алгебраси қуйидаги теоремалари:

Idempotentlik qonunlari

$$X \vee X = X$$

$$X \wedge X = X$$

Kommutativlik qonunlari

$$X \vee Y = Y \vee X$$

$$X \wedge Y = Y \wedge X$$

Assotsiativlik qonunlari

$$(X \vee Y) \vee Z = X \vee (Y \vee Z)$$

$$(X \wedge Y) \wedge Z = X \wedge (Y \wedge Z)$$

Distributivlik qonunlari

$$X \wedge (Y \vee Z) = (X \wedge Y) \vee (X \wedge Z)$$

$$X \vee (Y \wedge Z) = (X \vee Y) \wedge (X \vee Z)$$

Inkor qonunlari

$$X \vee \bar{X} = 1 \quad X \wedge \bar{X} = 0$$

$$0 \vee X = X \quad 1 \wedge X = X$$

$$1 \vee X = 1 \quad 0 \wedge X = 0$$

De Morgan teoremlari

$$\overline{X \vee Y} = \bar{X} \wedge \bar{Y}$$

$$\overline{X \wedge Y} = \bar{X} \vee \bar{Y}$$

Ikki marta inkor qonuni

$$\overline{\bar{X}} = X$$

Umumlashgan yopishish amallari

$$X \wedge Y \vee X \wedge Z \vee Y \wedge Z = X \wedge Y \vee X \wedge Z$$

$$(X \vee Z) \wedge (Y \vee Z) = (X \wedge Y) \vee Z$$

$$X \vee X \wedge Y = X \vee Y$$

$$X \wedge (X \vee Y) = X \wedge Y$$

Yutilish qonunlari

$$X \vee X \wedge Y = X$$

$$X \wedge (X \vee Y) = X$$

Yopishish amallari

$$X \wedge Y \vee X \wedge Y = Y$$

$$(X \vee Y) \wedge (X \vee Y) = X$$

Назорацаволлари:

1. Мантиқиямалларасослари.
2. Булалгебрасиформулалари.
3. Комбинационсхемалар қуриш
4. Мантиқ алгебраси теоремалари.

ЛАБОРАТОРИЯ ИШИ № 7

Мавзу: Мантиқ алгебраси функцияларини минималлаштириш. Квайн усули.

Ишнинг мақсади ва вазмуни: Мантиқ функцияларини Квайн усули ёрдамида минималлаштириш.

Назарий қисм.

Бирор мантикий алгебра функциясини амалга оширувчи мантикий схемани куришдан аввал бу функцияни минималлаштиришга уриниб кўриш лозим. Кўпинча ДНШда берилган мантикий функциялар минималлаштирилади. Асосий мақсад – минимал ДНШни олишдир. Мантикий алгебра функциясининг минимал ДНШда барча дизъюнктив хадлардаги ўзгарувчилар ва уларнинг инкорлари сонларининг йиғиндиси бу функциянинг барча эквивалентидагига нисбатан кам бўлади.

Минималлаштириш, яъни берилган мантикий функция учун энг содда ифодани топиш, турли усуллар бўйича амалга оширилади. Қуйида баозилари билан танишиб чиқамиз.

Квайн усули. Ушбу усул минималлаштирилувчи мантикий функциянинг МДНШда берилишига асосланади. Минималлаштириш иккита босқичда амалга оширилади.

Биринчи босқичда МДНШдан қисқартирилган ДНШга ўтилади. Бунда дастлабки мантикий функциянинг барча коноюнкциялари жуфтлари ўзаро таққосланади. Агар $Ax \vee \bar{x}$ каби коноюнкциялар учраса, улар орасида бириктириш амалга оширилади:

$$Ax \vee \bar{x} = Ax \vee A \vee \bar{x} \vee A$$

Натижада $A(n-1)$ даражали коноюнкция олинади. $Ax \vee \bar{x}$ коноюнкциялари эса дастлабки ифодада қолиб, МДНШнинг бошқа хадлари билан таққосланади. Дастлабки МДНШнинг бириктириш бажарилган n -даражали коноюнкциялари белгиланади. Натижада $(n-1)$ даражали элементар коноюнкциялар гуруҳи ва n -даражали коноюнкциялар гуруҳи хосил бўлади. Белгиланмаган коноюнкциялар оддий импликантлар ҳисобланиб, кейинчалик қисқартирилган ДНШга қўшилади. Сўнгра тавсифланган муолажа олинган $(n-1)$ даражали элементар коноюнкциялар гуруҳига қўлланилади, натижада $(n-p)$ даражали элементар коноюнкциялар гуруҳи ва p -даражали коноюнкциялар гуруҳи хосил бўлади. p -даражали коноюнкциялар оддий импликантлар (оддий импликантлар) олинади ва x . Босқич янгидан олинган p -даражали $(1 \leq p \leq n)$ элементар коноюнкциялар бир-бири билан бирикмай қолгандагина, яъни p -даражали оддий импликантага айлангандагина тугайди. Биринчи босқич бажарилиши натижасида барча оддий импликантларни ўз ичига оловчи ДНШнинг қисқартирилган ёзуви олинади.

Мисол. Қуйидаги мантикий функциянинг қисқартирилган ДНШни олиниши талаб қилинсин:

$$f = \overline{x_1} x_2 x_3 x_4 \vee x_1 \overline{x_2} x_3 x_4 \vee x_1 x_2 \overline{x_3} x_4 \vee x_1 x_2 x_3 \overline{x_4} \vee$$

$$\vee x_1 x_2 x_3 x_4 \vee x_1 x_2 x_3 \overline{x_4} \vee x_1 x_2 \overline{x_3} x_4 \vee x_1 x_2 \overline{x_3} \overline{x_4} \quad (1)$$

Эчиш. Бириктириш амали 1-4, 1-6, 2-3, 2-7, 3-4, 3-8, 5-6, 5-8, 7-8 коноюнкциялари орасида амалга оширилади. Дастлабки МДНШнинг барча коноюнкциялари бириктиришда қатнашади ва (1) дагидек тагига чизилади. Натижада дастлабки (1) мантикий функция куйидагича ёзилиши мумкин:

$$f = \overline{x_1} x_3 x_4 \vee x_2 x_3 x_4 \vee \overline{x_1} x_2 x_3 \vee \overline{x_2} x_3 x_4 \vee x_1 x_2 x_4 \vee \overline{x_2} x_3 x_4 \vee x_1 x_2 x_4 \vee$$

$$\vee x_1 x_3 x_4 \vee x_1 x_2 x_3$$

Олинган ифодада 3-9 ва 4-6 коноюнкциялар жуфтларини тагига чизиб, улар орасида бириктириш амалини бажарамиз. Натижада дастлабки (1) мантикий функциянинг қисқартирилган ДНШ олинади:

$$f = \overline{x_1} x_3 x_4 \vee x_2 x_3 x_4 \vee \overline{x_1} x_2 x_4 \vee \overline{x_1} x_2 x_4 \vee x_1 x_3 x_4 \vee x_2 x_3 .$$

Минималлаштиришни бевосита ўзгартириш усули. Минималлаштиришнинг иккинчи босқичида қисқартирилган ДНШдан тупик ДНШга ўтилади ва уларнинг ичидан минимал ДНШ танлаб олинади. *Тупик ДНШ* қисқартирилган ДНШдан ортиқча оддий импликантларини аниқлаб чиқариб ташлаш ёли билан олинади. *Ортиқча оддий импликантлар* деганда мантикий функция қийматининг ўзгаришига олиб келмайдиган қисқартирилган ДНШнинг чиқариб ташланган хадлари тушунилади. Тупик ДНШни олиш учун *импликант жадвали (матрицаси)* тузилади. Жадвалнинг қаторлари қисқартирилган ДНШнинг оддий импликантлари билан белгиланса, устунлари дастлабки мантикий функция МДНШнинг минтермлари билан белгиланади. Қаторда ҳар бир оддий импликанта қаршисига у 1 қийматини қабул қилувчи наборлар таги × белгиси билан белгиланади; мос минтермлар ушбу оддий импликанта билан сингдирилади (қопланади).

1-жадвал (1)нинг имликанта жадвали ҳисобланади.

1-жадвал.

Оддий импликантлар	Минтермлар							
	$\overline{x_1}x_2x_3x_4$	$x_1\overline{x_2}x_3x_4$	$\overline{x_1}x_2\overline{x_3}x_4$	$\overline{x_1}x_2x_3\overline{x_4}$	$x_1\overline{x_2}\overline{x_3}x_4$	$x_1\overline{x_2}x_3\overline{x_4}$	$x_1x_2\overline{x_3}\overline{x_4}$	$\overline{x_1}x_2\overline{x_3}\overline{x_4}$
$\overline{x_1}x_3x_4$	×			×				
$\overline{x_2}x_3x_4$	×					×		
$\overline{x_1}x_2x_4$			×	×				
$\overline{x_1}x_2x_4$					×	×		
$\overline{x_1}x_3x_4$					×			×
$\overline{x_2}x_3$		×	×				×	×

Оддий импликантларнинг умумий сонидан импликантлари мантикий функциянинг бирлик қийматларини қопловчи қисмини ажратиб олиш зарур; қолган импликантлар ортиқча ҳисобланади.

Тупик шаклларни шакллантириш ва минимал қопланишни танлаш мантикий функциянинг бирлик қийматларини қопловчи мажбурий оддий импликантларни аниқлашдан бошланади.

1-жадвалдан кўриниб турибдики, 6-оддий импликанта мажбурий ҳисобланади, чунки фақат у 2 ва 7-тўпламларда мантикий функциянинг бирлик қийматини қоплайди (бу тўпламларга мос устунларда фақат биттадан × белгиси бор). Аммо 6-импликанта 3 ва 8-тўпламга мос келувчи мантикий функциянинг бирлик қийматини ҳам қоплайди. Шундай қилиб, 1-5 оддий импликантлар қопланмаган 1, 4-6 тўпламлардаги мантикий функция қийматини қоплаши керак бўлади. Бу тўртта тўпламларни 1-5 импликантларнинг турли бирикмалари ёрдамида қоплаш мумкин, яъни бирталай тупик шакллар шаклланиб, уларнинг ичидан минимал ДНШ танлаб олинади.

Кўрилатган мисол учун импликанта жадвали бўйича қуйидаги минимал ДНШни аниқлаш қийин эмас.

$$f_{\min} = \overline{x_2}x_3 \vee \overline{x_1}x_3x_4 \vee \overline{x_1}x_2x_4.$$

Бошқа тупик шакллар учдан ортиқ оддий импликантларга эга ва, демак, минимал бўлмайди.

Квайн усулининг камчилиги сифатида p -даражали ($1 \leq p \leq n$) коноюнкциялар жуфтларини бир-бири билан тўла таққослаш заруриятини кўрсатиш мумкин. Бу эса, ўз навбатида, дастлабки МДНШдаги коноюнкцияларнинг катта сонидан усулнинг қўлланишига қийинчиликлар туғдиради.

Квайн-Мак-Класки усули. Ушбу усул таққосланувчи коноюнкциялар жуфтлари сонини айтарлича камайтириш имконини беради. Бунинг учун барча элементар коноюнкциялар таққослашдан аввал гуруҳларга ажратилади. Хар бир гуруҳга инкорсиз ўзгарувчиларнинг сони бир хил бўлган коноюнкциялар киритилади: u -гуруҳга ($u=0,1, \dots, n$) инкорсиз u та

Ўзгарувчига эга бўлган коноюнкциялар киритилади. Масалан, $n=4$ да биринчи гуруҳга ($u=1$)

$$x_1 x_2 x_3 x_4, x_1 x_2 x_3 \bar{x}_4, x_1 x_2 \bar{x}_3 x_4, x_1 x_2 \bar{x}_3 \bar{x}_4,$$

кўринишдаги коноюнкциялар, иккинчи гуруҳга ($u=2$)

$$x_1 x_2 x_3 x_4, x_1 x_2 x_3 \bar{x}_4, x_1 x_2 \bar{x}_3 x_4, x_1 x_2 \bar{x}_3 \bar{x}_4, x_1 \bar{x}_2 x_3 x_4, x_1 \bar{x}_2 x_3 \bar{x}_4$$

кўринишдаги коноюнкциялар киритилади ва х. Жуфтликларни таққослаш фақат тартиб рақами бўйича кўшни бўлган гуруҳлар орасида амалга оширилиши мумкин, чунки бирикувчи коноюнкциялар фақат кўшни гуруҳларда бўлиши мумкин. Минималлаштиришнинг Мак-Класки усулининг қолган муолажалари минималлаштиришнинг Квайн усулидагидек амалга оширилади.

Амалий қисм.

Мисол. $F(x) = \{1, 2, 3, 6, 7, 8\}$ функцияни Квайн усулида минимизация қилинг.

Эчиш: Берилган функция кўрсатилган нуқталарда чин қиймат қабул қилиб, қолган барча нуқталарида эса ёлғон қиймат қабул қилади. Мазкур функцияни чинлик жадвалидаги кўриниши қуйидаги жадвалда ўз аксини топган.

A	B	C	D	F(x)
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

1. Чинлик жадвалида функция қийматларини ҳосил қиламиз. Жадвалдаги чин қийматлар сони, функциянинг кўрсатилган нуқталари сони билан тенг бўлиши керак.

2. Жадвал ёрдамида Квайн усулини қўллаган ҳолда функциянинг кўриниши ҳосил қиламиз. Чин қийматга эга сатрларни инобатга оламиз, қолганлари эса ўз номи билан ёлғон қийматли.

Чин қиймат бўлса, ўзи агар ёлғон қийматга эга бўлса, инкори олинади. Яони ростда А,Б,С ёки Д олинади, ёлғон бўлса, унинг инкори олинади.

$$\begin{aligned} & \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}B\bar{C}\bar{D} = \\ & \bar{A}\bar{B}C(\bar{D} + D) + \bar{A}\bar{B}C(\bar{D} + D) + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} = \\ & \bar{A}\bar{B}C + \bar{A}\bar{B}C + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} = \\ & \bar{A}C(\bar{B} + B) + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} = \\ & \bar{A}C + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D}. \end{aligned}$$

Назорат саволлари:

1. Функцияларни минималлаштиришда асосий мақсад нимадан иборат?
2. Мантиқ алгебраси функцияларини қандай минималлаштирилади?
3. Квайн усулига мисол келтиринг?
4. Квайн-Мак-Класки усули.

ЛАБОРАТОРИЯ ИШИ № 8 .

Мавзу: Мантиқ алгебраси функцияларини Карно картаси ёрдамида минималлаштириш.

Мақсад: Карно картаси ёрдамида минималлаштиришни ўрганиши.

Назарий қисм.

Мантиқий алгебарик функцияларни минималлаштириш дейилганда уларнинг мукамал дизъюнктив нормал шакл ёки мукамал конъюнктив нормал шакллардан дизъюнктив нормал ёки конъюнктив нормал шаклларни ҳосил қилиш тушунилади. Тўрт ўзгарувчи мантиқий алгебрлик функция учун Карно картаси умумий кўриниши қуйидагича бўлади.

Мантиқий алгебрлик функцияларнинг чинлик жадвалидаги 1 қийматларига мос келган пазицияларнинг тартиб рақамлари Карно картасидаги катакчаларнинг ҳолатига мос ҳолда олинади. Карно картаси ёрдамида минимизация қилинган мантиқий алгебраик функция Булалгебраси ёрдамида минимизация қилинган мантиқий алгебрлик функцияси билан бир хил бўлмайди. Лекин олинadиган натижа бир хил бўлади.

Карно картаси ёрдамида мантиқий алгебрлик функциялар қуйидаги тартибда минималлаштирилади. Аввало картага жойлаштирилган бирлар бўлақларга ажратилади: бўлақлар битта, иккита ёки тўрта элементдан иборат бўлиши шарт. Уч элементдан иборат бўлган бўлақ ҳосил қилиш мумкин эмас. Хар бир элемент ҳеч бўмаганда битта бўлақда қатнашиши шарт.

Амалий қисм.

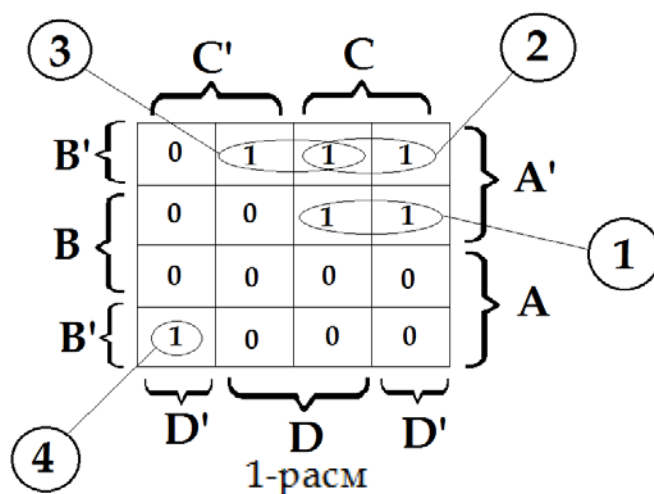
Масалан бизга қуйидагича мисол берилган : $\Phi(x) = \{ 1, 2, 3, 6, 7, 8 \}$.

Эчиш : $\Phi(x)$ функция берилган нукталарда чин киймат қабул қилади.

Улар вертикал ёки горизонтал бўйича жуфт-жуфт ёки алоҳида танлани болинади ва Карно усули кулланилади.

Карно картаси

	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10



Карно картаси асосида функция формуласини тузамиз (1-расм).

1.1-банддаги чин кийматларни аввало А томондан кураимиз. Бунда икки кийматимиз ҳам бир вақтнинг ичида А о гатегишли.

$B \rightarrow B, C \rightarrow C$. Дда еса D ва D_0 мавхумликни хосил қилади.

2.2-банддаги чинкий матларда ҳам юкоридаги кетма-кетлик бажарилади. $A \rightarrow A_0, B \rightarrow B_0, C \rightarrow C, D \rightarrow 0$.

3.3- банддаги чинкий матларда $A \rightarrow A_0, B \rightarrow B_0, C \rightarrow 0, D \rightarrow D$.

4.4- банддаги чинкий матларда $A \rightarrow A, B \rightarrow B_0, C \rightarrow C_0, D \rightarrow D_0$.

Умумий натижа куйидагича :

1	2	3	4
$A'BC$	$A'B'C$	$A'B'D$	$AB'C'D'$

ЛАБОРАТОРИЯ ИШИ № 9.

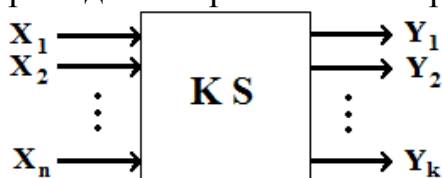
Мавзу: Мантикий элементлардан фойдаланиб комбинацион схемалар қуриш.

Ишнинг мақсади ва вазмуни

Комбинацион схемаларни ҳақида маълумот, комбинацион схемаларни шартли тасвирланиши, асосий хусусиятлари, Функцияни Вейч диаграммаси бўйича минималлаштириш, функциянинг ВА-ЭМАС базисдаги комбинацион схемаси билан танишиш.

Назарий қисм

Мантикий функцияни ёки мантикий функциялар мажмуасини амалга оширувчи мантикий элементлардан ташкил топган схема *комбинацион схема* (КС) деб аталади. Умумий ҳолда КС ни 1-расмда келтирилган схема орқали тасвирлаш мумкин.



1-расм. Комбинацион схеманинг шартли тасвирланиши.

$x_1, x_2, \dots, x_n$ - КСнинг кириш ёллари;

$y_1, y_2, \dots, y_k$ - КСнинг чиқиш ёллари.

Комбинацион схеманинг қуйидаги асосий хусусиятларини кўрсатиш мумкин:

- фақат мантикий элементлардан ташкил топади;
- хотирлаш қобилиятига эга эмас;
- тескари боғланиш занжирининг бўлмаслиги;
- чиқиш ёлининг битта ва ундан ортиқ бўлишлиги.

КС чуқурлиги (сатхлари сони) тушунчаси кенг ишлатилади ва у сигналнинг КС кириш ёлидан то чиқиш ёлигача бўлган ҳаракати ёлидаги мантикий элементлар сони билан аниқланади. КСнинг чуқурлиги унинг тезкорлигига катта таъсир этади, чунки ҳар бир мантикий элемент сигнал тарқалишининг ички кечикиши хусусиятига эга. КС қуришда ишлатиладиган элементлар бир қатор техник параметрлари орқали характерланади. Уларнинг ичидан кириш ёли бўйича бирлаштириш коэффициенти, чиқиш ёли бўйича тармоқланиш

коэффициенти ва мантикий элементдаги сигналнинг кечикиши параметрлари муҳим ҳисобланади.

Мантикий элементнинг кириш ёли бўйича бирлаштириш коэффициенти шу кириш ёлига уланиши мумкин бўлган мантикий элементлар сони орқали аниқланади.

Мантикий элементнинг чиқиш ёли бўйича тармоқланиш коэффициенти шу чиқиш ёлига уланиши мумкин бўлган мантикий элементлар сони орқали аниқланади.

КСнинг бирор-бир мантикий элементи чиқиш ёли бўйича ортиқча юкланган бўлса, КС структурасида эквивалент ўзгартиришлар ўтказиш орқали юкланишнинг камайишига эришилади.

Мантикий элементдаги сигналнинг кечикиши мантикий элементнинг кириш ёли ва чиқиш ёлида сигналлар ўрнатилиши онлари орасидаги вақт оралиғи орқали характерланади. КС бўйича сигналнинг тарқалиши, бу сигнал ўтувчи мантикий элементлардаги сигналнинг кечикишига боғлиқ ҳолда, КСнинг тезкорлигини характерлайди. КСда сигналнинг турли ёллар орқали тарқалиши турли кечикишларга олиб келиши ва натижада, КСнинг беқарор ишлашига сабаб бўлиши мумкин.

КСни синтезлаш масаласи мураккаб масала ҳисобланиб, унда берилган мантикий функцияни амалга оширувчи КСни кўрсатилган базисда лойихалаш талаб этилади. КСни синтезлашнинг аноанавий усули қуйидаги босқичларни ўз ичига олади:

- берилган мантикий функциянинг МДНШ ёки МКНШ ҳосил қилинади;
- ҳосил қилинган функциянинг мукамал нормал шакли мантикий функцияларни минималлаштиришнинг ихтиёрий бир усули ёрдамида минималлаштирилади;
- олинган минимал функция кўрсатилган базисда ифодаланади, яъни оператор кўринишига келтирилади;
- функциянинг оператор кўринишидан схемага ўтилади.

Мисол. 1-жадвал шаклида берилган мантикий функцияни амалга оширувчи КСни ВА-ЭМАС базисда синтезлаш талаб этилсин.

Эчиш. Биринчи босқичда жадвал бўйича мантикий функциянинг МДНШ тузилади:

$$f_{\text{МДНШ}} = \overline{x_1} \overline{x_2} x_3 \vee \overline{x_1} x_2 \overline{x_3} \vee x_1 \overline{x_2} \overline{x_3} \vee x_1 x_2 x_3.$$

Иккинчи босқичда ҳосил қилинган МДНШ Вейч диаграммаси ёрдамида минималлаштирилади (2-расм).

	$\overline{x_1} \overline{x_2}$	$\overline{x_1} x_2$	$x_1 \overline{x_2}$	$x_1 x_2$
$\overline{x_3}$			1	
x_3		1	1	1

2-расм. Функцияни Вейч диаграммаси бўйича минималлаштириш.

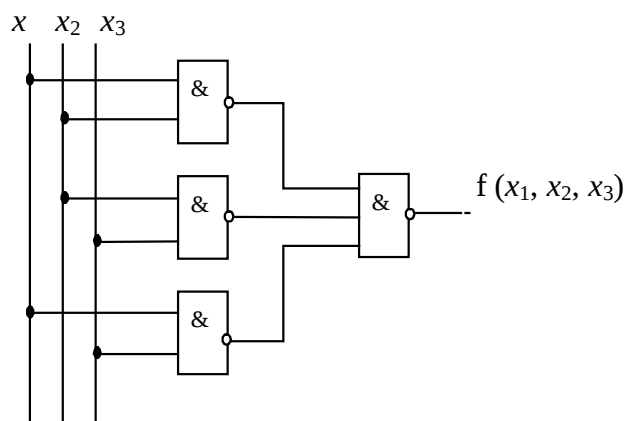
Минималлаштириш натижасида $f_{\min} = x_1x_2 \vee x_2x_3 \vee x_1x_3$ олинади.

Учинчи босқичда функциянинг минимал шакли ВА-ЭМАС базисда ифодаланади:

$$f_{\min} = x_1x_2 \vee x_2x_3 \vee x_1x_3 = \overline{(x_1x_2)} \cdot \overline{(x_2x_3)} \cdot \overline{(x_1x_3)}.$$

Тўртинчи босқичда функциянинг базис кўринишидан схема кўринишига ўтилади (3-расм).

Амалда КСни синтезлаш масаласи билан бир қаторда анализ масаласи ҳам кенг қўлланилади. КСнинг анализи синтезлаш масаласига тескари бўлиб, унда дастлабки маълумот сифатида КС берилади ва унинг ишлаш қонуниятини, яъни мантикий функцияни аниқлаш талаб этилади. Таъкидлаш лозимки, КСнинг анализи мантикий функцияни аниқлабгина қолмай, балки КСни соддалаштиришга, яъни унинг ишига таъсир этмайдиган ортиқча элементларни чиқариб ташлаш имконини беради.



3-расм. Функциянинг ВА-ЭМАС базисдаги комбинацион схемаси.

Назорат саволлари.

1. Мантикий элементлардан фойдаланиб комбинацион схемалар куриш.
2. Мантикий ифода ва ҳақиқийлик жадвалини биласизми?
3. Комбинацион схемаларни шартли тасвирланиши ва асосий хусусиятларини санаб беринг?
4. Функцияни Вейч диаграммаси бўйича минималлаштиринг?
5. Функциянинг ВА-ЭМАС базисдаги комбинацион схемасини тасвирланг?

4-семестр

ЛАБОРАТОРИЯ ИШИ № 1

Мавзу: Де-Морган қонунлари ва уларни комбинацион схемалар қуришда қўллаш.

Мақсад: Де-Морган қонунлари билан танишиш ва улардан фойдаланиш.

Назарий қисм.

Мулохазалар, асосан, математиканинг предмети бўлиб хизмат қилади. Мантикий амаллар мулохазалар устида бажарилиб, уларнинг натижалари “РОСТ” ёки “ЁЛҒОН” қийматларидан бирига тенг бўлиши мумкин.

Мулохаза сифатида “РОСТ” ёки “ЁЛҒОН”лигини айтиш мумкин бўлган ихтиёрий гапни қараш мумкин. Масалан, “икки карра икки – тўрт” – мулохаза бўлади, чунки у рост, “Фарғона - Германиянинг пойтахти” ҳам мулохаза бўлади, чунки у ёлғон. Баозан, “РОСТ” сифатида 1 ва “ЁЛҒОН” сифатида 0 ёзишга одатланилган.

Ўқувчилар “Мантикий қўшиш”, “Мантикий кўпайтириш” ва “Мантикий инкор” амаллари билан таништирилади. Математикада бу амаллар учун махсус белгилар (номлар) қабул қилинган. Жумладан:

“Мантикий қўшиш” - $\vee$ (дизюнксия, “ЁКИ”, “+”)

“Мантикий кўпайтириш” - $\wedge$ (коноюнксия, “ВА”, “.”)

“Мантикий инкор” - $\neg$ (инкор, “ЭМАС”, “—”) каби белгиланади.

Бу амаллар учун қуйидаги мантик қонунлари ўринли:

Қонун	ЁКИ учун	ВА учун
Ўриналмаштириш	$x \vee y = y \vee x$	$x \wedge y = y \wedge x$
Ўринлаштириш	$x \vee (y \vee z) = (x \vee y) \vee z$	$x \wedge (y \wedge z) = (x \wedge y) \wedge z$
Тақсимот	$x \wedge (y \vee z) = (x \wedge y) \vee (x \wedge z)$	$x \vee (y \wedge z) = (x \vee y) \wedge (x \vee z)$
ДеМорган қонуни	$\overline{x \vee y} = \overline{x} \wedge \overline{y}$	$\overline{x \wedge y} = \overline{x} \vee \overline{y}$
Идемпотенсия	$x \vee x = x$	$x \wedge x = x$
Ютилиш	$x \vee (x \wedge y) = x$	$x \wedge (x \vee y) = x$
Уланиш	$(x \wedge y) \vee (\overline{x} \wedge \overline{y}) = \overline{y}$	$(x \vee y) \wedge (\overline{x} \vee \overline{y}) = \overline{y}$
Ўз акси билан амаллар	$x \vee \overline{x} = 1$	$x \wedge \overline{x} = 0$
Ўзгармаслар билан амаллар	$x \vee 0 = x, x \vee 1 = 1$	$x \wedge 1 = x, x \wedge 0 = 0$
Иккиламчи инкор	$\overline{\overline{x}} = x$	

Ўқувчилар билан қуйидаги каби мисоллар интерфаол усулда ечилади.

1-мисол. Берилган А, Б, Д, Э ўзгарувчиларнинг қиймати А - рост, Б - рост, Д - ёлғон, Э - ёлғон бўлганда қуйидаги мантикий амал натижаси қандай бўлади?

$$(\overline{A \vee B}) \wedge (\overline{D \vee E})$$

Ечиш: А-рост, Б-рост бўлганда $A \vee B$ - рост, ростнинг инкори эса ёлғон. Кейинги қавс ичидаги амалнинг натижаси қандай бўлишидан қатой назар ёлғон билан кўпайтмаси ёлғон натижа беради. Демак, жавоб: ёлғон

2-мисол. А – “Алишер 2-синфда ўқийди” ва Б – “Алишер 8 ёшда” мулохазалар берилган бўлса, қуйидаги мантикий ифодани сўзлар орқали ёзинг:

$$A \wedge B$$

Ечиш: Ифодада А ва Б мулохазаларнинг мантикий кўпайтмаси берилган. Мантикий кўпайтма “ва” боғловчисига мос келгани учун берилган мантикий ифода қуйидагича ўқилади: Алишер 2-синфда ўқийди ва 8 ёшда.

Алгебрада маолум бўлган айтишларга ўхшашларини келтирамиз. Маолумки, кўшиш ва кўпайтириш амали қуйидаги қонуниятларга бўйсунди:

$$x + y = y + x \quad (1) \text{ (кўшишнинг коммутативлик қонуни);}$$

$$2) (x + y) + z = x + (y + z) \text{ (кўшишнинг ассоциативлик қонуни);}$$

$$3) xy = yx \text{ (кўпайтиришнинг коммутативлик қонуни);}$$

$$4) (xy)z = x(yz) \text{ (кўпайтиришнинг ассоциативлик қонуни);}$$

$$5) x(y + z) = xy + xz \text{ (кўпайтиришнинг йиғиндиганисбатан дистрибутивлик қонуни).}$$

Шу айтишларга ўхшаш мантиқалгебрасида қуйидаги тенгқучлиликлар ўринлидир:

$$x \wedge y = y \wedge x \quad (3)$$

$$(x \wedge y) \wedge z = x \wedge (y \wedge z) \quad (4)$$

$$x \vee y = y \vee x \quad (5)$$

$$(x \vee y) \vee z = x \vee (y \vee z) \quad (6)$$

$$x \wedge (y \vee z) = (x \wedge y) \vee (x \wedge z) \quad (7)$$

$$x \vee (y \wedge z) = (x \vee y) \wedge (x \vee z) \quad (8)$$

Дизъюнксия ($\vee$) амали коммутативлик ва ассоциативлик хоссасига эгадир. тенгқучлиликлар эса $\wedge$ ва $\vee$ амалларнинг бир-бириганисбатан дистрибутив хоссасига эга эканлигини кўрсатади. Шунингдек, (8)

тенгқучлиликка ўхшаш оддий алгебра айтишлар (чунки $x + yz = (x + y)(x + z)$ айтиш эмас). Юқоридаги ўхшашлик асосида $x \vee y$ нинантикий йиғинди, $x \wedge y$ нинантикий кўпайтма деболишимиз мумкин. Бу ўхшашликни қўлдан чиқариш учун, алгебраик кўпайтмадан укта ($\cdot$) ёзилмаганидек (масалан, $x \cdot y = xy$),

мантикий кўпайтириш белгиси ($\wedge$) ни ёзмаймиз, яъни $x \wedge y$ нинг урнига xy ни ёзамиз. Бундан кейин мантикий ифода ларни соддалаштириш, уларда кавсларни камайтириш мақсадида қуйидаги чашартлашамиз:

1) бирор мантикий ифода инкор ишораси остида бўлса, уникал ссиз ёзамиз, яъни $\overline{(x \vee y)} \wedge z$ нинг урнига $\overline{x \vee y} \wedge z$ ни, ёки $\overline{x \vee y} \wedge z$ ни ёзамиз.

2) коноюнксиа белгиси дизъюнксия, импликасия ва эквивалентлик белгилариганисбатан мустахкам роқ боғлайди деб хисоблаймиз, яъни $(xy) \vee z$ урнига $xy \vee z$, $x \rightarrow (yz)$ урнига $x \rightarrow yz$, $(xy) \leftrightarrow (yz)$ урнига $xy \leftrightarrow yz$ ёзамиз.

3) дизъюнксия белгиси импликасия ва эквивалентлик белгилариганисбатан мустахкам роқ боғлайди деб хисоблаймиз, яъни $(x \vee y) \rightarrow z$ урнига $x \vee y \rightarrow z$ ва $(x \vee y) \leftrightarrow z$ урнига $x \vee y \leftrightarrow z$ ёзамиз.

4) импликасия белгиси эквивалентлик белгисиганисбатан мустахкам роқ боғлайди деб хисоблаймиз, яъни $(x \rightarrow y) \leftrightarrow z$ урнига $x \rightarrow y \leftrightarrow z$

букелишувлар мантикий ифода ларни ёзишни соддалаштиради, масалан,

$$(((x \leftrightarrow y) \rightarrow (x \wedge z)) \leftrightarrow (((x \wedge y) \vee (\overline{x \wedge y})) \vee (x \rightarrow z))) \text{ ўрнига}$$

$$(x \leftrightarrow y) \rightarrow \overline{xz} \leftrightarrow x \vee \overline{y} \vee \overline{xy} \vee (x \rightarrow z) \text{ ни ёзамиз.}$$

Юқоридаги (1)-тенгқучлилик ёрдамида $\leftrightarrow$ белгисини $\rightarrow$ ва $\wedge$

белгилари орқали ифода лашимиз мумкин. Энди $x \rightarrow y$ импликасияни қўрайлик. Фақатгина

x чин ва y ёлғон бўлгандагина $\overline{x \vee y}$ мулохазаси ёлғон, бундан эса фақатгина x чин (яъни $\overline{x}$

ёлгон) ва $\mathcal{U}$ ёлгон бўлгандагина $\overline{x \vee y}$ мулоҳаза ёлгон бўлиши келиб чиқади. Шундай қилиб, яна бир тенгкучлиликка эга бўламиз:

$$\text{Демак, } \rightarrow, \leftrightarrow, \vee, \wedge, - \quad x \rightarrow y \equiv \overline{x \vee y}$$

Белгиларни узи чига олгани тиёрий мураккаб мулоҳазани унгатенгкучли бўлган шундай мулоҳаза билан алмаштириш мумкин, натижада фақат $\vee, \wedge, -$ белгилар катнашган мулоҳазаларга эга бўламиз.

Бундай алмаштириш мантиқалгебрасининг электротехникада гитадбики учун катта аҳамиятга эга, чунки у ерда ишлатиладигани фодаларда фақат учта $\vee, \wedge, -$ белгилар катнашади. Энди, $\vee$ белгини $\wedge$ ва $-$ белгилар орқали ифода қиламиз.

Буни икки қарраин қорни учир иш қонуни деб аталувчи $\overline{x} = x$ тенгкучлиликдан ва

$$\overline{x \vee y} \equiv \overline{x} \wedge \overline{y},$$

$$\overline{x \wedge y} \equiv \overline{x} \vee \overline{y}.$$

Де -

Морган қонунлари деб аталувчи ҳамда чинлик жадвали ёрдамида осонгина текшириладиган тенгкучлиликлар ёрдамида бажариш мумкин.

Ҳақиқатан ҳам,

$$x \vee y \equiv \overline{\overline{x \vee y}} \equiv \overline{\overline{x} \wedge \overline{y}}$$

вашунга ўхшаш

$$x \wedge y \equiv \overline{\overline{x \wedge y}} \equiv \overline{\overline{x} \vee \overline{y}}$$

еканлиги келиб чиқади.

Назорат саволлари:

1. Де-Морган қонунлари билан танишиш.
2. Улардан фойдаланиб комбинацион схемалар қуриш.
3. Де - Морган қонунлари деб аталувчи чинлик жадвали ёрдамида осонгина текшириладиган тенгкучлиликлар ёрдамида бажариш.

ЛАБОРАТОРИЯ ИШИ № 2.

Мавзу: Ярим ва тўлиқ қўшувчи мантикий элементлар.

Ишнинг мақсади: Ярим ва тўлиқ қўшувчи мантикий элементлар билан танишиш ва ярим сумматор ва тўлиқ сумматорларни шрганиш.

Назарий қисм.

Сумматор. Икки таиккилик сони устида арифметик қўшиш операциясини бажарувчи комбинацион схема сумматор деб номланади. Сумматор, микропроцессордаги арифметик - мантиқ блокнинг асосий қисми дир. Сумматорнинг кикки хил қўшинишини фарқлашади: ярим сумматор ва тўлиқ сумматор. Тўлиқ сумматор шу билан фарқ қиладики,

унинг қўшимча қиришига олдинг ийиғинд и схема дан силжитиш сигнали берилади.

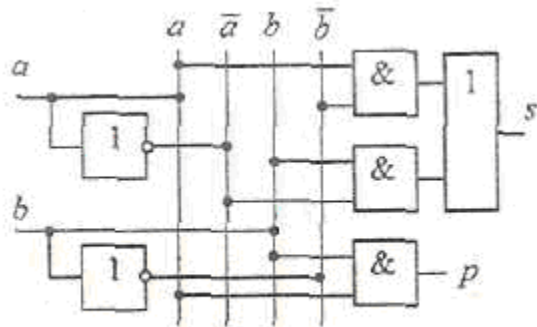
Бундай қўшимча қириш ярим сумматордай шқ.

Сумматорлар разрядлиги билан характерланади. Бир вақт празрядли сумматорлар мавжуд.

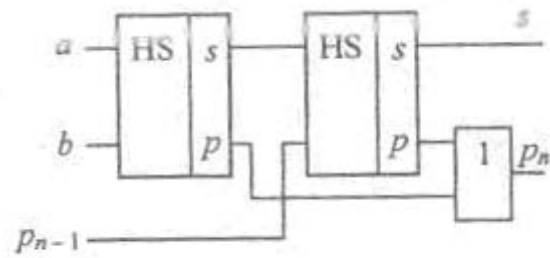
Қш празрядли сумматорлар одатда бир разрядли сумматорлар асосида қурилади.

Ярим сумматорнинг шартли белгиланиши 6,а - расмда, тўлиқ сумматорники esa 6,б-

расмда кўрсатилган. Ушбу расмда a ва b нукталариккиликсонлар, p ва p_n - силжитиш сигналлар, p_{n-1} кирувчисилжитиш сигнал, S - иккитасонийғиндиси.



8-расм



9-расм

Бирразрядлиримсумматорнинг хақиқийли кжадвали 7 – расмда келтирилган. Ушбу жадвал берилган лариасосида мантикий функцияларининг оддий дизъюнктив формасида нфойдаланиб, йиғинди - $S = a\bar{b} + \bar{a}b$ ва силжитиш сигнали $p = ab$ формулалари осон хосил қилинади.

Ушбу формулаларни анализ қилишдан яримсумматорни куриш учун “ВА”, “ЙЦҚ” инверторлари ва “ЁКИ” схемалари нфойдаланиш кераклигидеки билиб қоллади. Яримсумматорнинг функционал схемаси 8-расмда кўрсатилган. Яримсумматорнинг киришига уланган иккита инвертирлар ёрдамида, иккитта тўртразрядли махлумотлар шинасида мантикий сигналларнинг гуошмаси - $a, \bar{a}, b, \bar{b}$ дастлаб шакллантирилади. Сўнгра мантикий қўшпайтириш ва қўшиш схемалари ёрдамида талаб этилган яримсумматорнинг қиқиш сигналларини хосил қиламиз.

Одатда тўттиксумматор 9-расмда кўрсатилган деки ккитаяримсумматордан тайёрланади. Уларнинг биринчиси кирувчи a ва b иккилик сигналларни қўшиш учун ишлатилади. Иккинчияримсумматор ёрдамида кирувчисилжитиш сигналларини хосил боқилади. “ЁКИ” схемаси ёрдамида қиқувчисилжитиш сигналларни шакллантирилади.

Комбинацион курилмаларнинг қиқишлари дисигналлар бир вақтда пайдо бўшмаслигиму мкин. Мисол учун, тўтласумматорда қиқишда қиқилжитиш сигналларини йиғиндисигналидан олдин пайдо бўшлади. Бу, сигналларнинг қиқсонда қиқпоғонали хосиллашлардан кейин қиқтишибиланизохлади.

Бундан ташқари импульслисигналда мантикий сигналнинг қиқмати аниқланмаган вақтин тервалимавжуд. Ушбу сабаблар бир вақтда бошқарувчисигналларни пайдо қилмасдан, рақамли курилманинг ёлғонданиш лабкетишига, қиқшимча паразит импульсларни пайдо қилишга ва хакозоларага олиб келади. Бунга шашчетга қиқишлар, яхни бузилишлар рақамли курилмада “бахслашишлик” деб аталади.

“Бахслашишлик”

ни бар тараф қилиш учун рақамли курилманинг барча элементларининг гиши синхронизацияланади. Бунинг учун элементлар таркибига қиқшимча “ВА”, “ЁКИ”, “ЙЦҚ” схемалари киритилади. Улар ёрдамида барча махлумоти сигналларни қиқса - махсу синхронизацияли импульслисигнали берилганда пайдо бўшлади. Санотда ишлаб чиқариладиган комбинацион схемаларда одатда, синхронизациясигналини бериш учун махсу “ЧИҚИШ” назарда тутилган. Бу холда қиқишсигнали фақат синхронизациясигнали берилгандагина шзгаради.

ЛАБОРАТОРИЯ ИШИ № 3.

Мавзу: Электронисс Воркбенч дастури дасхемалар куриш.

Мақсад: Дастур ёрдамида виртулар схемалар куриш.

Калит сўзлар: Электронисс Воркбенч, электр, аналог, рақамли схемалар, Логис Анализер, Ворд Генератор, Логис Сонвертер.

Назарий қисм

Электронисс ВоркБенч дастури ёрдамида электрзанжирлар, аналог ҳамдарақамли электронсхемаларни тахлил қилиш мумкин.

Электронисс ВоркБенч дастури тайёр элементлардан текширилади. Гансхемайи ёзилгандан кейин унинг хар бир компонентининг математик моделларини ўзаро боғлайди ва чизикли бўлмаган дифференциал тенгламалар системаси кўринишига ўтказилади.

Замонавий электр ва электрон қурилмаларни лойиҳалаш ва ишлаб чиқиш катта аниқлик ва чуқур тахлил ниталаб қилади. Бундан ташқари, бажариладиган ишларнинг катта ҳажмига эътибор берилган ва мураккаблиги сабабли компютер технологиялари дан фойдаланилади.

Электронисс Воркбенч дастурий комплекси электрзанжирларни дастурий лойиҳалаш ва имитация қилиш воситалари дан бири бўлиб ҳисобланади. У электрзанжирларни ва электрон қурилмаларни лойиҳаловчи корхоналарда ва олий ўқув юр்தлари да қўлланилиши мумкин.

Электронисс Воркбенч билан ишлаш компютер техникаси бўйича чуқур билимларни талаб қилмайди.

Дастурнинг интерфейсини бир неча соат давомида ўзлаштириб олиш мумкин.

Хозирги вақтда ҳар қандай мураккабликдаги аналог ва рақамли радио электрон қурилмаларни тузиш, моделлаш ва тадқиқ қилиш мумкин.

Улар ичида ўқув юр்தлари да

энг кўп қўлланиладиган дастурлардан бири Интерактив Е Image Т ехнология с фирмасининг Электронисс Воркбенч дастури дир.

Электронисс Воркбенч (ЭWB) дастури реал вақт масштабида ишловчи, ўлча ш приборлари билан жиҳозланган тадқиқотчининг реалиш жойи- радио электрон лаборатория ни имитация қилади.

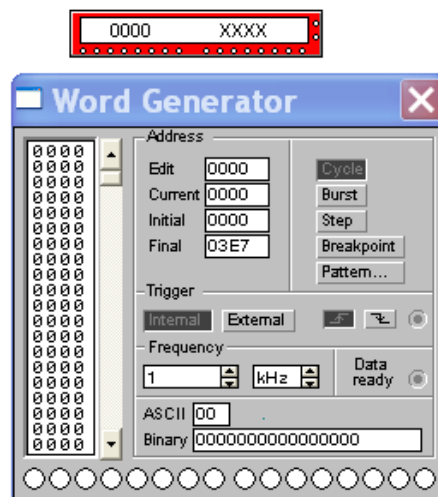
Дастур ёрдамида ҳар қандай мураккабликдаги аналог ва рақамли радио электрон қурилмаларни тузиш, моделлаш ва тадқиқ қилиш мумкин.

Кейинчи зикр қилинган тарифмик масштаб танланадиган частоталар диапозони кўрсатилади.

Ўлча ги ч АЧХ (Магнитуде кнопка си босилганда) ва ФЧХ (Пхасе кнопка си босилганда) лар ни логарифмик ёки чизикли масштабда (Лог ёки Линкнопка лари босилганда) тахлил қилиш учун хизмат қилади.

Ўлча ги ч нисозлаш вертикал ўқ бўйича узатиш коэффициентларини ва горизонтал ўқ бўйича частоталар ни ўрнатиш ёки ли билан амалга оширилади (Ф- максимал қийматлар, И- минимал қийматлар). АЧХ-ФЧХ ларнинг қийматларини визирчи зикр нисуриш ёки ← ва → кнопка лар ни босиш ёки ли билан ўқилади.

Ўлча ги ч нинг Инва Оут кириш лари тадқиқ қилинаётган қурилманинг кириш ва чиқишига улан ади.



1-расм. Мантикий сигналлар генератори (Word Генератор)

Мантикий сигналлар генератори (Word Генератор) (1-расм)
 чиқишларида берилган частота (Фрекуенсй) билан қайтарилувчи 16
 разрядли иккилик сигнални ҳосил қилиш учун мўлжалланган. Сигналларнинг ўн олтилик қийма
 тлари клавиатура ёрдамида чап катта ойнага ёзилади.
 Ўлчамлари кичикроқ бўлган бошқа икки таойнага сигналнинг иккилик (Бинарий) ёки АССИИ-
 кодлардаги қийматини ёзиш мумкин.

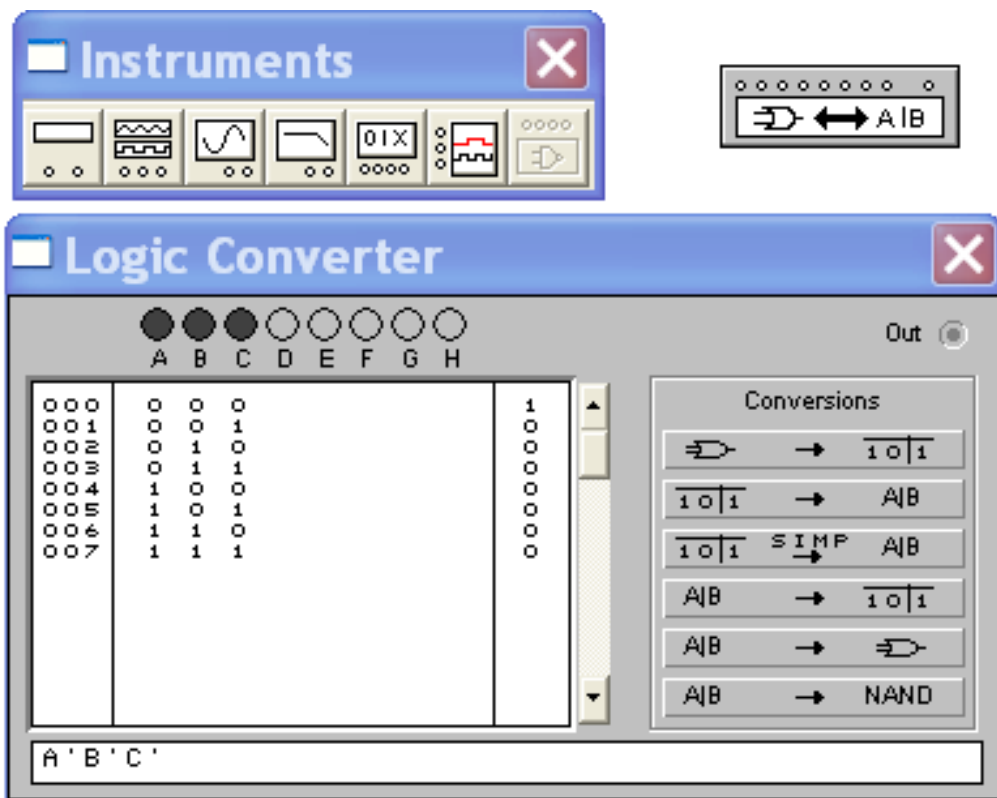
Масалан, 1-расмда чиқиш клеммаларида ўн олтилик
 003F сонга мос келувчи иккилик сон ўрнатилган.

Сигналларнинг бошланғич (Инициал) ва сўнги (Финал)
 номерларини ўрнатиш ва керакли сигнални топиш учун Адресс блокидан фойдаланилади. Адд
 ресс блокида тахрир қилинадиган (Эдит) ва чиқишдаги (Суррент)
 сигналларнинг адресларини ҳам ўрнатиш мумкин.

Одатда, генераторнинг олдинги фронт бўйича ички (Интернал) синхронизацияси (Триггер)
 ва мантикий сигналларни циклик бериш режимидан (Сйсле) фойдаланилади.
 Синхронизация учун берилган (Фрекуенсй) частота лимити олуш мумкин.
 (Датареадй) сигнални ҳам бериш мумкин.

Мантикий сигналлар анализатори (Логис Анализер) (2-расм) иккилик кодларни акс
 эттириш учун мўлжалланган.

Мантикий сигналларни тўғри қўрсатиш учун Сеткнопкасини босиб приборнинг ички частотаси
 ни мантикий сигналлар генераторининг частотасидан юқори роқ қилиб қўйиш ва импульслар сон
 ини (Слоск пердивисион) 1-3
 олиш керак. Приборда курсор ёрдамида силжитилувчи икки таъвизир линия бор.

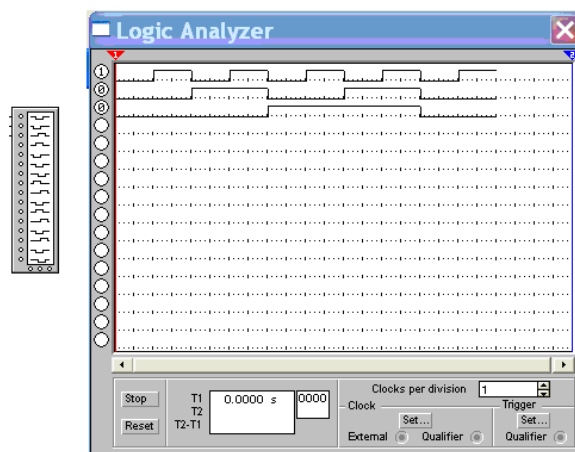


2-расм. Мантиқий сигналлар анализатори (Логис Аналізер)

Мантиқий ўзгарткич (Логис Сонвертер) комбинацион схемалар билан амаллар бажариш учун мўлжалланган. Унинг ёрдамида қуйидаги ўзгартиришларни амалга ошириш мумкин:

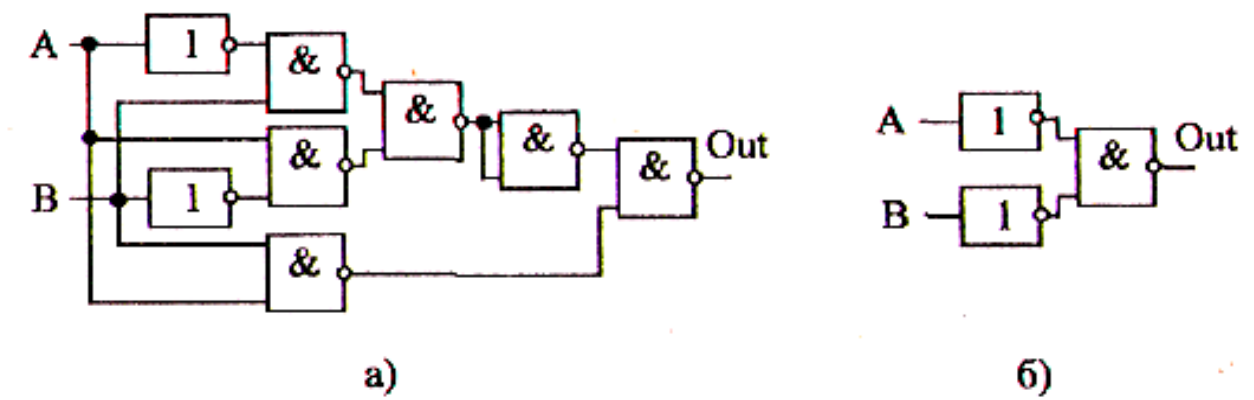
(2.22-расм)

- ҳақиқийлик жадвалини мантиқий функцияга;
- мантиқий функцияни ҳақиқийлик жадвалига;
- ҳақиқийлик жадвалини қурилмасхемасига;
- қурилмасхемани ҳақиқийлик жадвалига;
- мантиқий функцияни қурилмасхемасига;
- мантиқий функцияларни соддаштириш ва ҳ.



3-расм. Мантиқий ўзгарткич (Логис Сонвертер)

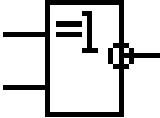
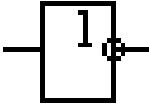
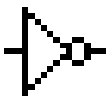
Масалан, 3-расмдаантикийўзгарткичнингойнасидаАваВкиришларга
эгабўлганкомбинационқурилманингхақиқийликжадваливахосилқилинганмантикийфункци
якўрсатилган. МантикийфункцияниСИМПёзувига
эгабўлганкнопканибосишё`либилансоддалаштиришмумкин.
Уларгамоскелувчиқурилмаларнингсхемалари ёки А|В → NAND
туғмаларнибосишё`либиланхосилқилинади (4-расм,аваб).



4-расм. Мантикийўзгарткичёрдамидахосилқилингансхемалар

Мантикий элементларнингбелгиланиши

Элементваунингбелгиланиши		Америкастандартларида
ВА (коноюнктор)		
ВА-ЭМАС (Шеффер элементи)		
ЁКИ (дизоюнктор)		
ЁКИ-ЭМАС (Пирса элементи)		
ЁКИниистисноқилиш		

ЎКИ-ЭМАСни истисно қилиш		
Инвертор		

Лаборатория иш № 4

Мавзу: Мантикий қурилмалардан кодерлар вашифраторларни лойихалаштириш.

Ишнинг мақсади: Кодерлар, шифратор ва дешифраторларнинг ишлаш принциплари билан танишиш. Улар ҳақида тушунчага эга бўлиш ва кодерларнинг чинлик жадвалларини ўрганиб чиқиш.

Калит сўзлар: Шифратор, дешифратор.

Назарий қисм

Шифраторлар ва уларнинг ишлаш принциплари

Шифратор (СД- содер) - кириш ё`лидаги бирлик сигнални н разрядли иккилик кодга айлантирадиган ЭХМ нинг аниқ узелидир.

Бошқача қилиб айтганда шифратор 10- лик кодни 2-лик кодга айлантириб бериш учун хизмат қиладиган операцион элементдир. Шунинг учун шифраторлар рақамли техниканинг ва ЭХМларнинг киритиш қурилмаларида ўнлик кодларни иккилик кодларга ўзгартиришда кенг қўлланилади.

Шифраторнинг кириш ва чиқиш ё`ллари сони $m=2n$ муносабат билан белгиланади.

Шифраторни ишлаш принципини кўриб чиқамиз. Унда кириш сигналлари сифатида $x_0, \dots, x_4$ иккилик ўзгарувчилар катнашади. Улар мос равишдаги клавишаларни босганда пайдо бўлади. Қуйида шифраторнинг ўтиш жадвалини келтирамиз.

Шифраторнинг ўтиш жадвали

2-жадвал

Ўнликсон	Киришкоди					Чиқишкоди		
	X4	X3	X2	X1	X0	Й2	Й1	Й0
*	0	0	0	0	0	0	0	0
0	0	0	0	0	1	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	0
3	0	1	0	0	0	0	1	1
4	1	0	0	0	0	1	0	0

Унда ўзгарувчилар мустақил ҳисобланади ва $2^5+1=32+1=33$ комбинацияни қуриш имконини беради. Лекин, икки ва ундан ортиқ клавишаларни босишни таоқиқловчи чегара қўйилганда, унда 32-тадан 6-та мумкин бўлган кириш комбинациялари қолади. Бундай мос чегарага кириш коди “н –дан 1” ёки унитар дейилади. Жадвалда босилган клавишага «1» ва босилмаган клавишага «0» мос келади. Жадвалдан кўриниб турибдики, агар «1» x_1 ёки x_3 кириш ё`лида пайдо бўлса, y_0 иккилик ўзгарувчи «1» қийматини қабул қилади. Қолган барча комбинацияларда $y_0=0$ бўлади, яъни мантикий тилда:

$$y_0 = x_1 + x_3 = \overline{x_1} * x_3$$

Худди шундай:

$$y_1 = x_2 + x_3 = \overline{x_2} * x_3 ;$$

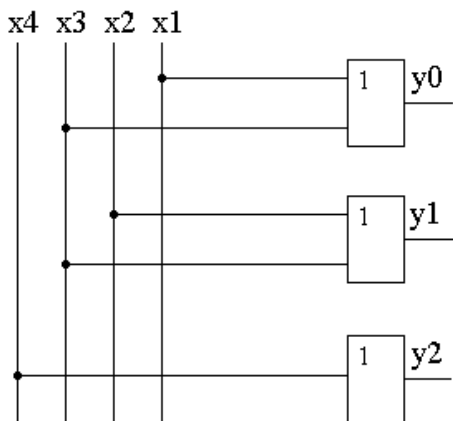
$$y_2 = x_4$$

Ушбу тенгликлар асосида шифраторни «ЁКИ» базисида (пастки расмда), шунингдек «ВА» базисида куриш мумкин.

Айрим холларда бир неча клавиша бир вақтда босилганда, шифратор максимал номерга эга бўлган клавишани танлайдиган схемани қўллаш талаб этилади. Бундай шифратор приоритетли шифратор деб аталади. У «н-дан х-нинг» ўзгаришини 8421 кодга айлантиради.

Пастдаги приоритетли шифраторнинг ўтиш жадвали келтирилган. Унда максимал номерли киришдаги ўзгарувчи максимал приоритетга эга, «1»-дан ўнгдаги диагоналда киришдаги ўзгарувчилар қиймати – чиқиш кодини аниқламаслиги керак.

Приоритетли шифраторнинг ўтиш жадвали
3 – жадвал.



Ўнликсон	Киришкоди					Чиқишкоди		
	Ф4	Ф3	Ф2	Ф1	Ф0	Й2	Й1	Й0
*	0	0	0	0	0	0	0	0
0	0	0	0	0	1	0	0	0
1	0	0	0	1	*	0	0	1
2	0	0	1	*	*	0	1	0
3	0	1	*	*	*	0	1	1
4	1	*	*	*	*	1	0	0

Приоритетли шифраторни оддий шифратор асосида ҳам куриш мумкин. Бунинг учун олдиндан «5-дан Х» кириш кодини $x_0, \dots, x_4$ орқали «5-дан 1» кодига ўзгартириш керак. Киришдаги ўзгарувчи Φ_4 максимал приоритетга эга, яъни бошқа ўзгарувчиларга боғлиқ эмас. Шунинг учун $\Phi_4 = x_4$. Хар қандай бошқа чиқишдаги ўзгарувчи x_i «1» қийматини қабул қилади, агарки бирорта ҳам катта кириш ёлига Φ_j , $j = (i + 1), 3$ мантикий «1» берилмаган холда $\Phi_i = 1$ бўлган тақдирда. Яъни:

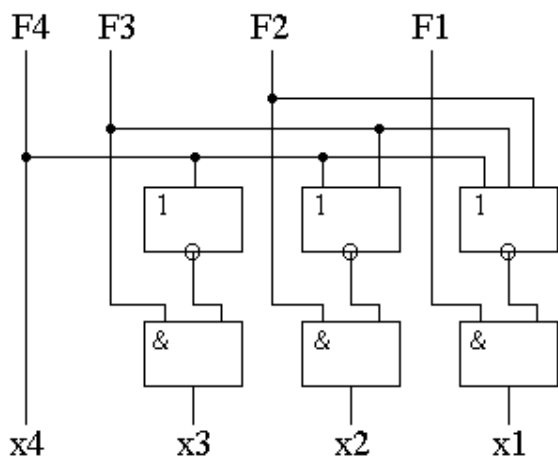
$$x_4 = \Phi_4;$$

$$x_3 = F_3 * \overline{F_4};$$

$$x_2 = F_2 * (\overline{F_3 + F_4});$$

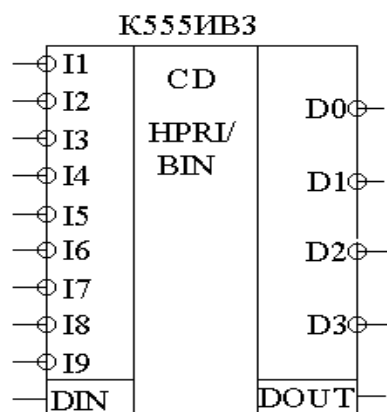
$$x_1 = F_1 * (\overline{F_2 + F_3 + F_4}).$$

Кўрсатилган алгоритмни амалга оширувчи параллел приоритетли шифраторнинг схемаси куйидаги кўринишга эга:



Ушбу схеманинг афзаллик томони, барча кириш ёлларидаги сигнал тарқалишини бир хил сақлаб туришдир. Камчилиги эса, кўп кириш ёлига эга бўлган «ЁКИ-ЭМАС» элементларини қўлланили-шининг мажбурлигидир.

1-расм. Шифраторга мисол сифатида тўққизта $\overline{I_1} - \overline{I_9}$ кириш ёлига эга бўлган приоритетли шифратор К555ИВ3 стандарт микросхема мисол бўлади.



Назоратсаволлари:

1. Шифраторларнинг ишлаш принципларини айтиб беринг?
2. Шифраторларнинг чинлик жадвалини тушунтириб беринг?
3. Тщъри бурчакли шифратор схемаси чизиб беринг?
4. Рақамли индикаторни бошқарувчи шифратор схемасини чизиб беринг?

Лаборатория иш№ 5

Мавзу: Дешифраторлар ва уларнинг ишлаш принциплари.

Ишдан мақсад: Дешифраторлар ва уларнинг ишлаш принципларини шрганиш, Дишефраторнинг шартли белгиланиши,кўп поғонали дешифраторлар билан танишиш

Назарий қисм

Дешифратор (ДС→десодер) - кириш ё`лидаги сигналларни фақат чиқиш ё`лининг биттасига чиқариб берувчи ЭХМларнинг узелидир.

Тўла дешифраторда чиқиш ё`ллари сони  $m = 2^n$ , бўлиб унда  $n$  – кириш ё`ллари сонини ифодалайди. Тўла бўлмаган дешифраторда эса $m < 2^n$.

Иккита кириш ё`лли бирлик актив даражали тўла дешифраторнинг ўтиш жадвалини кўрамиз:4 – жадвал.

Киришсигналлар и		Чиқишсигналлари			
X0	X1	Й0	Й1	Й2	Й3
0	0	1	0	0	0
1	0	0	1	0	0
0	1	0	0	1	0
1	1	0	0	0	1

Жадвал барча кириш комбинацияларининг чиқиш қийматларини тўла аниқлайди. Кейинги босқичда ҳар бир чиқиш функцияси учун Карно картасини тузиш ва унинг минимизациялаштирилган ифодасини олиш керак. Лекин, ушбу ҳолат учун бу маънога эга эмас, чунки $\bar{Y}$ –нинг ҳар бир функциясида Карно картаси битта «1» эгаллаган. Юқоридаги жадвал асосида қуйидаги функциялар ўринлидир:

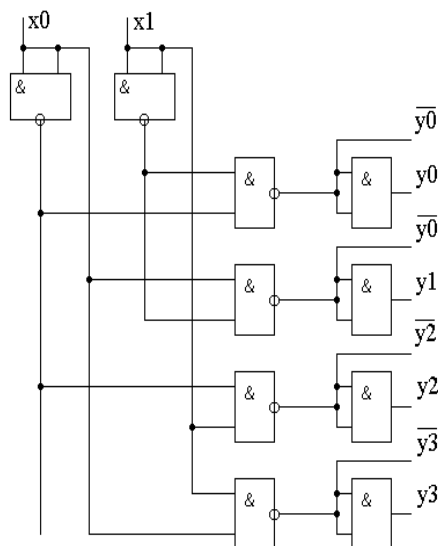
$$y_0 = x_0 * x_1 = x_0 + x_1;$$

$$y_1 = x_0 * x_1 = x_0 + x_1;$$

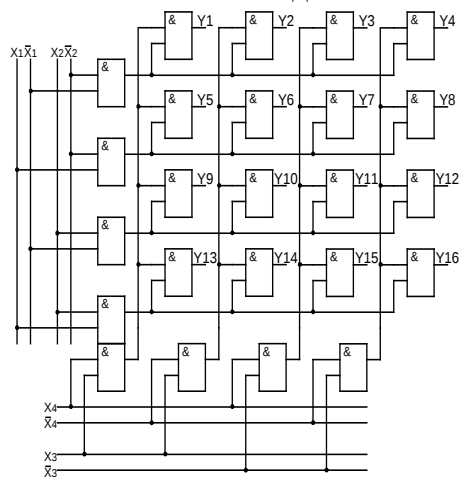
$$y_2 = x_0 * x_1 = x_0 + x_1;$$

$$y_3 = x_0 * x_1 = x_0 + x_1.$$

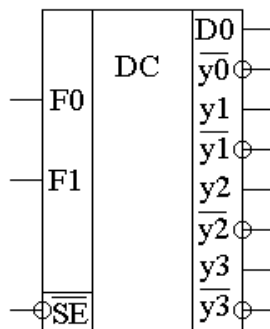
Олинганифодаларни «ВА-ЭМАС» хамда «ЁКИ-ЭМАС» элементларбазисида қуриш мумкин.



3-расм. «ВА-ЭМАС» хамда «ЁКИ- ЭМАС » элементларбазисида қурилган дешифратор



4-расм. Кўп поғонали дешифратор



5-расм. Дешифраторнинг шартли белгиланиши.

Назорат саволлари:

5. Дешифраторларнинг ишлаш принципларини айтиб беринг?
6. Дешифраторларнинг чинлик жадвалини тушунтириб беринг?
7. Тшъри бурчакли дешифратор схемаси чизиб беринг?
8. Рақамли индикаторни бошқарувчи дешифратор схемасини чизиб беринг?

Лаборатория иш № 6

Мавзу: Мультиплексорларни лойиҳалаштириш

Ишнинг мақсади: Мультиплексорларнинг ишлаш оринсиои, уларнинг оринсиоиал схемаси, схематик белгиланишини шрганиш ва мультиплексорларни лойиҳалаштириш

Мультиплексорлар.

Мультиплексор деб чиқишига махлумотларнинг ахборот киришидан бирини уловчи, бошқарув қайта улагичини хосил қилувчи комбинацион схемага айтади.

Уланувчи киришнинг тартиб рақами,

манзилни курсатувчи киришларга берилаётган мантилиқсатхлар комбинацияси билан аниқлан ади.

Ахборот ва манзилни курсатувчи киришлардан ташқари, Мультиплексор схемалари рухсат киришларига ета.

Уларга активсатх,

берилганда Мультиплексор актив холатга,

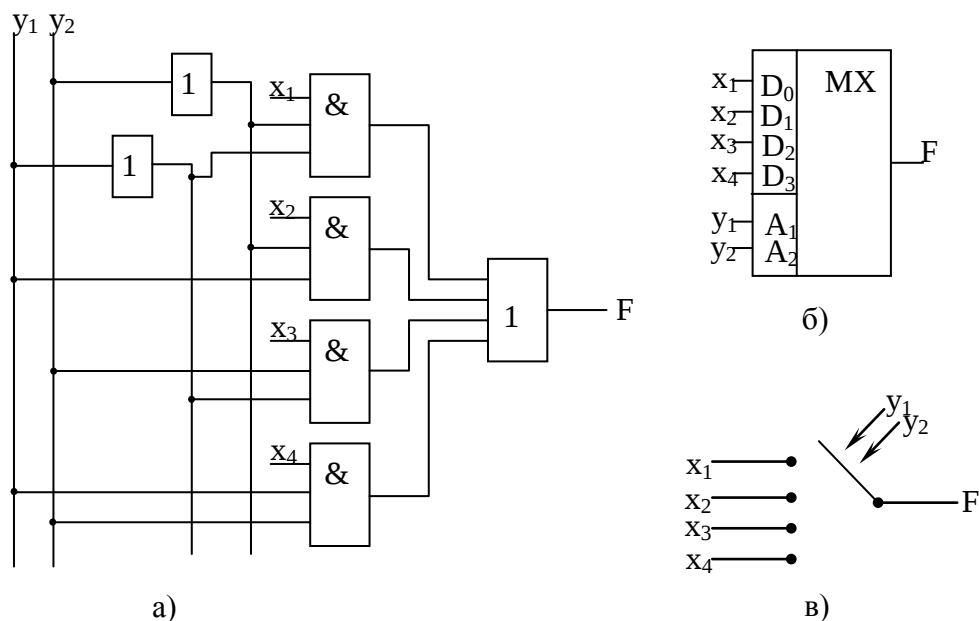
пассивсатх,

берилса,

Мультиплексор пассив холатга ўтади.

Ахборот ва манзилни курсатувчи киришлар холатларидан қатъий назар чиқишдаги сигнал узгар масқолади.

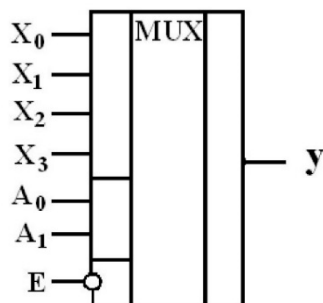
Мультиплексор - бошқариш сигналлари (y_1, y_2) га мос равишда кириш сигналлари (x_1, x_2, x_3, x_4) дан бирини чиқиш (Φ) га улашувчун хизмат қилади (2.19-расм).



2.19-расм. Мультимплексор. а) принципиал схема, б) схематик белгиси, в)

АхбороткиришларисонинваманзилникурсатувчикиришларисонимгамосравишдаМултиплексорлартулиқватулиқемасбулишимумкин. Агар $n=2^m$ шартбажарилсаМултиплексортулиқ,агарбушартбажарилмаса, яхнин $<2^m$ булсаМултиплексортулиқемасдейилади.

Мултиплексордаахбороткиришларисонидатда 2, 4, 8 ёки 16 булади. 5.21 - расмдаинверсрухсаткиришиЕватутричикишгаабўлган4x1 Мултиплексор тасвирланган. У KP555KIII2 Мултиплексор микросхемасинингярминиташкилети.



3- раем. 4x1Мултиплексоршартлибелгиси.

БундайМултиплексорчиқишфункциясиучунифодакуйидагичаёзилади: $Y = X_0 \cdot (\neg A_1 \neg A_0) + X_1 \cdot (\neg A_1 A_0) + X_2 \cdot (A_1 \neg A_0) + X_3 \cdot (A_1 A_0)$ Бу ердах0, хжс, х2,х3 - Мултиплексорнингахбороткиришлари; A_0, A_1 - манзилникурсатувчикиришлари. Умуманолганда, нтабошқарув (манзилникурсатувчи) киришларва 2^m таахбороткиришларгаетабулгантулиқМултиплексоручункиришлимантилиифункциятузишимумкин.

Харбирбошқарувкиришларикомбинациясигабиттаахбороткиришимоскелади, демакшукиришгамантикийфункциянингталабетилганқийматибериладивауМултиплексорчиқишигаузатилади.

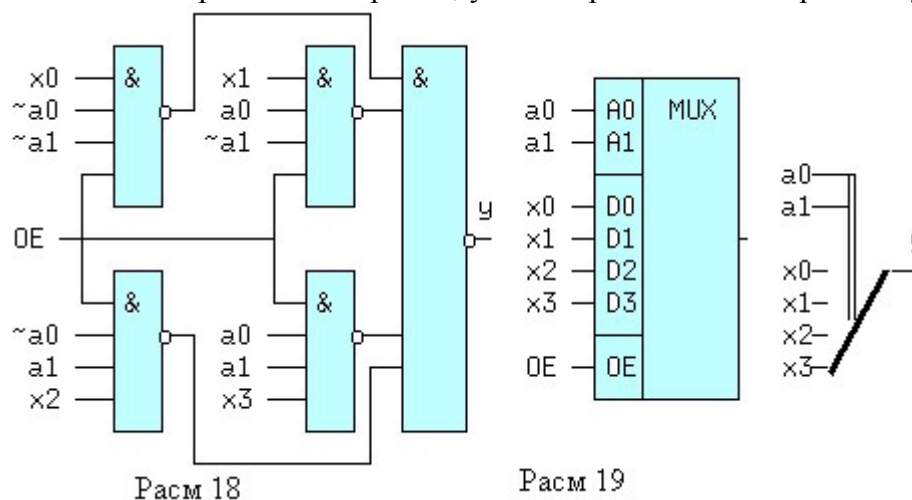
Мултиплексордебнингформатционкиришдагисигналларданбириниягоначкишгаузатувчиузатилаётганкиришдаадреснингунликеквивалентиккиликадресиганитенгқурилмагаайтилади. АгардаОЭчиқишгарухсатберишкиришимаважудбўлса, ухолдакиришда "0" холатчкишипассивхолатга (5 жадвалнингохиргикатори) утказди. "4 дан 1" Мултиплексорниқўрибчикамиз, у 4 информатционкиришвало $d=2$ адрескиришгагадир.

Таблица 5.

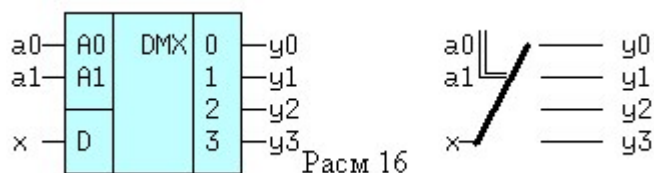
Десятич. число	Входы				Входы				Вых у	ЛФ
	a1	a0	OE	OE	x0	x1	x2	x3		
0	0	0			x0	x	x	x	x0	$y=x0*OE*\sim a1*\sim a0$
1	0	1	1	0	x	x1	x	x	x1	$y=x1*OE*\sim a1*a0$
2	1	0			x	x	x2	x	x2	$y=x2*OE*a1*\sim a0$
3	1	1			x	x	x	x3	x3	$y=x3*OE*a1*a0$
x	x	x	0	1	x	x	x	x	0	$y=0$

Унинг умумий мантикий тенгламаси кунидаги курунишга тенгдир. $Y = OE(x0*\sim a1*\sim a0 + x1*a1*a0 + \dots)$ (16)

Келтирилган фоданинг умумий тенгламаси кунидаги курунишга тенгдир. $Y = \sim(OE*x0*\sim a1*\sim a0 + \dots + OE*x3*a1*a0)$ (17) аниқлаймиз. (17) ифодага мос схема 18 расмда келтирилиб, унинг шартли белгиси 19 расмда кўрсатилган.



Сигнални информацион киришдан чиқишларнинг бирига узатувчи, кабул қилувчи чиқишларнинг номери садрески киришларга берилган коднинг умумий квиваленти га тенг қурилмалардемультиплексор (ДМ) деб аталади. ДМ сифатида дешифраторишлатилиши мумкин бўлиб, унинг ОЭ сигнали урни Хинформацион сигнал берилди. Масалан, агар киришларга $a1a0=10$ (БИН) = 2 (ДЭС) берилса, у ҳолда Х сигнал Y_2 чиқишда пайдо бўлади. Колган чиқишларда эса $y_i=0$. 16 расмда ДМ "1 да 4" ДМ ва унинг механика аналог келтирилган.

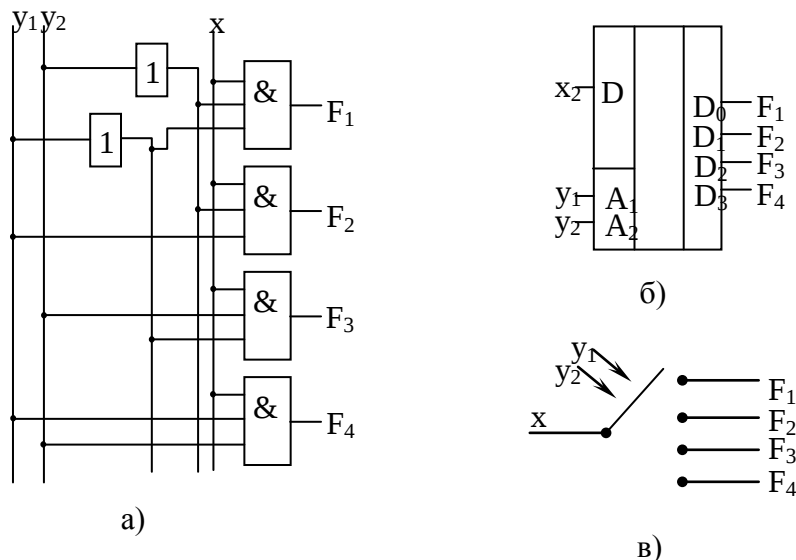


Лаборатория иш № 7

Мавзу: Демультиплексорларни лойihalаш.

**Ишдан мақсад: Демултиплексорни ишлаш оринсиоини,
оринсионал схемасини, схематик белгиланишини шрганиш ва
демултиолексорларни лойихалаш.**

Демултиплексор– бошқариш сигналлари (y_1, y_2)га мос равишда киришдаги сигнал (x) ни чиқишлардан бири (F_1, F_2, F_3, F_4)га улашувчун хизмат қилади (2.20-расм).



20-расм. Demultipleksor: a) printsipl sxema, b) sxematik belgisi, v) ishlash

Мултиплексор ва демултиплексорларни рақамли коммутаторлар ёки маҳлумотлар сел ектори деб хам аташ мумкин.

Лаборатория иш № 8

Мавзу: Жамлагич ва кодларни ўзгартирувчи.

Ишнинг мақсади: Жамлагич ва уларнинг схемалари;

Код ўзгартиргичлар ва уларнинг схемалари билан танишиш.

Икки сон хоналарини жамлаш амалини бажарувчи ЭХМ узели жамлагич деб аталади. У одатда бир хонали жамловчи схемалар мажмуидан иборат бўлади. Қўшилувчиларнинг қандай санок системасида берилишидан қатъий назар қўшиш амали бажарилганда ҳар бир хонада учта рақам: биринчи қўшилувчи рақами, иккинчи қўшилувчининг рақами ва олдинги (кичик) хонага қўчириш қиймати рақами ҳосил қилинади.

1. Бир хонали сонларни жамлаш усули бўйича комбинацион ва тўпловчи жамлагичларга.
2. Бир хонали сонларни жамлаш схемасидаги кириш ёллари сони бўйича: икки кириш ёлли бир хонали (ярим жамлагич) ва уч кириш ёлли бир хонали жамлагичларга.
3. Кўп хонали сонларни жамлаш усули бўйича: кетма-кет, параллел жамлагичларга.
4. Санок системасида асоси ва қабул қилинадиган кодлаш усули бўйича: иккилик, учлик, ўнлик ва иккили-ўнли жамлагичларга.

5. Кўчириш занжирини ташкил қилиш усули бўйича: кетма-кет бошдан-оёқ бир вақтда группали шартли кўчириш қиймати сигналини хотирада сақловчи жамлагичларга.

Бир хонали комбинацион жамлагич.

Комбинацион жамлагич - кириш ёлларига қўшилувчиларнинг кодлари бир вақтда берилиши билан чиқиш ёлларида йиғинди ва кейинги (катта) кўчириш қиймати сигналини ҳосил қилувчи мантиқий қурилмадир. Қўшилувчиларнинг сигналлари бири олиб ташланиши билан комбинацион жамлагичнинг чиқиш ёлидаги йиғинди қиймати ёқолади.

Юқорида айтиб ўтилганидек, жамлагич бир хонали жамловчи схемалар мажмуи бўлгани учун, аввал бир хонали комбинацион жамлагичларни кўриб чиқамиз.

Бир хонали комбинацион жамлагич иккили қўшишнинг ҳақиқий жадвалига (1-жадвал) биноан ишлайди. Бу жадвалда a_u , p_u —берилган хонадаги қўшилувчилар рақами p_u —олдинги (кичик) хонадан кўчириладиган қийматнинг рақами, c_u —йиғинди рақами, p_{u+1} , кейинги(катта) хонага кўчириладиган қийматнинг рақами. c_u ва p_{u+1} , ифодалар учун ДНШ қўйидаги кўринишда бўлади:

a_u	b_u	p_u	c_u	p_{u+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$c_i = a_i \overline{b_i} \overline{p_i} \vee \overline{a_i} b_i \overline{p_i} \vee \overline{a_i} \overline{b_i} p_i \vee a_i b_i p_i$$

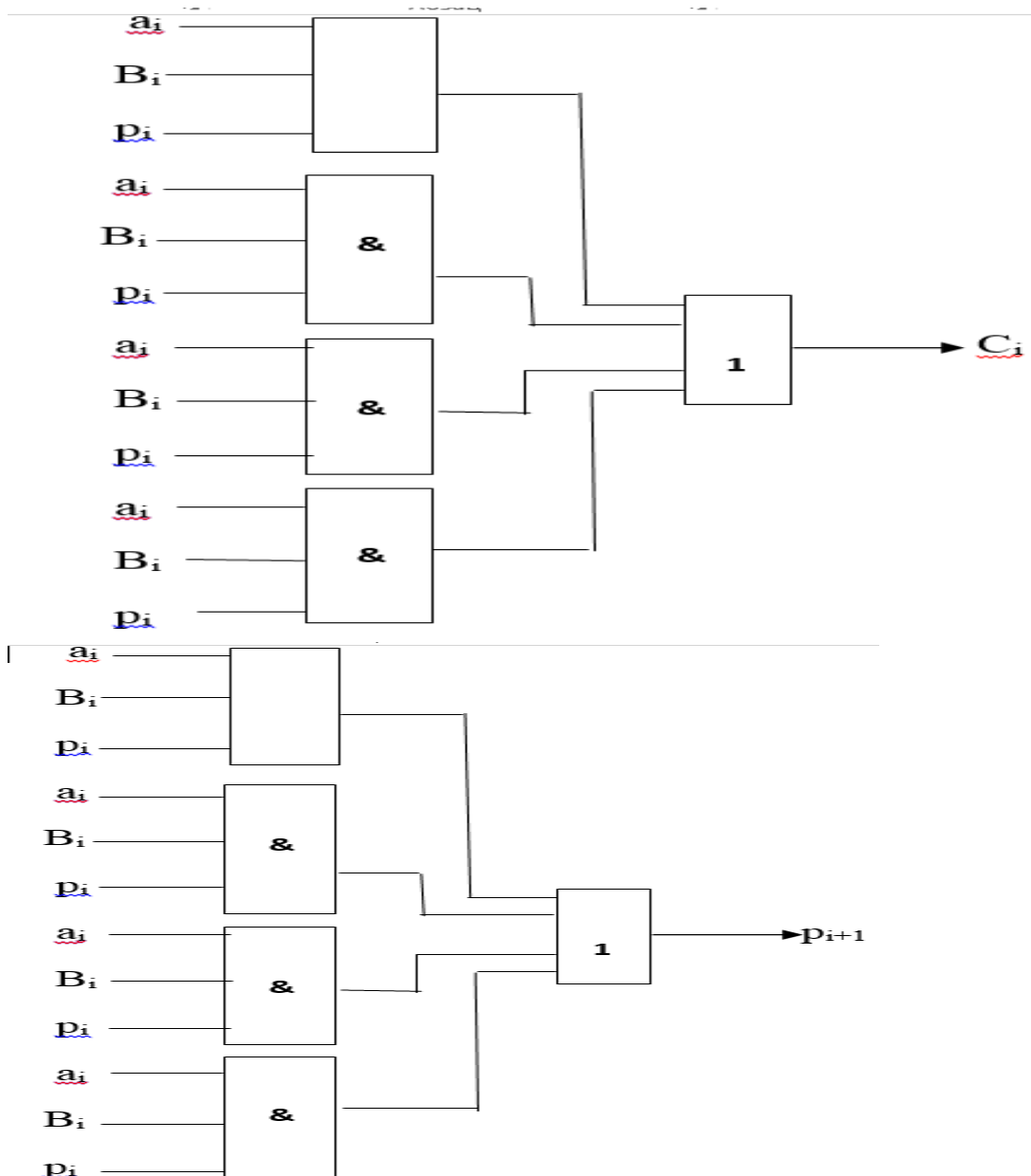
$$p_{i+1} = a_i b_i \overline{p_i} \vee \overline{a_i} b_i \overline{p_i} \vee \overline{a_i} b_i p_i \vee a_i b_i p_i$$

Бу каноник формалар бўйича жамлагич схемасини ВА, ЁКИ, ЭМАС элементлари дан фойдаланиб қуриш мумкин (1 - расм).

Схеманинг кириш ёлларида a_u, b_u, p_u , сигналлари билан бир қаторда уларнинг инверсиялари $\overline{a_u}, \overline{b_u}, \overline{p_u}$ ишлатилади. Агар қўшилувчилар рақамлар (a_u ва b_u) триггерли регистрлардан олинса, уларнинг инверсияларини олиш қийин эмас.

Лекин чиқиш ёлидаги кўчиш қийматини сигнали кейинги хона учун p_u сифатида ишлатилиши сабабли унинг инверсияси чиқиш ёли ВА бўлиши шарт. Бунинг учун схемада ЭМАС элементидан фойдаланилади.

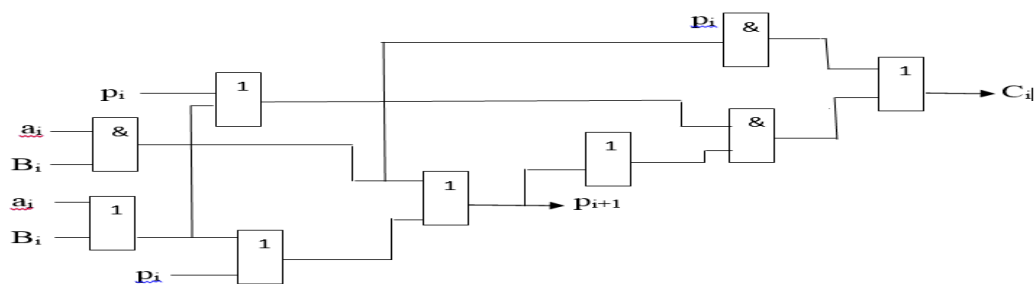
Агар 1-расмда кўрсатилган жамлагич схемасида ВА ва ЁКИ схемалари диодларда қурилса умуман схемада 32 диод (ВА ва ЁКИ элементларининг ҳар бири кириш ёлига битта дан) ва битта инвертор ишлатилган бўлар эди.



1-расм. Жамлагич.

Мантикийсхемаларнисинтезлашнингформалметодлариданфойдаланиб, c_i ва p_{i+1} функцияларни минималлаштириш вазутарикакам элемент талаб қилувчи ёки шкабирорафзалликларга эга бўлган жамлагичсхемаларни тузиш мумкин.

Лекин бир хонали жамлагичларнинг кам элементли ва қулай қириш ёлларига эга бўлган энг яхши схемалар тажриба юли билан олинган. Бундай схемалардан бири 2-расмда келтирилган. Бу схемада ҳаммаси бўлиб 19 диод ва битта инвертор ишлатилади. Ундан ташқари, бирорта мантикийсхеманинг чиқиш юли бошқа иккита элементнинг қириш юлига уланмаган ва схеманинг қириш юлларида эркин узгарувчининг инверсий матлари даишлатилмайди.



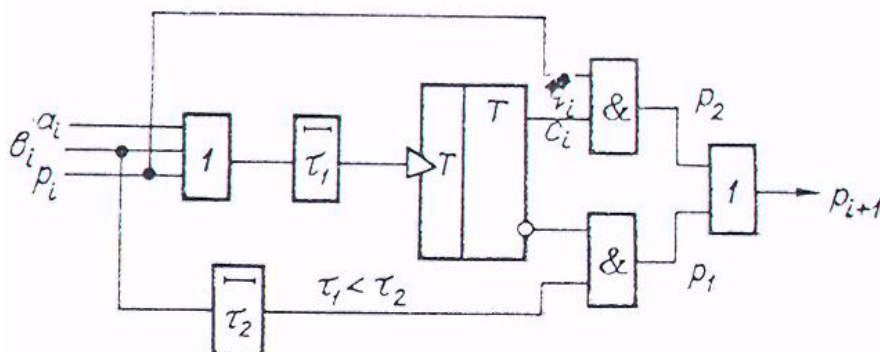
2-расм.

Бир хонали тўпловчи жамлагич.

Тўпловчи жамлагич хотирлаш элементлари (одатда триггерлар) асосида курилади. Кириш ёлига кетма-кет берилган қўшилувчиларнинг кодлари жамлагичда йиғиндикўринишида тўпланади ва сигналлар берилиши тўхтатилса ҳам унда сақланади.

Бир хонали тўпловчи жамлагич мод2 бўйича қўшиш амалини бажарувчи санок кириш ёлли триггер асосида курилади (3-расм). a_i, b_i, p_i сигналлари кетма-кет берилганлиги сабабли йиғинди c_i сигнали куйидаги кетма-кетликда: аввал

$p_{i+1} = a_i \bar{b}_i \vee \bar{a}_i b_i$ сигнали, кейин $c_i = q_i p_i \vee q_i \bar{p}_i$ сигнали шаклланади.



3-расм. Триггер асосида курилган жамлагич.

Кўчириш қиймати сигнали p_{i+1} икки таркибий қисмдан ташкил топади. Биринчиси $(p)_1$ a_i ва b_i рақамларнинг биргатеңглигида шаклланади:

$$p_1 = (\overline{a_i b_i} \vee a_i \bar{b}_i) b_i = (\overline{a_i b_i}) (a_i \bar{b}_i) b_i = (a_i \vee \bar{b}_i) (\bar{a}_i \vee b_i) = a_i b_i b_i = a_i b_i$$

Иккинчаташқил

этувчиси

(p_2)

p_{i+1} йиғиндининг p_i кўчириш қийматининг биргатеңглигида шаклланади:

$$p_2 = q_i p_i = \overline{a_i b_i} p_i \vee a_i \bar{b}_i p_i$$

Шундайкилиб,

$$p_{i+1} = q_i b_i \vee \bar{a}_i b_i p_i \vee a_i \bar{b}_i p_i = a_i b_i p_i \vee \bar{a}_i b_i p_i \vee a_i \bar{b}_i p_i \vee a_i b_i p_i = a_i b_i \vee a_i p_i \vee b_i p_i$$

яони, кўчириш қийматисигнали учун илгарима олум бўлгани фодани хосил қилдик.

Тўпловчи жамлагичларда қўшиш амалини бажаришда қўшилувчиларнинг бири олдиндан жамлагичга қўшимча 0 ва 1 га ўрнатиш кириш ёллари орқали киритилган бўлади. Шу сабабли қўшиш амалини бажариш вақти унда икки тактдан иборат бўлади.

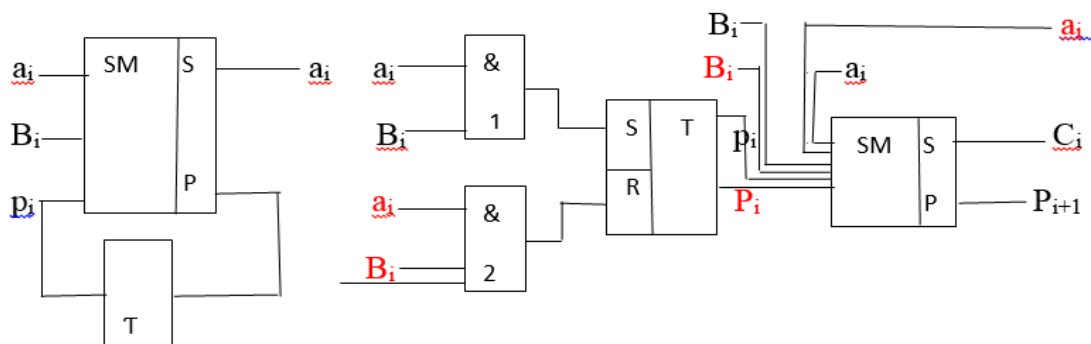
Кўп хонали жамлагичлар.

Кўп хонали сонларни жамлаш усули буйича жамлагичлар кетма-кет ва параллел жамлагичларга бўлинади.

Кўп хонали кетма-кет жамлагич қўшилувчиларнинг кетма-кет кодини улар йигиндисининг кетма-кет кодига айлантиради. Иккита кўп хонали сонларни қўшиш кичик хонадан бошланиб кетма-кет хоналар буйича бажарилади. Қўшиш тактларининг сони қўшилувчилар хоналарининг сонига тенг бўлади. ҳар бир и-тактда p_i ўзгарувчи сифатида олдинги тактда олинган қўчириш қиймати p_{i+1} ишлатилади. Қўчириш қийматларини ҳосил қилиш ва ишлатиш усуллари бўйича кўп хонали кетма-кет жамлагичлар икки турга — қўчириш қийматлариникечиктирувчи ва хотирлаш жамлагичларига бўлинади.

Қўчириш қийматларини кечиктирувчи жамлагичларда p_{i+1} сигнал жамлагичнинг p_i кириш ёлига кечиктириш вақти τ_k бўлган занжир орқали берилади. Кечиктиришвақти τ_k қўйидагимуносабатдананиқланади:

$\tau_k = T - \tau_{\text{ж}}$ — қўшилувчиларкодларинингтакрорланишдаври (биртактнингдавомийлиги), $\tau_{\text{ж}}$ — бирхоналижамлагичҳосилқилганке-
чиктиришвақти.



4-расм.

4-

расм, а да кечиктиришвақти маҳсуслар элементларида амалга оширилган кўп хонали кетма-кет жамлагич схемаси берилган.

4-расм, б да қўчириш қийматларини хотирловчи кўп хонали кетма-кет жамлагичнинг схемаси берилган. Бу схемада хотирлаш вазифасини маҳсустрингер элементлари бажарди.

Қўшилувчиларнинг туғри (a_i, b_i) ва $(\overline{a_i}, \overline{b_i})$ тескари

кодлари бир хонали комбинацион жамлагичнинг кириш юлларига ҳамда XAM_1 ва XAM_2 , мантикий схемалар орқали триггернинг алоҳида кириш ёлларига берилади.

XAM_2 схеманинг чиқиш ёлида $\overline{a_i}, \overline{b_i} = 1$ сигнал бўлса, триггернол ҳолатига ўтади. Агар XAM_1 схеманинг чиқиш ёлида $a_i, b_i = 1$ сигнал бўлса, триггер бир (1) ҳолатига ўтади. XAM_1 ва XAM_2 схемаларнинг кириш ёлларига тактловчи сигнал B^T

берилади. Триггернинг чиқиш ёлларида қўчириш қийматлари сигналлари p_i ва $\overline{p_i}$ олинади ҳамда бир хонали комбинацион жамлагичнинг мос кириш ёлларига берилади, яъни кўп хонали иккили сонларни қўшиш жараёнида $(i-1)$ -кичик = хонадан и-катта хонага қўчириш қиймати сигналларини узатиш амалга оширилади.

Иккита n хонали сонни қўшиш учун талаб қилинадиган вақт қўйидагига тенг:

$$t_c = nT$$

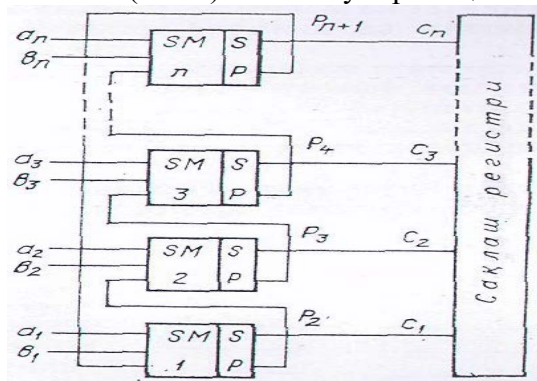
бу ерда T — тактловчи сигналлар берилиши даври.

Кўп хонали кетма-кет жамлагичларнинг асосий фазилати ускуна сонининг камчилигидир. Камчилиги сифатида тезкорлигининг пастлигини кўрсатиш мумкин.

Параллел жамлагичлар сони кўшилувчилар хоналарининг сонига тенг бўлган бир хонали жамлагичлар асосида курилиб, унда кўшилувчилар кодининг ҳамма қодалари бир вақтда ишланади. Ишлатиладиган бир хонали жамлагичларнинг хилига караб комбинацион ва тупловчи параллел жамлагичлар бўлади.

Жамлагичларда айириш амали манфий сонларни кўшимча ёки тескари кодда ифодалаб, кейин кўшиш юли билан бажарилади. Сонлар тескари кодда ифодаланганда айиришнинг мусбат натижасига ҳамда манфий сонларни кўшиш натижасига тузатиш киритиш зарур. Тузатиш энг катта хона чиқиш ёлидан энг кичик хона кириш ёлига тескари боғланишли — циклик узатиш занжирини — ташкил қилиш орқали бажарилади.

11-расмда уч кириш ёли n бир хонали комбинацион жамлашлардан тузилган параллел жамлагичнинг схемаси берилган. Кириш ёлларига кўшилувчиларнинг мос хоналари (a_u ва b_u), олдинги (кичик) хонадан кўчириш қиймати сигнали (n_u) берилади, хар қайси бир хонали жамлагич чиқиш ёлларида хона йиғиндиси рақами кодининг сигнали ҳамда кейинги (катта) хонага кўчириш қийматининг сигнали шаклланади.



5-расм.

Учкириш ёли n бир хонали комбинацион жамлашлардан тузилган параллел жамлагичнинг схемаси.

Схемадан кўриниб турибдики,

бирор хонада пайдо бўлган кўчириш қийматининг сигнали юқори хоналарга жамлагичлар орқали икетма-кет тарқалади.

Агар бирлардани борат бўлган сон билан фақат биринчи хонада бирга тенг бўлган сон қўшилса биринчи хонада пайдо бўлган кўчириш қийматининг тарқалиш занжири ҳамма жамлагичларни ўзичига олади.

Хар қайси бир хонали жамлагичларда кўчириш қийматининг сигнали кириш сигналлари (a_u , b_u , n_u) берилиши пайтигана исбатан m_p вақтга кечикиш билан шаклланган исбабли,

иккита n хонали сонни бу жамлагичда кўшиш учун талаб қилинадиган вақт nt_p атрофида бўлади.

Фойдаланилган адабиётлар.

1. Аминов И.Б. Информатика ва дастурлаш. Маорוזалар матни. 2010 йил. СамДУ.

2. С.К.Ғаниев. Электрон хисоблаш машиналари ва системалари. Тошкент.

Интернет сайтлари:

www.Зиёнет.уз

www.Реферат.уз

Лаборатория иш № 9

Мавзу: Триггерлар турлари ва уларнинг схемаси.

Ишнинг мақсади: Триггер ва унинг логикий схемаси ҳақида умумий тушунчага эга бўлиш.

Калит сўзлар: Триггер, РС, ЖК, Д ва Т триггерлар.

Барча қурилмалар асоси рақамли мантиқ комбинацион схемалар асосида тузилади. Уларда чиқишдаги сигнал киришнинг жорий(хозирги) ҳолати билан аниқланади. Бу схемаларда “хотира” мавжуд эмас. Агар комбинацион схемаларга хотира киритилса, у ҳолда улар ёрдамида ҳисоблагичлар, арифметик регистрлар ва бошқа “ақлли” схемаларни ҳосил қилиш мумкин. Бунда улар бир функцияни бажариб бўлгач, кейингисига ўтади. Бундай схемаларнинг асосий тугуни бўлиб триггер ҳиссоболади.

Ихтиёрий кетма-кетликдаги қурилма триггерли қурилма ёки рақамли автомат деб аталади. Рақамли автомат умумий ҳолда N та триггердан тузилган бўлади. Рақамли автомат ҳолати N разрядли иккилик сўздан иборат бўлиб, унинг ҳар бир разряди мос триггернинг чиқиш сигнали ҳолати билан белгиланади. Демак, рақамли автомат ҳолатини 2^N кодли тўлам ифодалайди.

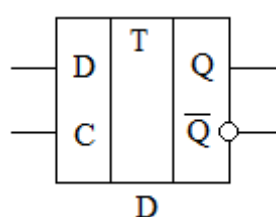
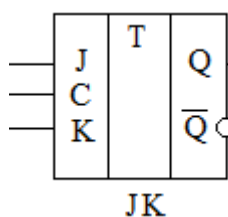
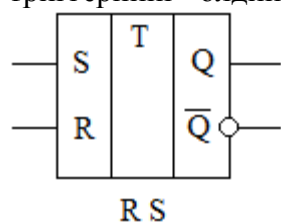
Триггерлар – иккита турғун ҳолатли чиқишга эга бўлган қурилма бўлиб, у элементар хотира ячейкаси ва бошқарув схемасига эга. Бошқарув схемаси бевосита элементар хотира ячейкаси киришига келиб тушаётган маълумотни сигналлар комбинациясига ўзгартиради. Триггернинг иккита турғун ҳолатлари: $Q=1$ ва $Q=0$ деб белгиланади. Триггернинг қайси ҳолатда бўлиши триггер киришларидаги сигнал ҳолатига ва олдинги ҳолати билан аниқланади, яъни триггер хотирага эга. Бошқача айтганда, триггер элементар хотира ячейкаси ҳиссоболади.

Триггер тури унинг иш алгоритми билан аниқланади. Иш алгоритмига кўра триггерлар **ўрнатувчи**, **ахборот** ва **бошқарув киришлари**га эга бўлиши мумкин. Ўрнатувчи киришлар бошқа киришлар ҳолатлари қандай бўлишидан қатъий назар триггер ҳолатини ўрнатади. Бошқарув киришлари, хусусан ахборот киришларига берилаётган маълумотларни ёзишга рухсат беради. Энг кенг қўлланиладиган триггерлар бўлиб **РС**, **ЖК**, **Д** ва **Т** триггерлар ҳиссоболади. Бу триггерларнинг шартли белгиланиши 1-расмда келтирилган.

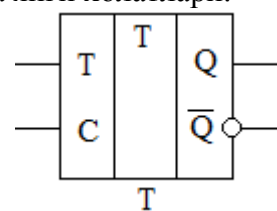
РС-триггер иккита ахборот ва P киришларга эга. S киришга 1 сигнали, R киришга 0 сигнали берилса триггернинг Q чиқишида 1 сигнал ўрнатилади. Аксинча бўлганда, яъни $S=0$ ва $R=1$ бўлса триггер чиқиши $Q=0$. **СР**- триггер иши қуйидаги ифода билан аниқланади:

бу ерда: Q_n ва Q_{n+1} – мос $Q_{n+1} = \bar{R}_n S_n + \bar{R}_n Q_n$ равишда (1)

триггернинг олдинги



ва янги ҳолатлари.



1-расм. РС-, ЖК-, Д- ва Т-турли триггерларнинг

шартли белгиланиши.

РС-триггер учун $S=1$ ва $R=1$ комбинация тақиқланган ҳиссоболади. Бу вақтда триггернинг ахборот киришлари ҳолати аниқ бўлмайди: Q чиқишда 0 ҳам, 1 ҳам бўлиши мумкин.

РС-триггернинг **Э**-, **Р**- ва **С**-триггерлар деб номланувчи турлари ҳам мавжуд. Улар учун $S=P=1$ ҳолат тақиқланмаган. **Э**-триггер $S=P=1$ бўлганда ўз ҳолатини ўзгартирмайди ($Q_{n+1}=Q_n$). **С**-триггерда $S=P=1$ бўлганда $Q=1$, **Р**-триггерда эса $Q=0$ бўлади.

ЖК-триггер иккита ахборот J ва K киришларга эга. **РС**-триггер каби **ЖК**-триггерда ҳам Q чиқишда 1 ёки 0 ўрнатилиши J ва K – киришларга боғлиқ. Лекин, **РС**-триггердан фарқли равишда **ЖК**-триггерда $J=K=1$ бўлса триггернинг Q чиқиши ҳолати тесқари ҳолатга ўтказилади. **ЖК**-триггерлар фақат S киришдаги потенциал ўзгарганда синхронлашади. **ЖК**-триггер иши қуйидаги шарт билан аниқланади:

$$Q_{n+1} = J_n \bar{Q}_n + \bar{K}_n Q_n \quad (2)$$

Д-триггер, ёки кечикиш триггерида, S киришга синхросигнал берилганда, D киришдаги потенциалга мос ҳолат ўрнатилади. D -триггер иш тенгламаси: $K_{n+1} = K_n$ кўринишга эга бўлади. Демак, K_{n+1} чиқиш ҳолати D кириш сигнали ўзгариши билан эмас, балки синхросигнал келиши билан ўзгаради, яъни бир синхронизация импулси даврига кечикади (Делай - кечикиш). D -триггер импулс ёки фронт ёрдамида синхронизация қилинади.

T-триггер, ёки санок триггери, чиқиш ҳолатини S киришдаги импулс фронти ўзгартиради. S синхронизация киришидан ташқари T -триггер T тайёрлов киришига ҳам эга бўлади. Бу киришдаги сигнал S киришдаги импулс фронти ($T=1$ бўлганда) ишга рухсат беради ёки ($T=0$ бўлганда) тақиқлайди. T -триггер иши қуйидаги шарт билан аниқланади:

Демак, $T=1$ бўлганда S $Q_{n+1} = T_n \bar{Q}_n + \bar{T}_n Q_n$ киришдаги (3) сигналнинг мос фронти триггерни тескари ҳолатга ўтказди. T -триггер чиқишидаги потенциал ўзгариш частотаси S киришдаги импулслар частотасидан 2 марта кичик. T -триггернинг бу хоссаси улар асосида иккилик ҳисоблагичлари тузиш имконини беради. Шу сабабли бу триггерлар санок триггерлари деб аталади. $T=1$ бўлганда T киришга эга бўлмаган санок триггери T -триггер каби ишлайди.

Фойдаланилган адабиётлар.

1. Аминов И.Б. Информатика ва дастурлаш. Маорוזалар матни. 2010 йил. СамДУ.

2. С.К.Ғаниев. Электрон ҳисоблаш машиналари ва системалари. Тошкент.

Интернет сайтлари:

www.Зиёнет.уз

www.Реферат.уз

Лаборатория иш № 10

Мавзу: РС ва ЖК триггерлари ва уларнинг қўлланилиши.

Ишнинг мақсади: РС ва ЖК триггерлари ва уларнинг қўлланилишини ўрганиш.

Калит сўзлар: РС ва ЖК триггерлари.

Триггернинг иккита турғун ҳолатлари: $K=1$ ва $K=0$ деб белгиланади. Триггернинг қайси ҳолатда бўлиши триггер киришларидаги сигнал ҳолатига ва олдинги ҳолати билан аниқланади, яъни триггер хотирага эга. Бошқача айтганда, триггер элементар хотира ячейкаси ҳисобланади.

Триггернинг кириш ёллари сони унинг бажарадиган функциясига боғлиқ. Ахборотларни ёзиш бўйича триггерлар 2 га бўлинади:

- асинхрон (“ бир вақтда эмас ”) триггерлар;
- синхрон (“ бир вақтда ”) триггерлар.

Асинхрон триггерларда ахборотнинг ўзгариши учун исталган пайтда кириш сигналларининг берилиши билан ўзгаради.

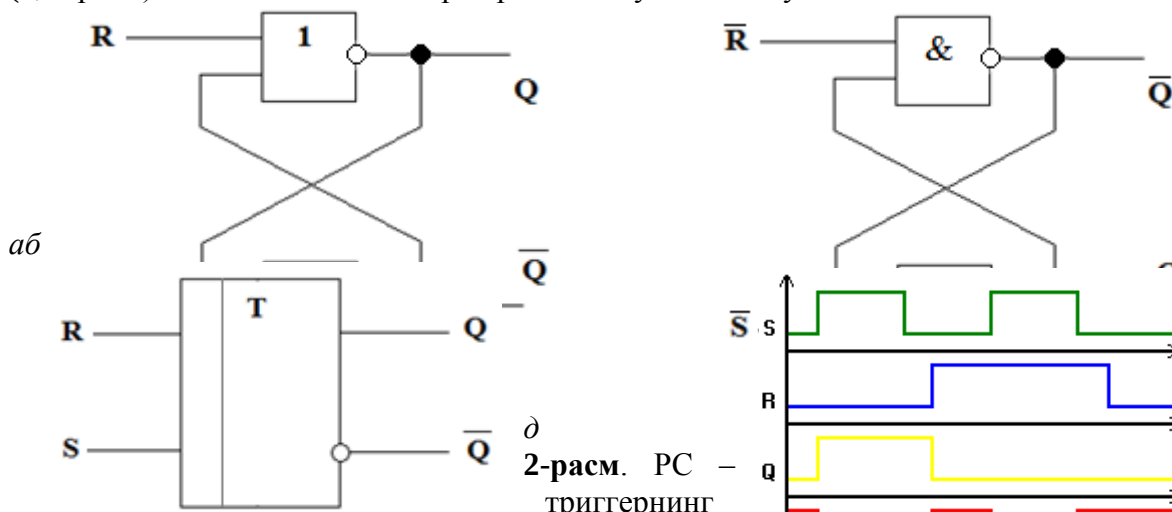
Синхрон триггерларнинг чиқиш ёлида сигналларнинг ўзгариши учун унинг кириш ёлига қўшимча синхросигнал (бошқариш сигнали) бериш керак. Акс ҳолда бундай триггерларда ахборотларни ёзиб бўлмайди.

ЭХМ қурилмаларида турли функционал имкониятларга эга бўлган триггерлар қўлланилади. Лекин барча схемаларнинг асосини асинхрон РС – триггер ташкил этади.

Бир поғонали триггерлар.

Ассинхрон РС-триггерлар. Агар тескари алоқали занжирга бошқарув занжирлари уланса, унга 1 бит маълумот ёзиш ва сақлаш мумкин бўлган триггер курилмаси ҳосил бўлади.

Триггер маълумот киришларига эга бўлган иккита ЁКИ-ЭМАС (2, а-расм) ёки ВА-ЭМАС (2, б-расм) мантикий элементлари ёрдамида тузилиши мумкин.



2-расм. РС – триггернинг

функционал схемаси (а, б) ва шартли белгиси (д).

Триггер бошқарув сигналлари берилган иккита Р ва маълумот $\bar{Q}$ киришларига ва иккита Қ вачиқишларга эга. Унинг иккала киришига бир вақтнинг ўзида импульс келиши мумкин эмас.

Бошқарув (маълумот) кириши С (сет – ўрнатиш) – триггер мустақил равишда 1 ҳолатига ўрнатиш учун ($Q = 1, \bar{Q} = 0$) ва Р (ресет – олиб ташлаш) – триггерни мустақил равишда 0 ҳолатига ўрнатиш учун ($Q = 0, \bar{Q} = 1$).

Кириш сигналларининг мумкин бўлган тўртта комб $\bar{Q}$ ациясида триггер қуйидаги ҳолатларда бўлиши мумкин.

1-жадвал

Кириш		Чикиш	
R	S	Q	$\bar{Q}$
0	0	o'zgarishsiz	
0	1	1	0
1	0	0	1
1	1	aniqmas	

Амалиётда РС триггерлар

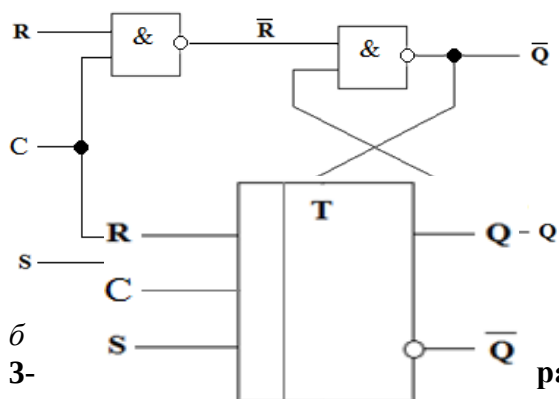
инверторлардан эмас, балки ВА-ЭМАС ёки ЁКИ-ЭМАС мантикий элементлардан тузилади.

РС – триггерда маълумот ёзиш бошқарув сигнали берилиши билан ихтиёрий вақт моментларида амалга оширилади. Бундай триггерлар **асинхрон** деб аталади.

Синхрон РС – триггер. Элементар асинхрон РС – триггерли ячейкалар турли комбинацион қурилмаларнинг асоси бўлиб ҳисобланади. Улар қаторига ҳисоблагичлар, регистрлар ва бошқалар киради. Бу қурилмаларда синхронлаш сигнали деб аталувчи махсус сигнал ёрдамида аввал киритилган маълумотларни чиқаришга узатиш ва кейинги хотира ячейкасига ёзиб қўйиш керак. Бундай режимни амалга ошириш учун РС – триггер қўшимча С (слоск) такт кириши билан тўлдирилади ва у **синхрон** триггер деб аталади.

Синхрон триггер ҳам маълумот, ҳам такт киришларида сигнал мавжуд бўлгандагина ўз ҳолатини ўзгартиради.

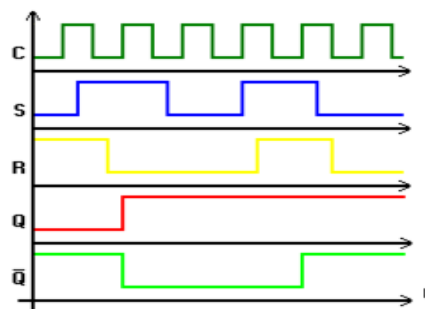
Синхрон РС – триггер асинхрон триггер ва иккита ВА-ЭМАС элементидан ташкил топган бўлиб, бир вақтда С такт киришига ва С ёки Р маолумот киришларидан бирига мантикий бир сигнали берилгандагина триггер ўз ҳолатини ўзгартиради.



а

б
3-

расм. Синхрон РС – триггер тузилма схемаси



(а) ва шартли белгиланиши (б).

Киришлар сони 3 та бўлганда, С, С, ва Р кириш сигналларининг комбинацияси 8 га тенг (2-жадвал).

2-жадвал

C	R	S	R'	S'
1	0	0	0	0
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	0	0

Буерда $S' = CC, R' = CP$.

Такткиришида

сигналбўлмагандамаолумоткиришсигналларинингхтиёрийкиришсигналикомбинациясид аРСС – триггераввалгимаолумотларни эслабтуришрежимидаишлайди.

Киришсигналлари $C=P=C=1$ комбинациясимумкин эмас,

чункибухолдаасинхронтриггернинг S' ва R' киришлари $S'=R'=0$ ман

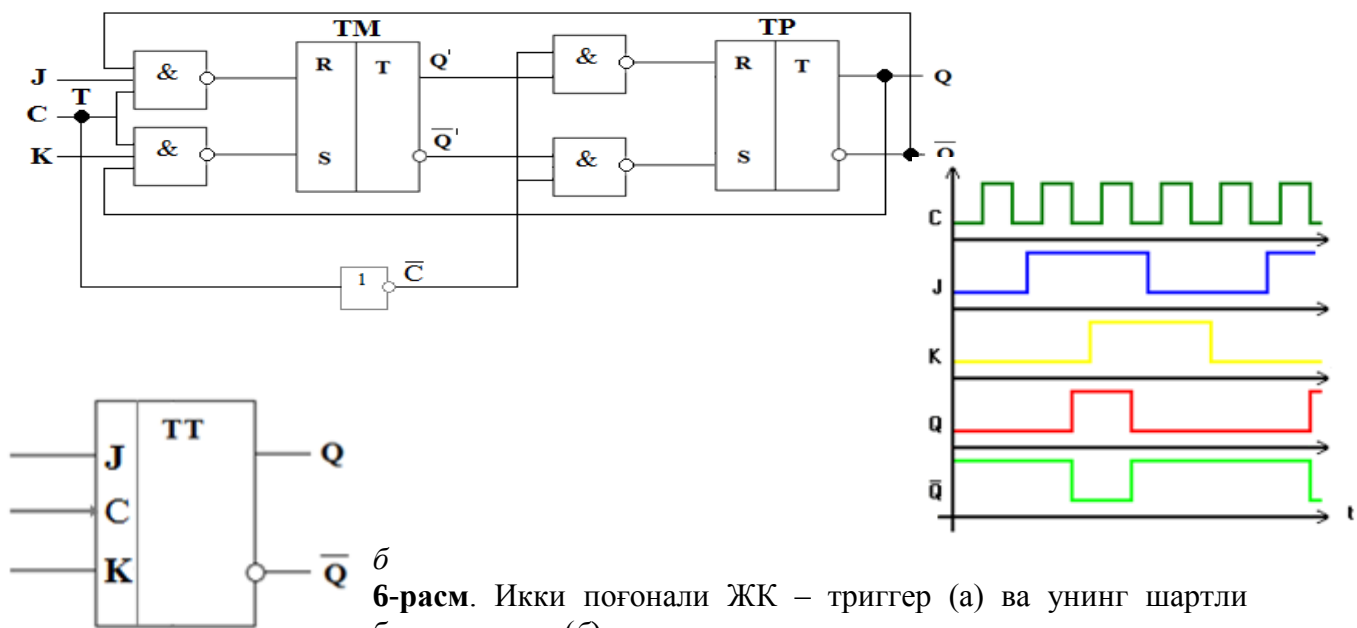
этилганкомбинациясихосилбўлади.

Лаборатория иш № 11

ЖК триггер

ЖК – триггер. ЖК - триггер универсал триггер хисобланади, чунки унинг асосида ихтиёрий турдаги триггер ҳосил қилиш мумкин.

ЖК – триггерлари худди Т – триггер каби, ўтувчи маолумот ёзадиган асосий триггер (ТМ) ва асосий триггердан маолумот қайта ёзадиган ёрдамчи триггер (ТП) га эга. Бу триггер кириш маолумотлари Ж (*жумп*-сақлаш) – триггерни мустақил 1 ҳолатга ўрнатиш ва К (*кееп*-сақлаш) – триггерни мустақил 0 ҳолатга ўрнатиш вазифаларини бажаради.



6-расм. Икки поғонали ЖК – триггер (а) ва унинг шартли белгиланиши (б).

ЖК – триггер ман этилган кириш сигналлар комбинациясига эга эмас. ЖК – триггернинг ўтишлар жадвали 3-жадвалда келтирилган.

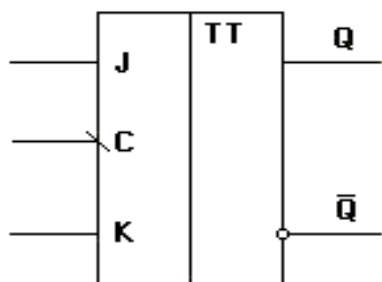
3-жадвал

Q_n	Q_{n+1}	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

4. Универсал ЖК-триггерлар

Универсал ЖК-триггернинг хусусияти шундаки, у Д, Т и РС-триггерлар сифатида ишлатилиши ва уларнинг функцияларини бажариши мумкин. Қуйидаги схемаларда ЖК-триггерни Д, Т и РС-триггерлар сифатида қўллаш схемалари келтирилган.

Синхрон РС-триггер



Фойдаланилганадабиётлар.

1. Аминов И.Б. Информатика да стурлаш. Маорузалар

матни. 2010 йил. СамДУ.

2. С.К.Ғаниев. Электрон ҳисоблаш машиналари ва системалари. Тошкент.

Интернет сайтлари:

www. Зиёнет.уз

www. Реферат.уз

Д ва Т триггерлари ва уларнинг қўлланилиши

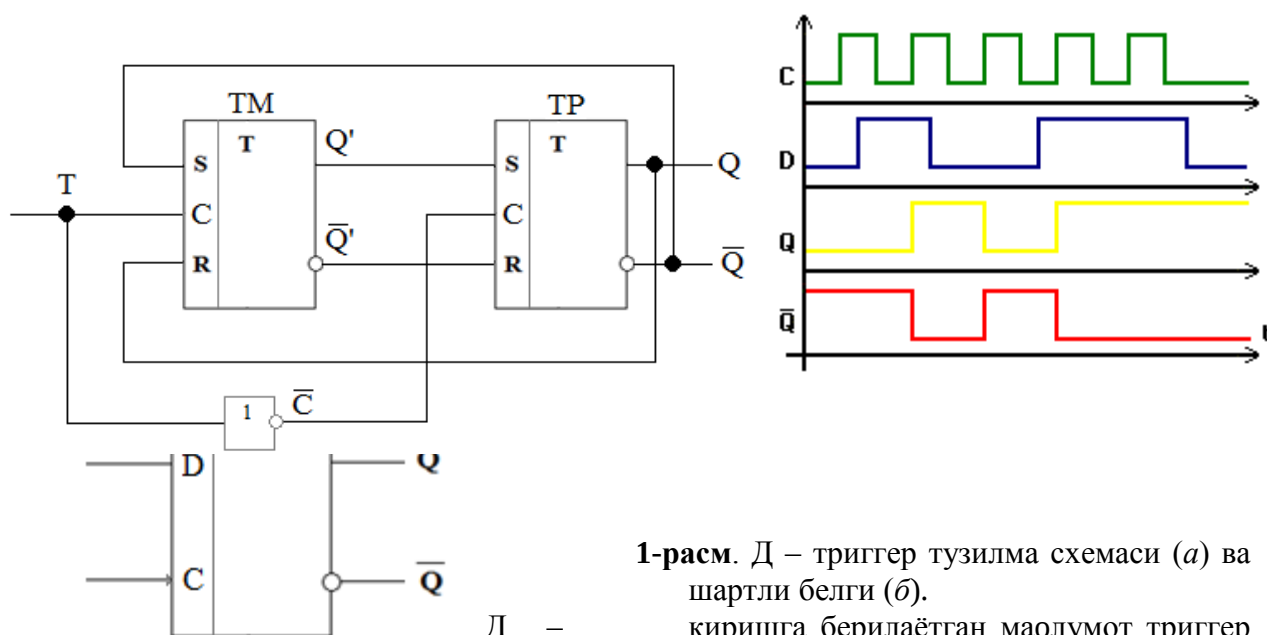
Лаборатория иш № 12.

Мавзу: Д ва Т триггерлари ва уларнинг қўлланилиши.

Ишнинг мақсади: Д ва Т триггерлари ва уларнинг қўлланилишини ўрганиш.

Калит сўзлар: Д ва Т триггерлари.

Д – триггер. Д – триггер ягона Д (инг.*data* – маолумот) маолумот киришига эга. Д – маолумот кириши, С – такт кириши, иккита Қ вачиқишлар (уларнинг бири мавжуд бўлмаслиги мумкин). Д – триггер схемаси (1-расм) РСС – триггер схемасидан инвертор мавжудлиги билан фарқланади.



1-расм. Д – триггер тузилма схемаси (а) ва шартли белги (б).

киришга берилаётган маолумот триггер берилгандагина пайдо бўлади. Д – триггеркуйдагиўтишларжадвалига эга (1-жадвал).

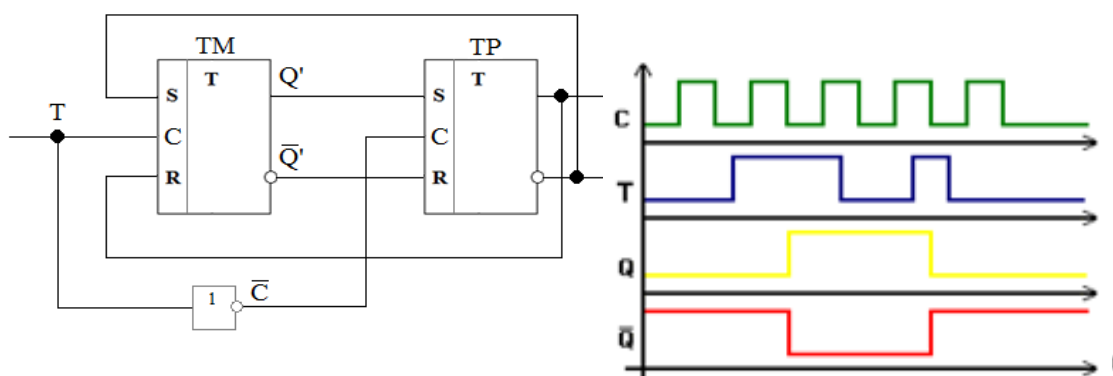
1-жадвал

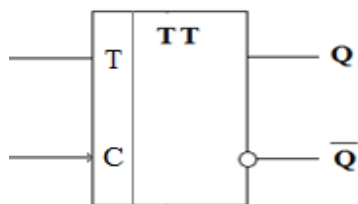
C	K_n	K_{n+1}	D
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1
0	0	0	0
0	0	0	1
0	1	1	0
0	1	1	1

Д – триггерчиқишидагимаолумотнабватдагисинхросигналкелгуничаўзгаришсизқолади, яоникечиқишмавжуд. Шунгаасосан, Д – триггер**кечикиштриггери**дебаталади.

Икки поғонали триггерлар.

Т – триггер. Икки поғонали триггерларда триггер ячейкаларининг ишончли ва аниқ ишлаши талаб этилади. Т – триггер санок триггери деб хам аталади, чунки киришга актив мантикий сигнал берилганда у ўз ҳолатини карама-қарши ҳолатга ўзгартиради. Икки поғонали триггерлар МС – триггер деб хам аталади (инг. *master* ваславе – уста ва ёрдамчи сўзларидан олинган). Бундай триггер иккита РСС – триггердан ташкил топган (2,а-расм).





2-расм.
(б).

Т – триггер (а) ва унинг шартли белгиланиши

Иккала ТМ (уста) ва ТП (ёрдамчи) триггерларнинг киришлари ўзаро инвертор орқали уланган. Киришдаги РС – комбинация С такт импульси келиши билан ТМ га ёзилади. Бу вақтда ТП га маълумот ёзилиши мумкин эмас. Q' ва $\bar{Q}'$ чиқишлардаги маълумот С такт импульси тугагач, Т (тоггле - релаксатор) маълумот киришида логикий 1 мавжуд бўлганида ТП га узатилади.

Фойдаланилган адабиётлар.

1. Аминов И.Б. Информатика ва дастурлаш. Маорוזалар матни. 2010 йил. СамДУ.
2. С.К.Ғаниев. Электрон ҳисоблаш машиналари ва системалари. Тошкент.

Интернет сайтлари:

www.Зиёнет.уз

www.Реферат.уз

Лаборатория иш № 13.

Мавзу: Регистрлар. Регистр турлари, ишлаш принци ва қўллаш соҳалари.

Ишнинг мақсади: Регистр қурилмаси билан яқиндан танишиш.

Калим сўзлар: Регистр, кетма-кет регистрлар, силжитиш регистрлари.

Регистрлардеб, рақамли ахборотни қабул қилиш, хотирадасаклаш,

униуэатиш вазифа ахборотни қодимий узгартирадиган қурилмага айтилади.

Регистринг лизчасузданолинган бўлиб, ёзув журнали (Журнал регистраций)

деган маоний англатади. Регистрда ахборот 0 ва 1

рақамларининг комбинацияси данибора қонлар қурилишидасакланади.

Регистрлар тригерлардан ийгиладивауларнинг сонирақамли қоддаги разрядлар сонига тенг бўл

ади. Ахборотдаги иккилик қоднинг ҳар бир разрядига регистрнинг мос разряди туғри келади.

Регистрлар ахборотни хотирадасаклашдан ташқари улар қуйидаги вазифаларни ҳам бажаради.

- 1) Соннинг қодимий узгартириш;
- 2) Ахборотни унгувчи ақалли қалган разрядга суриш;
- 3) Кетма-кет қодларни параллел қодларга алмаштириш ва аксинча;
- 4) Айрим антикиямалларни бажариш;

Регистрлар ахборотни ёзиш усулига қараб кетма-кет ва параллел регистрларга бўлинади.

Регистрда ахборотни қабул қилиш,

силжитиш ва уатиш бошқарувчи импульслар ёрдамида амалга оширилади.

Бошқарувчи импульслик сигналлар қонъюкторлар орқали регистрларга тушади.

Регистрлар ахборотни уатиш усулига қараб 2 турга бўлинади:

- 1) хотира (силжитмай диган) регистр.
- 2) Силжитувчи регистр.

Силжитувчи регистрдеб,

бошқарувчи тактикий импульс таъсирида иккилик сонини бир ёки бир неча разряд унгувчи ақалли қалган регистрга айтилади. Разряд сеткаси дан қиқиб кетган сон юқолади.

Силжитувчи регистрлар арифметик ва антикиёперацияларни бажариш учун ҳам қулланилади.

Қушни разрядли тригерлар орқасига кечиктирувчи элементлар уланади.

Қаттаразрядли тригерни сётли қиришига уланган. Сонтегистрга 2 усулда ёзилиши мумкин.

- 1) Параллел
- 2) Кетма – кет қодлар билан.

Кетма –

кет билан сонни ёзишда қаттаразрядли тригерни сётли қиришига сонини қиқиб кетган разряддан бошлаб кетма – кет қодли сигнал импульси қурилишида берилади.

Ҳар бир разряд ёзилгандан кейин силжитувчи импульс берилади.

Натижада ёзилган иккилик сон бир разряд унгувчи ақалли қалган бўлади.

Силжитувчи импульс хаматригерларни 0 ҳолатга келтиради.

Бухолдатригерларда ёзилган бирлик сигнал импульси шу тригерларнинг қиқиб кетган разрядли тригерга олувчак қиқиб боради.

Тригерлардаги утқинчи процесслар туғайибилан регистрдаги иккилик сон (қодли сигнал)

қиқиб кетган разрядга келтирилади. Регистрда сонини ама разрядлар ёзиб бўлингандан кейин “уқиш”

қомандаси билан қиқиб кетган қонъюкторлар орқали параллел қодли шинага уатилади.

Параллел қод билан сонини ёзишда сигнал қодли шинага берилади. “Силжитувчи”

қомандаси билан сигнал қод бир разряд унгувчи ақалли қалган бўлади.

Н разряд силжитиш учун нмартасилжитувчи импульс бериш керак.

Шундай қилиб биттарегистр ёрдамида сонини параллел қодини кетма –

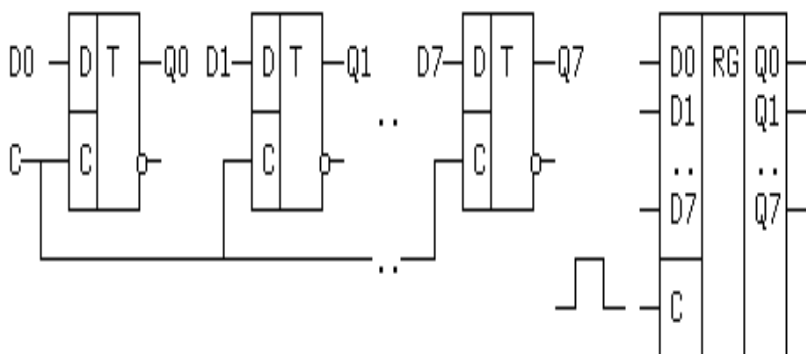
кет қодига айлантириш мумкин.

Сонни ақалли қалган силжитиш учун қиқиб кетган разрядли тригерни бирлик қиқиб кетган кечиктирувчи элемент орқали қаттаразрядли тригерни сётли қиришига улаш керак.

Купинча ЭХМларда реверсив силжитувчирегистрлар ҳам купкулланилади.
 Хозирги пайтда регистрлар интегралмикросхемакуринишда ишлаб чиқарилмоқда.
 Триггерлар ЭХМнинг хотира ва арфметик курилмасининг асоси элементихисобланади. 2
 татур гунхолатга абаулган электрон курилмадир.
 Уикки каскад лисимметрик каршилик курайтиргичдани боратбулиб каскадлар орасида 100
 % лимусбатие скарибогланиши амалга оширилган.
 Хисоблаш техникасида триггерлар хотира курилмаси фатида кулланилади.
 Триггер киришига бериладиган бош карувчи сигнал таосирида бир тур гунхолидани ккинчигун
 гунхолатига таути. Унинг бит татур гунхолатимантикий 1 деби ккинчиси 0
 деб кабул қилинади.
 Триггер киришига бериладиган хар бир сигналга мувофиқ ухолатини узгартириш учун хисоб
 и кириш режими кулланилди.
 Бунинг учун триггерни алоҳида киришлари узаробирлаштирибуланади.
 Асинхрон триггерларда ахборот ва ктнинг исталган моментида кириш сигналининг узгариши би
 ланузгариши мумкин.
 Синхрон триггерларда уларнинг чиқишларидаги ахборот ва ктнинг аниқ моментида синхрон сиг
 нал берилгандагина узгарилади.

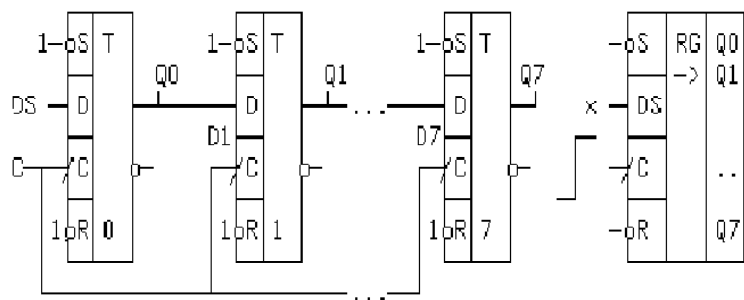
Паралел ёзиш ли регистрларни ахотира регистрларихам дейилади.

Уларда динамик бош карувли триггерлар ҳамда "тиник кулфлар"
 деб аталувчи триггерлари шлатилиши мумкин. С-
 киришдаги юкорикатламахборотни киришдан чиқишга қайта ёзилишига,
 пасткатлама сахборотни "кулфланишига" (саклаб қолинишига) олиб келади.



Кетма-кет регистрлар,

яонисил жиш регистрлари динамик синхро кириш ли триггерлар асосида курилади
 (бир такт ли регистрлар учун мос келади). Икки такт ли регистрларда "кулфланадиган"
 тиник регистрлар хами шлатилиши мумкин. Д-триггерларда курилган сил жиш регистрининг
 Н-даражасига ёзиш функцияси кууйидаги куринишда берилди: $D_0 = D_C = x$, $D_i = Q_{i-1}$, Бу
 ерда $i = 1, 2, \dots, n-1$. ДС-кетма-кет ёзиш кириши.



С-синхро импулсининг навбатдаги мусбат фронти келиши билан, и-
 триггер киришидаги сигнал туш.р- ва ктдан сунгунинг чиқишида пайдо булади ва (и=1)

триггер киришига узатилади. Бироқ унинг чиқишига чабусигнал етиб бормайди, чунки $t_{0,1}$ -актив фронт узунлиги t уш. рдан кичикдир. Шубилан бир даражага силжиш жараёни кейингитак цигнаlining мусбат фронти келгунчака дарякунланади.

Бундан статик бошқарувли триггерларни ишлатиш мумкинemasлигикелиб чиқади.

Чунки харсафар $C=1$ булганда бутун заржир ДС киришидан Қ 7 чиқишига чатиникбулиб, $ДС=x$, барчa триггерларга ёзилиб қолади.

Силжиш регистрлари дастрелка юналиши шартли берилган.

Турли лугатларда буюналишлар турлича.

Шартли равишда ушбу силжиш кичик даражадан юкорига караб юналтирилган деболигади.

Регистрлар ва уларнинг асосий вазифалари.

Регистрлар

ахборотларни сақлаш ва улар устида айри-ма-малларни бажариш учун хизмат қиладиган ЭХМларнинг узелиёки операционэлементи дир.

Регистрлар одатда триггерлар асосида қурилади.

Триггерларнинг сонирегистрнинг разрядига боғлиқдир.

Регистрлар қуйидаги амалларни бажаради:

1. Регистрнинг олёки бир (0 ёки 1) ҳолатга ўрнатиш.
2. Бошқа қурилма дин кодни қабул қилиш.
3. Бошқа қурилмага кодни узатиш.
4. Керакли разряд сонига чакодни чапга ёки ўнгга силжитиш.
5. Кетма-кет кодни параллел кодга ўзгартириш ва аксинча.
6. Тўғри кодни тескари ёки қўшимча кодга ўзгартириш ва аксинча.
7. Мантиқиямалларни бажариш.

Регистрлар параллел, кетма-кет, кетма-кет - параллел ва параллел-кетма-кет турларга бўлинади.

Ахборотларни қабул қилувчи ва узатувчи регистрлар.

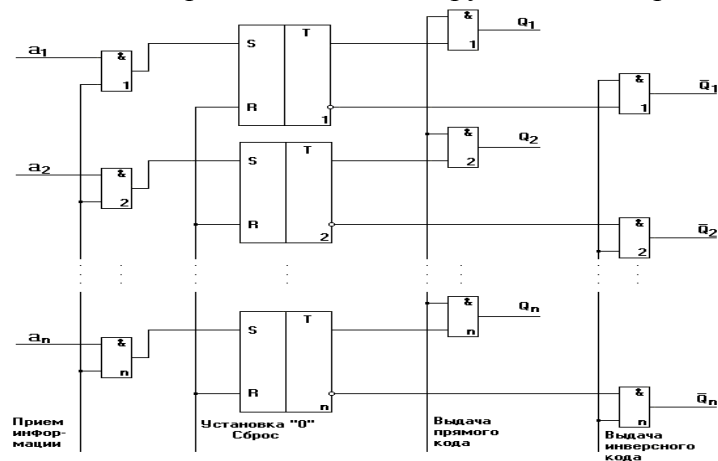
Ахборотларни қабул қилувчи ва узатувчи иккитали регистрнинг схемасини кўриб чиқамиз.

Бундай регистр синхрон РС-триггерлардан ҳамда «ВА» мантиқий элементлардан ташкил топган. Ахборотни регистрга ёзиш учун $a_1, a_2, \dots$ анишнalarдан иккилик код регистрга узатилади ва «Приём информации» бошқарувчи сигнал берилган тақдирдагина ушбу иккилик код регистрга ёзилади.

Регистрга ахборотни ёзишдан олдин «Установка 0 Сброс» номли бошқарувчи сигнал ёрдамида регистр тозаланadi.

Регистрнинг чиқиш ёллари дан тўғри кодни олиш учун «Вқдача прямого кода» бошқарувчи сигнал берилadi.

Регистрнинг чиқиш ёллари дан тескари кодни олиш учун «Вқдача инверсного кода» бошқарувчи сигнал берилadi.



Ушбучизмадарегистринингвақтдиаграммасифодаланган.

Ундакиришвачикишсигналларинингтактларбўйичаўзаробғлиқлигихамдабошқарувчисигналларнингтаосирикўрсатилган.

Силжитишрегистлари

Силжитишрегистларисўздагиахборотнисилжитиш,

яонибарчаразрядларникаттаданкичиккақарабвааксинчакичикданкаттагақарабсилжитишучунқўлланилади.

Регистрлардасонникразрядгасилжитишдактақарфланадиёкиксилжитишмикрооперациясибажарилади.

Силжитувчирегистрларнингтриггерларимураккабўлишикерак.

Агарсилжитувчирегистрлардаоддийтриггерлар,

масаланРС-триггерларишлатилса,

ундасилжитишжараёнидаахборотнисақлашучунқўшимчаянабиттарегистришлатишкеракбўлади.

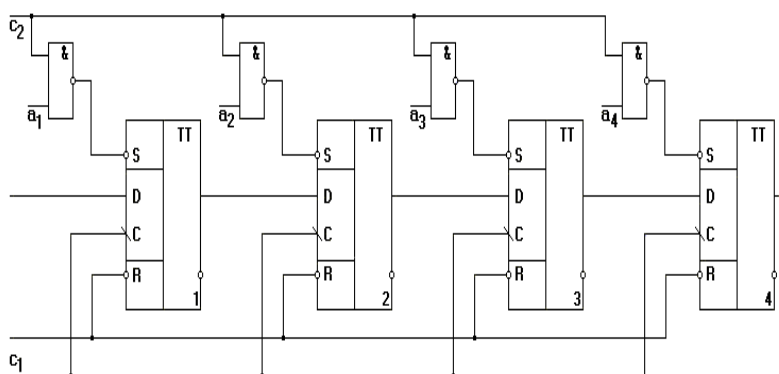
Шунингдек,

боғланишларсонинивақурилмаларсониникамайтиришмақсадасилжитувчирегистрларниД-триггерларасосидақуриштавсияетилади.

Қуйидагисхемада

Д-

триггерларасосидақурилгануниверсалсилжитувчирегистринингсхемасикелтирилган.



Ушбурегистрни «0» ҳолатгаўрнатишC1 сигналиорқалиамалгаоширилади.

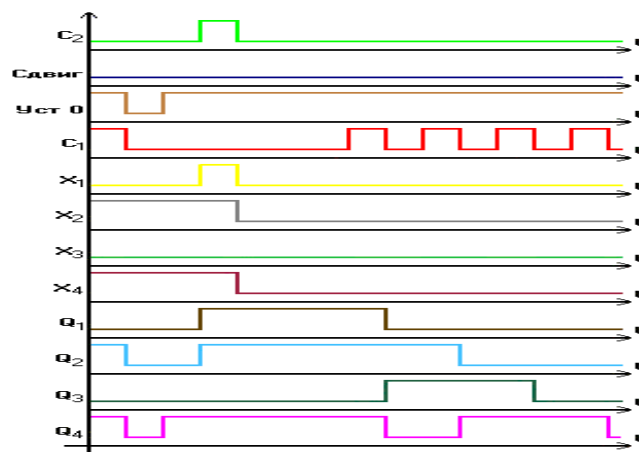
Параллелкодларa1, a2,...,a4 киришёллариорқалиберилади. ПараллелкодниёзишучунC2 киришёлгаимпульсберишорқалибажарилади.

Кетма-кеткод

«Сдвиг»

киришёлгаберилади.

Силжитишрегистринингвақтдиаграммасиқуйидагикўринишгаега:



Реверсивсилжитувчирегистр.

Реверсивсўзихамчапгасилчителишхамўнггасилжитишмаоноларинианглатади.

Шунуктаиназарданреверсивсилжитувчирегистрларуниверсалхисобланади.

Қуйидагисхемадареверсивсилжитувчирегистринингсхемасикелтирилган.

СхемаД-

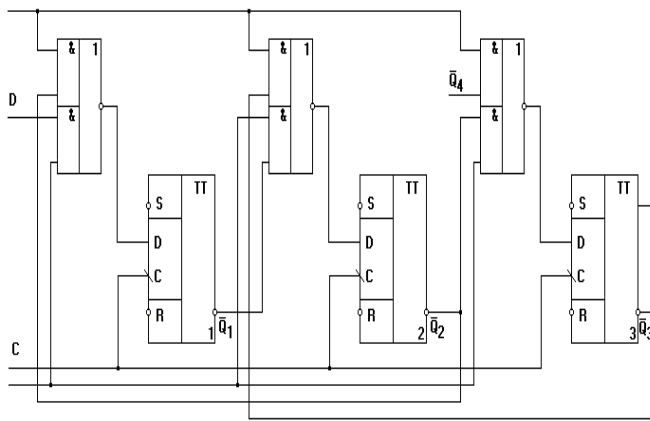
триггерларасосидақурилган.

Шунингдек,

унда

«2ВА-ЁКИ-Ё`Қ»

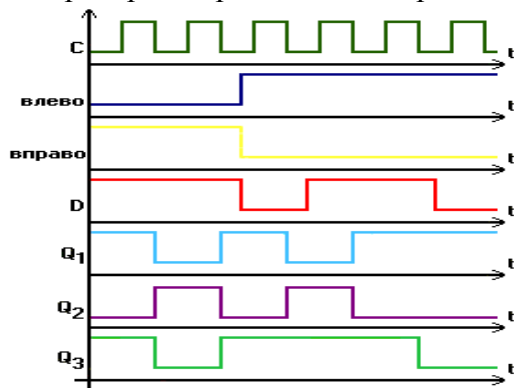
мантиқиелементлармажмуасиқўлланилган.



Ушбуреверсиврегистркуйдагирежимлардаишлайди:

- 0-ниўрнатиш (сброс);
- Ахборотларникетма-кеткиритиш;
- Сўзничапгасилжитиш;
- Сўзниўнггасилжитиш.

Реверсиврегистрнингвактдиаграммасикуйдагикўринишгаэга:



Умумийфойдаланувчигаумулжалланганрегистрлар.

Умумийфойдаланувчигаумулжалланганрегистрлари 32 битликрегистрлардебхаматалади.ЭАХ, ЭБХ, ЭДХ, ЭБП, ЭСП, ЭСИ, ваЭДИ.

Ушбурегистрлармантикийваарифметикбуйруklarнингоперандларинисаклашучунхизматкилади. Бунданташқариуларадреснианиклашдаоперандларнисаклашгахамхизматкилади. 16 битданкичикрегистрларни 8086

процессоррегистрлариисмлариданфойдаланибадреслашмумкин: АХ, БХ, СХ, ДХ, БП, СП, СИ, ваДИ.

Баозирегистрларнингшартлиномланиши:

- А – ассумулятор, аккумулятор.
- Б – базе, база.
- С – соунтер, счетчик.
- Д – Дата, маолумот, берилганлар.
- БП – басепойнтер, базакурдаткичи.
- СИ – соурсеиндекс, манбаиндекси.
- ДИ – ДестинитионИндекс, кабулкилгичиндекси.
- СП – СтаскПоинтер, стеккурдаткичи.
- СС – содесегмент, буйруklarсегменти.
- ДС – датасегмент, маолумоцегменти.
- СС – Стасксегмент, сегменцтеки.
- ЭС – эхтрасегмент, кушимчасегмент.

- ИП – инструментионпоинтер, буйрукларсчегчиги

Умумийфойдаланувчигаумулжалланганрегистрларинибарчаантикийваарифметикбуйруклардаишлатишмумкин.

Шубиланбиргауларнингхарбирмахсустегиливазифанибажаради.

МасаланкупайтиришвабулишамалибуйруклариоперандларнингбириАХрегистрларидаёкиАХваДХрегистрларидабулишиниталабкилади.

СиклнибошқарадиганбуйрукбулсациклсчегчигисифатидаСХрегистриданфойдаланишнилозимтопади.ВХваВРрегистрларикупинчабазалирегистрларсифатидаишлатилади.

СИваДИрегистрлариданесаиндекслирегистрларсифатидафойдаланилади.

СПрегистрларпроцессортомониданкуллабқувватланадиганстекюкоричуққисини(чегарасини) курсатади.

АХ, БХ, СХваДХрегистрларинингхарбирини 2

байтданиборатрегистрларданташкилетгандебуқиришмумкин. Уларқуйидагичабелгиланади:

АХ, АЛ, БХ, БЛвахоказо (Н – хегх, юкори, Л – лóвкичик).

Шутарикабурегистрларнингхарбирибиланалоҳидаёкияхлитбирликсифатидаишлашмумкин. Масалан: сузниАХёзиб,

АНданунингфакатбиркисминиукиболишёкиАЛдагикисминиузгартиришмумкин.

Регистрларнингбундайтузилишиуларинисонбиланбиргасимволларбиланишлашгаимконбе ради. Колганрегистрларкисмларгаажралмайди,

шунингучунуларнингтаркибиниукишёкиёзишфакатяхлитбирликсифатидаамалгаоширилад и.

Фойдаланилганадабиётлар.

1. АминовИ.Б. Информатикавадастурлаш. Маорузалар матни. 2010 йил. СамДУ.

2. С.К.Ғаниев. Электрон хисоблаш машиналари ва системалари.Тошкент.

Интернет сайтлари:

www. Зиёнет.уз

www. Реферат.уз

Лаборатория иш№ 14.

Мавзу: Хисоблагичлар. Хисоблагичтурлари, ишлашасосларивақўллашсоҳалари.

Ишнингмақсади:Хисоблагич, кетма-кетлихисоблагичлар, айирувчихисоблагичлар, ихтиёрыйсаноқмодулига эгабўлганкетма-кетлихисоблагичлар, реверсивхисоблагичлар, параллелхисоблагичларниўрганибчиқиш.

Калитсўзлар:Хисоблагич, кетма-кетлихисоблагичлар, айирувчихисоблагичлар, ихтиёрыйсаноқмодулига эгабўлганкетма-кетлихисоблагичлар, реверсивхисоблагичлар, параллелхисоблагичлар.

Бирнечатриггерличастотани, иккигабўлишсхемалариникетма-кетулаб, иккиликмаолумотламинафақатсаклаш,

балкичастотанибўлишваунингқиришигакелаётганимпулсларнисанашучунишлатишмумки н. Агарқурилмаунингқиришларигаберилаётганимпулсларнихисоблашниамалгаоширса,

буқурилмахисоблагичдеб,

агарчастотабўлишларинихисобласачастотабўлувчидебаталади.

Хисобнатижаларихисоблагиччиқишидаиккиликсонқўри- нишидаберилганкодваталаб этилётганвақтдавомидасақланишимумкин.

ХисоблагичларвачастотабўлувчилариЭХМвабошқарақамлиавтоматқурилмалари,

хамдаалоқаваназорат-ўлчоваппаратурасидахисоб-

китобамалларинибошқаришдакенгқўлланилади.

Хисоблагичнинг асосий **статик параметри** бўлиб, **Ксаноқ модули** хисобланади. У хисобнинг бойиш коэффициенти ва хисоблагич томонидан ўқилиши мумкин бўлган максимал импульслар сони билан аниқланади. Кта импульс келгач, хисоблагич дастлабки холатига қайтади. К— 2" га тенг бўлиб, n -хисоблагичнинг иккилик разрядлари сонини

билдиради. Санок модули қийматига кўра, ҳисоблагичлар **иккилик** (санок модули 2 нинг тўлиқ даражасига тенг бўлган) ва **иккилик-кодли** (санок модули 2 нинг тўлиқ даражасига тенг бўлмаган ихтиёрий сонни қабул қилиши мумкин бўлган) турларга бўлинади.

Ҳисоблагичнинг асосий динамик параметри бўлиб, 1_K чиқиш кодининг ўрнатилиш вақти ҳисобланади. Бу катталиқ кириш сигнали берилган вақт моментидан чиқишда янги код ҳосил боиш вақт momenti оралиғига тенг. m_K ҳисоблагич тезкорлигини ифодалайди.

Ҳисоблагичлар Т, Д ва ЖК- триггерлар асосида тузилади. Талаб этилган ҳолларда разрядлараро ва тескари мантиқий боғланишларда МЭлар қўллаш мумкин. Талаб этилган элементлар сонини минималлаш учун тўртразрядли ҳисоблагич схемалари иккилик ва ўнлик вариантларда ишлаб чиқарилади.

Кетма-кетли ҳисоблагичлар. Соддалик учун статик бошқарувли учта триггердан ташкил топган жамловчи ҳисоблагич ишини кўриб чиқамиз. Бундай ҳисоблагичнинг ўтишлар жадвали 1.1-жадвалда, унинг функционал схемаси эса 1.1-расмда келтирилган. Одатда, триггерлар, демак ҳисоблагичлар ҳам, қўшимча ҳисоблагич чиқишларида олдиндан белгиланган сонни ўрнатувчи Сўрнатиш киришига ёки ҳисоблагични дастлабки ҳолатига қайтарувчи сигнал берувчи Р олиб ташлаш киришларига эга.

1.1-жадвал

Жамловчи ҳисоблагичнинг ҳолатлар жадвали

м	K_3	K_2	K_1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0

$K_1 K_2 K_3$

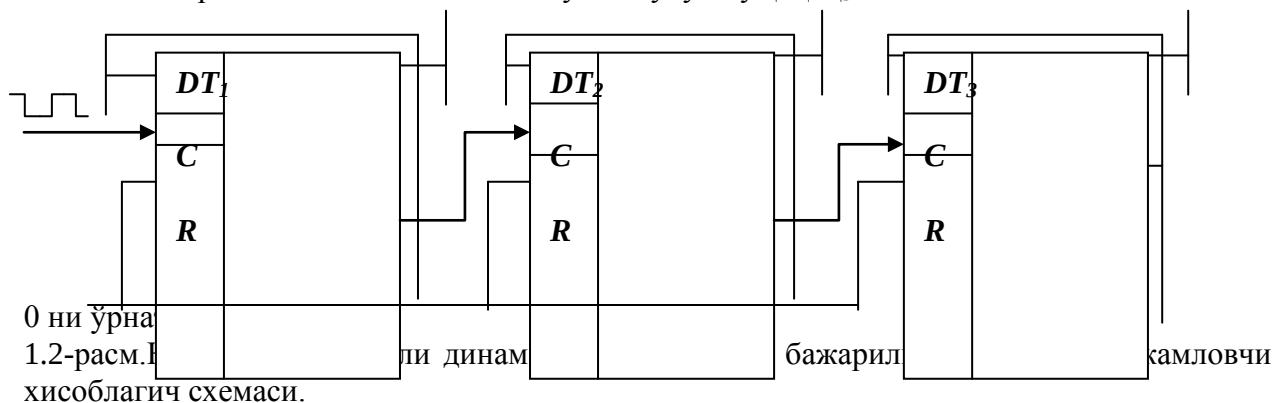


Санок бошланишидан олдин барча триггерлар чиқишларида нол даража ($K_3=K_2=K_1=0$) бўлган дастлабки ҳолатга келтирилади. Бунинг учун ҳисоблагич схемасида Р киришлари ўрнатилган бўлиб, улар «0 ни ўрнатиш» умумий шинасига эга. Бу шинага олиб ташлаш импулси берилади. Маолумотлари кетма-кет узатувчи ҳисоблагичларда санок импуслари триггернинг биринчи разряд киришига берилади. Бу Скириш. Кейинги келувчи ҳар бир разряд учун қайта уланиш сигналлари аввалги разряднинг инверс чиқишидан узатилади, яъни ҳисоблагич разрядлари кетма- кет қайта уланади. Триггернинг инверс чиқишлари

ишлатилмайди, Сўрнатиш киришларида эса мантикий 0 потенциали мавжуд бўлади. Бу ерда m — санок бошидан берилаётган кириш импульси рақами.

Хисоблагич ишини 1.1-жадвалга асосан таҳлил қиламиз. Кўп разрядли иккилик соннинг кичик разрядига мос келувчи K_1 ўз ҳолатини ҳар санок импульси келиши билан; K_2 ҳар иккинчи импульс келиши билан, K_3 эса ҳар тўртинчи импульс келиши билан ўзгартиради. Уч разрядли хисоблагич импульсларининг максимал сони 7 га тенг. Саккизинчи импульс келганда хисоблагич 0 га ўтади ва хисобни янгидан бошлайди. Агар хисоблагиччиқишларида $K_3 = 1$, $K_2 = 0$, K_1 комбинация ёки 101 иккилик уч разрядли сон мавжуд бўлса, бу хисоблагичга бешинчи импульс келганини аңглатади.

Статик бошқарувли триггерларда С чиқишнинг T_0 актив мантикий даражаси бўлиб мантикий бир сигнали хисобланади. Шунинг учун бу $K_1 K_2 K_3$



сигнал берилиши давомида триггер C киришдаги ҳалақитларни (шовқинларни) бемалол қабул қилиши мумкин. Ёлғон ишга тушиб кетишни бартараф этиш учун S киришда сигнал мавжуд бўлган вақт мобайнида S маълумот киришида сигнал мантикий 0 га тенг миқдорда ўзгаришсиз қолиши керак. Амалда бу талаб рақамли қурилманинг мураккаблашиб кетишига олиб келади.

Динамик бошқарувли триггерлар юқорида айтиб ўтилган камчилик-дан холи. Кетма-кет узатишли динамик Д-триггерларда бажарилган уч разрядли жамловчи хисоблагич схемаси 1.2-расмда келтирилган.

Кетма-кет келувчи ҳар разряд ҳолатининг ўзгариши аввалги разряднинг 1 дан 0 га ўзгариши, яъни бошқарув импульсининг кесими билан амалга оширилади. Бу эса триггер қисқа вақт мобайнида қайта уланиши мумкинлигини аңглатади.

Айирувчи хисоблагичлар. Кетма-кетли айирувчи хисоблагичлар а навбатдаги санок импульси келиши билан хисоблагичдаги сон биттага камаяди. Бу хисоблагичларда биринчи импульс келиши билан максимал иккилик сон (уч разрядли хисоблагичда $K_1 = K_2 = K_3 = 1$) ёзилади, кейин ҳар янги импульс келиши билан 0 қийматгача камайиб боради 1.1-расмда келтирилган хисоблагич айирувчи бўлиб ишлаши мумкин. Бунинг учун кейинги триггерларнинг S киришини ўздан аввалги триггернинг инверс чиқишларига улаш, S асинхрон киришни эса бирорбошланғич сонни ўрнатиш учун ишлатиш керак.

Айирувчи хисоблагичнинг ҳолатлар жадвали

1.2- жадвал

М	K_3	K_2	K_1
0	1	1	1
1	1	1	0
2	1	0	1
3	1	0	0

4	0	1	1
5	0	1	0
6	0	0	1
7	0	0	0
8	1	1	1

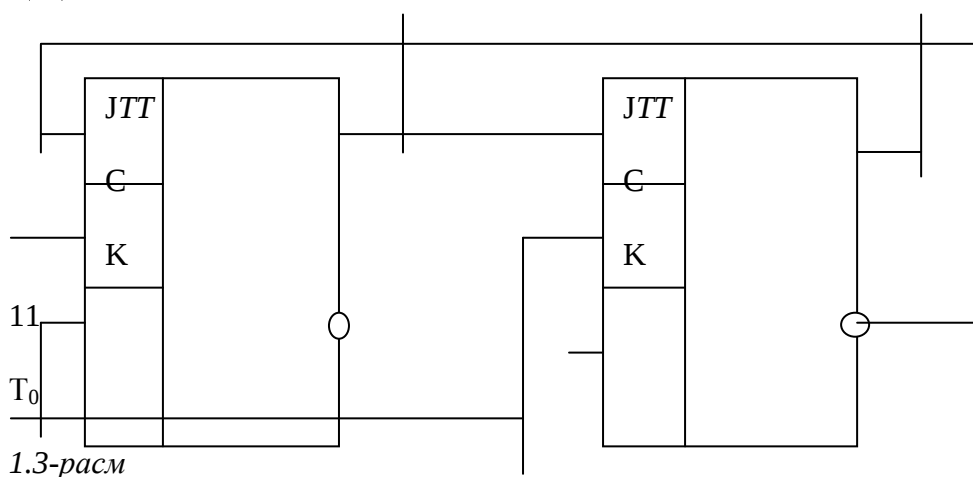
Агар триггер 1.2-расмда келтирилганидек, кириш импульсининг кесими билан бошқарилса, айирувчи хисоблагич схемасини тузишда кейингикелувчи триггер кириши аввалги триггернинг $\overline{Q}$ (ноинверс) чиқиши билан уланади.

Ихтиёрий санок модулига эга бўлган кетма-кетли хисоблагичлар.

Умуман олганда, $K \neq 2^n$ бўлган хисоблагичлар тузишда, мос келувчи иккилик хисоблагич схемасига ортиқча ҳолатларни бартараф этувчи тескари алоқа киритилади. Масалан, санок модули 3 га тенг бўлган хисоблагич тузиш учун икки разрядли иккилик хисоблагични ($K = 2^2 = 4$) қўллаш керак. Унда иккилик сони 11 га тенг болган битта ортиқча ҳолатни ($K = 2^2 - 1 = 3$) бартараф этиш мумкин, яъни триггерлар тўртинчи эмас, учинчи импульс келиши билан нолга ўтиши керак. Бундай схемаларни тузиш учун ЖК-триггерлар қулай хисобланади. Иккита ЖК- триггерида бажарилган, санок модули 3 га тенг бўлган хисоблагич схемаси 1.3-расмда келтирилган. Кетма-кетли хисоблагичларни ЖК-триггерларини киритиб турлича улаш ёрдамида ихтиёрий K сонини ҳосил қилиш мумкин.

Реверсив хисоблагичлар. Хисоблагичлардаги санок ёналиши (тартиби) разрядларaro алоқалар турини ўзгартириб турлича бўлиши мумкин.

$K_1 K_2$



Масалан, ҳар бир триггернинг санок киришларига $T_0 = M\overline{Q}_{K-1}M\overline{Q}_K$ амлини бажаруви, яъни мултиплексор бўлган **ХАМ-ЁКИ-ЭМАС** МЭларини киритиб, реверсив хисоблагич ҳосил қилиш мумкин. Динамик Т-триггерда бажарилган бундай реверсив хисоблагичнинг схемаси 1.3- расмда келтирилган.

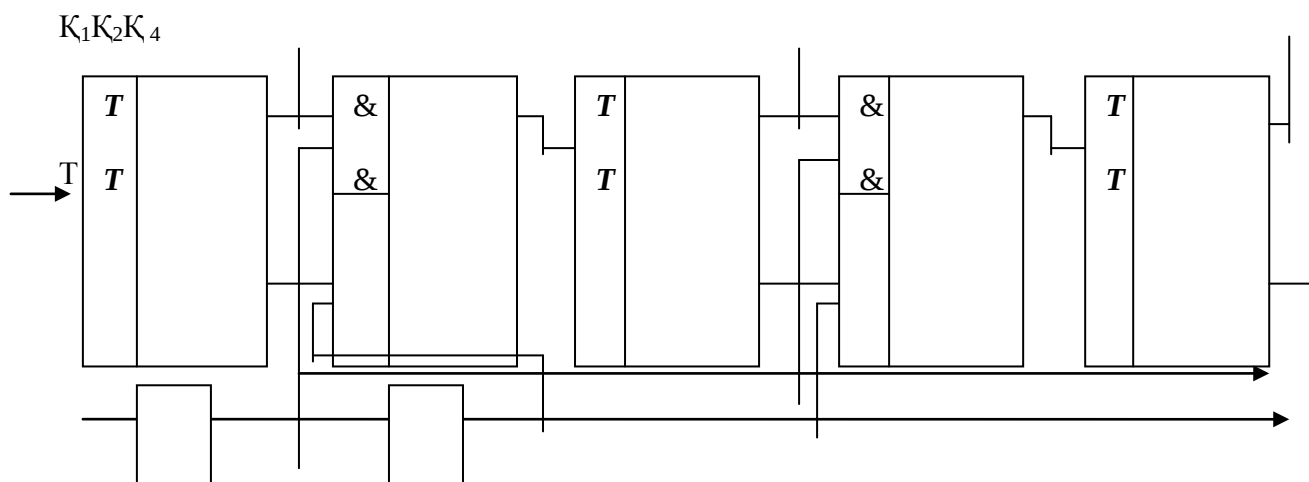
В кириш триггер ишини тўхтатади ва унга ёзилган маълумот анча муддат ичида сақланиши мумкин. Кетма-кет узатишли хисоблагичлар ички тузилмасининг соддалиги билан ажралиб туради, лекин кичик тезкорликка эга, чунки триггернинг ҳар бир уланиши, аввалгиси қайта улангандан сўнг амалга ошади. Шунинг учун чиқишда маълумот ўрнатилишининг минимал вақти қуйидагига тенг:

$$T_{K1, \min} = nT_K,$$

бу ерда: n —хисоблагич разрядлари сони, m_K хисоблагич бир разрядининг қайта уланиш вақти.

Параллел хисоблагичлар. Бу турдаги хисоблагичларда T_0 санок импульслари барча разрядларда триггерларнинг C синхро киришларига бир вақтда (параллел) узатилади.

Параллел хисоблагичлар ёки параллел ўтувчи хисоблагичлар одатда фронт ёрдамида синхронлашадиган РС, ЖК, Д- триггерлар асосида тузилади. Хисоблагич иш алгоритмини 1.1-жадвални таҳлил қилиб тушиниш мумкин. Ундан кўриниб турибдики, мазкур алгоритм математик усулда МАФ ёрдамида қуйидагича ифодаланади:



1.4-расм. Реверсив хисоблагич фрагменти.

$$K_{и,и+1} = K_{и,и+1} = K_{и} \odot n_{и}, \text{ 1.1-ифода}$$

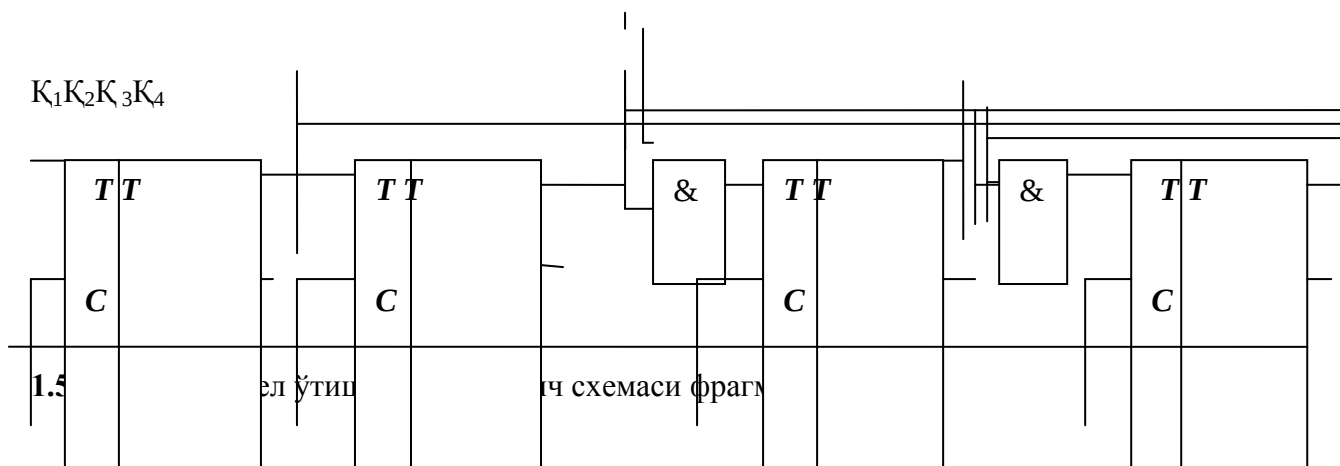
бу ерда: $K_{и,и+1}$ – $(и+1)$ – вақт моментида хисоблагич чиқиш кодидаги и- разряд қиймати; $K_{и,и}$ – и- вақт моментида хисоблагич чиқиш кодидаги и- разряд қиймати; $n_{и} = K_1, иK_2, иK_{и-1}$, и- ўтказиш сигнали. 1.1- ифода асосида параллел хисоблагичнинг сўз ёрдамида ифодаланган иш алгоритми қуйидагича бўлади: навбатдаги синхронизация сигнали келиши билан кейинги триггерларнинг қайта уланиши фақат барча аввалги триггерлар ўрнатилганда, яъни уларнинг чиқишларида мантиқий бирга тенг сигнал мавжуд бўлганда содир бўлади.

Мазкур қайта уланишни амалга оширувчи 1.1 ифодага асосан электр схема 1.4- расмда келтирилган

Шундай қилиб, параллел хисоблагичда барча триггерлар бир вақтда (синхрон равишда) такт импулси оладилар, чунки уларнинг такт киришлари параллел уланган. Шунинг учун триггерлар деярли бир варакайига қайта уланадилар. Бу вақтда чиқишда маълумот ўрнатилиш вақти бир триггернинг қайта уланиш вақтига тенг:

$$T_{К1. мин} = m_{к}.$$

Лекин тезкорликни ошириш схемани мураккаблашиши хисобига амалга оширилади. Параллел хисоблагичга махсус шифратор киритилади, улар тезкор ўтиш схемаси (ТЎС) деб аталади. У $K_{и}$ чиқишларга уланади.



Параллел хисоблагичларда санок тартиби (жамлаш ёки айириш) триггернинг динамик киришига (тўғри ёки инверс) эмас, балки триггернинг қайси чиқиши ўтишни шакллантириш учун ишлатилаётганига боғлиқ. Агар триггернинг тўғри чиқиши ишлатилаётган бўлса, бундай хисоблагич жамловчи, агар инверс кириши ишлатилаётган бўлса, айирувчи хисобланади. Юқорида кўриб ўтилган хисоблагич — жамловчидир.

Фойдаланилган адабиётлар.

1. Аминов И.Б. Информатика ва дастурлаш. Маорузалар матни. 2010 йил. СамДУ.
2. С.К.Ғаниев. Электрон хисоблаш машиналари ва системалари. Тошкент.

Интернет сайтлари:

www. Зиёнет.уз

www. Реферат.уз

Лаборатория иш № 15.

Мавзу: Доимий хотира микросхемалари.

Ишнинг мақсади: Доимий хотира қурилмаси билан танишиш.

Калит сўзлар: Доимий эслаб қолиш қурилмаси, винчестер.

Доимий эслаб қолиш қурилмаси (ДЭҚҚ) ҳамбошплатада ўрнатилган модуллар (кассеталар) асосида қурилади ва ушбу ўзгармайдиган ҳарфларни сақлаш учун ишлатилади: операцион тизимнинг юкловчи дастурлари,

компьютер қурилмаларининг таслаш дастурлари ва киритиш-чиқариш базавий тизимининг (БИОС) базидрайверлари ва б. ДЭҚҚ дан фақат маълумотларни ўқиш мумкин, ДЭҚҚ га маълумотни ёзиш ЭХМ дан ташқари лаборатория шароитларида бажарилади.

ДЭҚҚ нинг модуллари ва кассеталари, одатда, бир неча юз килобайт дан ортиқ маълумотни сақлашга эга. ДЭҚҚ, энергияга боғлиқ бўлмаган эслаб қолиш қурилмасидир.

ВИНЧЭСТЭР ҲАҚИДА УМУМИЙ МАЪЛУМОТ

Винчестер номи остидаги қаттиқ магнит дисклардаги илғувчилар (КМДЙ) ШКларда кенг тарқалишган.

Винчестер атамаси сиғими 16 Мбайт (ИБМ, 1973 йил) бўлган қаттиқ диск биринчи моделининг жаргонли номи дан келиб чиққан бўлиб, у ҳар бири 30 тасектор дани борат 30 та ёлқагага дир, бума олум бўлган «Винчестер» овмилтиғини «30/30» калибри билан айнан мос келади.

Буйилғувчиларда битта ёки бир неча қаттиқ дисклар бўлиб, улар алюминий ёки керамика қотишмаси дан тайёрланган ва феррилоқ билан қопланган, герметик ёпиқ корпусга ўқиш-ёзиш магнит каллаги блоки жойлаштирилган дир.

Буйилғувчиларнинг сирини олини майдиган конструкция хисобига еришила диган ўта юқори ёзиш зичлиги туфайли бир неча минг мегабайт гача элади; улар тезкорлиги хам ЕМДЙ гани сбатан жиддий даражада юқори дир.

1997 йилдаги енг қаттиқ матлар:

- сиғими 9000 Мбайт (1997 йилга сиғим стандарти — 1200 Мбайт);
- айланиш тезлиги — 8000 айл/мин;
- муружаат қилиш вақти — 5 мс;
- трансфери — 17 байт/с.

ҚМДЙ жуда ранг-баранг дир. Диск диаметри кўпинча 3,5" (89 мм), лекин бошқалари хам бор бўлиб, хусусан 5,25" (133 мм) ва 1,8" (45 мм) лари хам бор. Диск оводнинг енг кўп тарқалган корпусининг баландлиги стол усти ШКларда—25 мм, машина-серверларда—41 мм, ихчам ШКларда—12 мм ва бошқалар. Замонавий винчестерларда зонали ёзиш усули ишлатила бошланди. Бу ҳолатда дискнинг бутун юзаси бир

нечта зоналарга бўлинади, шу билан бирга секторларнинг ташқи зоналарига ичкисига нисбатан кўпроқ маълумотлар жойлашади. Бу, хусусан, қаттиқ дискларнинг сиғимини тахминан 30% ошириш имконини беради.

Ўз таркибига ёлкакларни ва секторларни олган диск структурасини магнит ташувчида тасвирлаш учун унда физик ёки паст даражали форматлаш деб аталадиган жараён бажарилиши керак (пхйсисал, ёки low-левел форматтинг). Бу жараённи бажариш пайтида назоратчи ташувчига хизматчи маълумотни ёзади, у секторда диск цилиндрларини белгилашни аниқлайди ва уларни номерлайди. Паст даражали форматлаш дискни ишлатиш жараёнида бузуқ секторларга мурожаат қилишни инкор қилиш учун уларни маркировка қилиб ҳам чиқади.

Максимал сиғим ва қийматларни узатиш тезлиги йиғувчи ишлайдиган интерфейсга боғлиқдир (дискли интерфейслар олдинги параграфда кўриб чиқилган). Стандарт айланиш тезлиги, масалан, ЭИДЭ интерфейси учун — 3600, 4500 ва 5400 айл/мин.

Процессорнинг дисклар билан маълумотлар алмашиш тезлигини ошириш учун ҚМДЙни кешлаш керак, дисклар учун кеш хотира асосий хотира учун кешнинг функционал вазифаси каби вазифага егадир, яъни дисска ёзилаётган ёки ундан ўқилаётган маълумотларни қисқа вақт сақлаш учун тез ҳаракатланадиган хотира буфери бўлиб хизмат қилади. Кеш-хотира дисководга нисбатан созланган бўлиши мумкин, тезкор хотирада дастурли ёл билан яратилиши ҳам мумкин (масалан, Мисрософт Смартдрив драйвери билан). Процессорнинг диск кеш-хотираси билан маълумотларни алмашиш тезлиги 100 Мбайт/сга этиши мумкин. ШҚда одатда битта, кам ҳолларда бир нечта қаттиқ магнит дисклардаги йиғувчилар бўлади. Лекин МС ДОСда дастур воситалари билан битта физик диск бир нечта «мантиқий» дискларга бўлиниши мумкин; шу билан бирга битта йиғувчида бир нечта ҚМД имитация қилинади. Олинадиган винчестерлар ҳам ишлатилади — уларнинг сиғими одатда 1 Гбайтдан ошмайди.

Винчестер – Хард Диск Дриве – Қаттиқ Диск Юритувчи – доимий хотира курилмаси асосан компютердаги маълумотларни сақлаб туриш учун мўлжалланган. Уни оператив – тезкор хотирадан фарқи шундаки, ундаги маълумотларни сақлаб туриш электр токига боғлиқ бўлмаган ҳодиса ҳисобланади. Шу билан бирга уни ҳажми анча катта бўлади ва оператив- тезкор хотирадан фарқли ўлароқ у Мотхербоард – Она платага уланади, ўрнатилмайди. Қаттиқ дискни қуйидаги асосий параметрлари бор: 1 Интерфейс - бу асосан винчестерни асосий турини ажратиш учун ишлатиладиган параметр. Масалан сиз она плата сотиб оламан деётганингизда ундаги қаттиқ диск разёми қандай эканлигини сўрайсиз, айнан ана шу интерфейсни белгилаб беради. Масалан аввалроқ ишлаб чиқарилган она платаларда АТА ёки УАТА – (Ултра АТА) винчестерлари учун ИДЭ портлари ишлатилар эди. Кейинги чиқарилаётган она платаларда эса САТА- (Сериал АТА) портлари ишлатила бошланди. Буларни фарқлаш осон, Ата(ёки УАТА) винчестерлари учун ИДЭ портларига уланишда катта шлефтлардан фойдаланилади ва уларни разёми ҳам катта бўлади. Бунда битта шлефдан битта ИДЭ портига 2 та винчестер кетма- кет, ёки 2 та дисковод, ёки битта винчестер + битта дисковод (СД,ДВД-РОМ/РВ) улаш мумкин бўлади. Ана шунда шлефдаги ёлни иккига бўлиш учун - мастер/слэве ларни ажратиш керак бўлади ва бунинг учун Жумперлардан фойдаланилади. Қуйида мавжуд интерфейсларни келтирамиз: - АТА (ИДЭ ва ПАТА), - САТА, - эСАТА, - СССИ, - САС, - ФиреВире, - СДИО - Фибре Чаннел. 2 Хотира ҳажми - хотира ҳажми винчестерда маълумотларни сақлаш ҳажмини беради. Маълумки компютерда маълумотлар 0 ва 1 лардан

иборат. Винчестерда эса шунга мос тарзда сигнал қайтарувчи нукта ва сигнал қайтармайдиган нукта олинади. Я`нивинчестерни ичида ма`лумот сақловчи жой бўлиб алюминий қопламали дисклар хизмат қилади. Уларни юзасига жуда игничга ёзиш каллакли головка орқали кетма-кет чуқурчали ва чуқурчали эмас нукталар қўйилади. Ана шу нуктачалар кетма-кетлиги 0 ва 1 ларни бериб ма`лумотларни акс эттиради. Ма`лумки 8 та 0 ва 1 кетма-кетлиги 1 байт. 1024 байт- 1Кбайт. 1024 Кбайт- 1 Мбайт. 1024 Мбайт – 1 Гбайт. 1024 гбайт – 1 Терабайт ни ташкил қилади. Лекин винчестер ишлаб чиқаришда 1 Гбайт – 1000 Мбайт қилиб олинади. Шунинг учун масалан, 200 Гб = 186.2 Гб га тенг бўлиб қолади. Бошқа хажмларда ҳам шундай. Хозирда бир неча Терабайт ўлчовли винчестерлар ҳам ишлаб чиқарилди. 3 Физик ўлчамми – бунда асосан винчестерни алюминий дискини катталиги олинади. Кўп ҳолларда оддий Шахсий Компютерлар учун мўлжалланган винчестерларда ва нотебоокларда 3,5 ва 2,5 дюмли дисклар ишлатилади. Бундан ташқари яна 1,8 дюмли, 1,3 дюмли, 1 дюм ва 0,85 дюмлиларини ҳам ишлаб чиқаришади. Бундай дискли қаттиқ дискларга мисол қилиб УСБ орқали уланадиган ташқи хотира қурилмалари (Ташқи винчестерлар) ни келтиришимиз мумкин. 8 и 5,25 дюмлиларини эса хозирда ишлаб чиқариш тўхтатилган. 4 Мурожаат этиш вақти- яни головкани керакли жойга етиб бориш вақти ва ўқиш/ёзишга киришиши. Бу вақт 2,5 дан 16 микросекундгача бўлиши мумкин. 5 Диск цилиндрини айланиш вақти - яни минутига айланишлар сони. Бу параметр мурожаат этиш вақти ва ма`лумот узатиш вақтига ҳам тасир этади. Хозирда нотебоокларда: 4200, 5400 ва 7200 рпм 5400, 5900, 7200 и 10 000 ШКларда ва 10 000 – 15 000 катта серверларда ўлчамлари бор. 6 Ишончилиги. – бу винчестерни бирор қисмида хатолик юз берадиган бўлса шуни аниқлаш, диагностика қилиш қобилиятидир. Кўпчилик винтларда бу катталик С.М.А.Р.Т. технологияси деб ҳам аталади. Бу технология виенчестерни хатоликларини тест қилишни ўз ичига олади. Масалан, секторлардан бирортаси зарарланиб қолса, уни ўрнини зарарланмаган бошқа секторга алмаштиради. 7 Секундига киритиш/ чиқариш операциялари сони, яни винчестерга ёзиш ва ундан ўқишлар учун кетадиган вақт, ма`лумотларни ўқиб олиш ёки ёзиб қўйиш тезлиги ҳисобланади. Бу кўрсаткич 50 операция/ секунд дан 100 операция секундгача боради.

Фойдаланилган адабиётлар.

1. Аминов И.Б. Информатика ва дастурлаш. Маорузалар матни. 2010 йил. СамДУ.
2. С.К.Ғаниев. Электрон ҳисоблаш машиналари ва системалари. Тошкент.

Интернет сайтлари:

www.Зиёнет.уз

www.Реферат.уз

Лабораторияиш № 16.

Мавзу: Оперативхотирамикросхемалари.

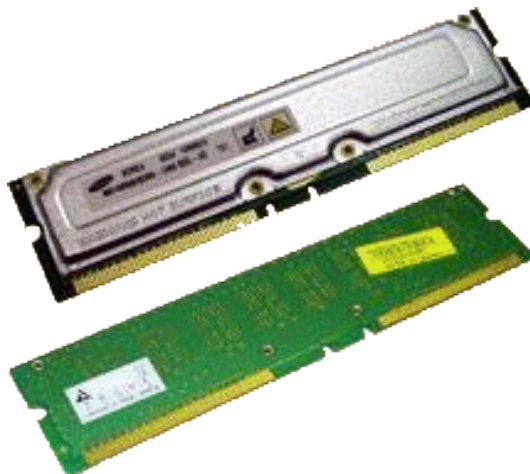
Ишнинг мақсади: Оператив хотира ва унинг вазифасини ўрганиш.

Калит сўзлар: Оператив хотира қурилмаси.

Оператив хотира - бу процессорнинг ишчи соҳасидир. Унда иш вақтидаги барча программа ва маълумотлар сақланади. Оператив хотира кўпинча вақтинчалик хотира деб ҳам аталади, чунки ундаги программа ва маълумотлар фақат компьютер ёқиғлигида ёки компьютер қайта юклангунича сақланади. Компютер ўчирилишидан ёки қайта юкланишидан олдин барча маълумотлар сақлаб қўйилиши лозим. Оператив хотира баъзида ихтиёрий мурожат қилиш мумкин бўлган сақлаш қурилмаси деб ҳам юритилади. Бунинг маъноси шундан иборатки оператив хотирадаги маълумотларга мурожат ундаги маълумотларнинг кетма-кетлигига боғлиқ эмас.

1-расм.

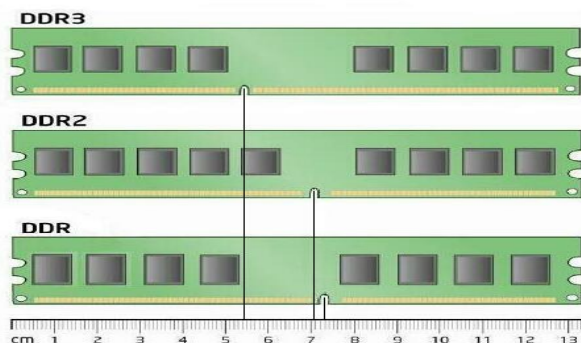
Оператив хотирани қуйидаги параметрлари бор:



Тип. Оператив хотирани бугунгача бир неча хил тип (тур)лари бор.

1. СИММ;
2. ДИММ;
3. ДДР2
4. ДДР3

Булар бир-биридан кўриниши, хотира ҳажми, частотаси ва бошқа параметрлари билан фарқланади.



2-расм. Оператив хотира турларини бир-биридан фарқи.

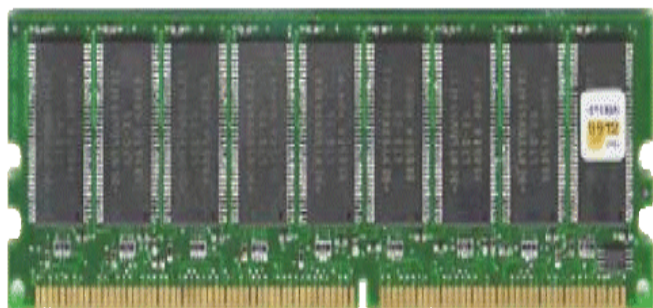
Хажми. Типидан келиб чикиб бир-биридан фаркланади. Она платада оператив хотира курилмаси учун 2 ва ундан ортиқ жой бўлиши ҳам мумкин. Бугунги кунга келиб ДДР3 туридаги оператив хотираларни 3-4 Гб хажмлилари ва унданда юқори хажмлилари ҳам бор. ДДР2 туридаги оператив хотираларда 1-2 Гб юқори хажм хисобланар эди. Оператив хотирани хотира хажми хақида гап кетганида операцион тизимни ҳам хисобга олиш керак бўлади. Чунки агар, операцион тизим максимум 2 Гб ма`лумот билан ишлай олсаю, оператив хотира хажми 8 Гб бўлса, унда қолган 6 Гб ишлатилмай ётаверади. Тузлиши жихатидан ДДР3 - ДДР2 дан анча кичикроқ кўринишда бўлсада, кўпгина параметрлари ундан юқоридир.

Частотаси. Бу она плата билан ма`лумот алмашиш вақтида оператив хотира каналидан қанчадир вақтда (масалан бир секундда) неча марта ма`лумот ўтиш кўрсаткичидир. Оператив хотира частотаси хақида гапирилганда, она платадаги оператив хотира портлари билан микропроцессор орасидаги шинани частотасини ҳам хисобга олиш керак, чунки оператив хотира частотаси 1600 Мхз бўлсаю, она платадаги оператив хотирани микропроцессор билан уловчи шина частотаси 1066 Мхз бўлса, унда максимал оператив хотира ва микропроцессор ўртасидаги ма`лумот алмашиш тезлиги 1066 Мхз дан ошмай тураверади.

Тайминги. Бу ма`лумотни оператив хотира модуллари орасида ўтаётганида ушланиб қоладиган вақти хисобланади. Бундай параметрлар кўп хисоблансада, асосий 4 таси куйидагилар:

- 1.САС Латенсй
- 2.РАС то САС Делай
- 3.РАС Пречарге Тиме
- 4.ДРАМ сйсле Тиме

Бу параметр оператив хотирани частотаси билан боғлиқ бўлиб, қанча частота катта бўлса, уни тайминги шунча катта бўлиши мумкин. Лекин бази оператив хотира ишлаб чиқарувчи фирмаларни махсулотларида "LOW Латенсй" деган ёзув бўлади. Бу "катта частотада-кам ушланиб қолиш вақти" ма`носини беради. Кучланиш: оператив хотира учун кетадиган ток кучи кучланиши. Албатта бундай кўрсаткичи кичкина бўлган оператив хотиралар бўлгани яхши. Лекин частота қанчалик катта бўлгани сари унга керак бўладиган ток кучи кучланиши ҳам шунчалик катта бўлиб бораверади. Бу параметр юзасидан "ЛВ"-Low Волтаге маркировкали оператив хотираларни харид қилиш мақсадга мувофиқ бўлади. Оператив хотира деган атама кўпинча фақат системани ташкил этувчи микросхемаларни англатмай, балки мантиқий акслантириш ва жойлаштириш деган тушунчаларни ҳам ўз ичига олади. Мантиқий акслантириш - бу ўрнатилган микросхемаларда адресларни ташкил этиш усулидир. Жойлаштириш - бу аниқ бир турдаги ахборотни адреслар бўйича жойлашдир. Бирор офисда қайсидир ходим картотекадаги ма`лумотни қайта ишляпти деб тасаввур қилайлик. Бизнинг мисолда картотека вазифасини программа ва ма`лумотларни узоқ вақт сақловчи қаттиқ диск бажаради. Жорий вақтдаходим қайта ишляётган ишчи столни системанинг оператив хотираси тасвирлайди. Ходимнинг ўзи эса процессоргаўхшаган иш бажаради. У столдаги барча хужжатларга мурожаат қила олади. Бироқ аниқ бир хужжат столда бўлишидан олдин уни картотекадан кидириб топиш керак. Агар ишчи стол керакли даражада катта бўлса унда бир вақтнинг ўзида бир неча хужжат билан ишлаш мумкин. Системага қўшимча қаттиқ диск қўшиш худди офисга янги картотека қўшилгандай - компьютер доимий равишда кўпроқ ма`лумот сақлай олади. Системадаги оператив хотирани ортириш офисдаги ишчи столни кенгайтириш демакдир - компьютер бир вақтнинг ўзида кўпроқ программа ва ма`лумотлар билан ишлай олади.



3-расм.

Замонавий компютерларда 3 турдаги хотира қурилмалари ишлатилади:

1. *ROM (Read Only Memory)* - доимий сақлаш қурилмаси. Бу қурилмага маълумотлар ёзиб бўлмайди.
2. *ДРАМ (Динамис Рандом Ассесс Меморй)* - ихтиёрий мурожаат қилиш мумкин бўлган динамик хотира қурилмаси.
3. *СРАМ (Статис РАМ)* - статик оператив хотира.

РОМ

РОМ туридаги хотирада маълумотларни фақат сақлаш мумкин бўлиб унга ҳеч нарса ёзиб бўлмайди. Бу хотирада компютер электр тўки манбаига уланганда уни ишга тушириш буйруқлари ёзилган бўлади. Бу буйруқлардан фойдаланиб компютер операцион системани топади ва уни ишга туширади. Бундан ташқари ушбу буйруқлар ёрдамида компютер қурилмалари текширилади.

Системали платадаги РОМ хотирасида асосан 4 та дастур бўлади:

1. ПОСТ (Power-On Self Test) - компютер манбага уланганда текшириш системаси.
2. CMOS Сетуп - фойдаланувчига система кўрсаткичларини ўзгартириш имконини берувчи дастур.
3. Бошланғич юклаш дастури - бу дастур дискда операцион системани қидиради.
4. Базавий киритиш-чиқариш системаси - компютер аппарат қисми, айниқса компютер ишхга тушганда активлаштириш керак бўлган қурилмалар драйверлари.

ДРАМ

Динамик оператив хотира ҳозирда кўп систремалар томонидан ишлатилади. Унинг асосий устунлиги шундан иборат ушбу турдаги хотираларда хотира катаклари анча зич жойлашгандир. Бу нарса катта ҳажмдаги хотирани кичик микросхемага ўрнатишга имкон беради.

ДРАМ хотира катаклари конденсаторлардан иборат бўлиб, зарядланган конденсаторлар 1 га, зарядланмаганлари 0 га мос келади. Бироқ бу турда маълумот сақлашнинг бир камчилиги бор. Гап шунадаки, конденсаторлар тез ўз зарядини ёқотади ва шу туфайли улардаги маълумот ёқолмаслиги учун уларни тез-тез қайта зарядлаб туриш лозим. Бу ҳолат регенерация дейилади. Айнан ДРАМ хотираларида регенерация зарурлиги туфайли уларда доимий маълумот сақлаш мумкин эмас ва компютер ўчирилганда у ердаги бача маълумот ўчиб кетади.

ЭДО

1995-йилдан бошлаб Пентиум асосидаги компютерларда оператив хотираларнинг янги - *ЭДО (Эхтендед Дата Оут)* деб аталувчи тури ишлатилмоқда. Бу ФПМ хотираларнинг мукаммалашган тури бўлиб уни баъзида *Xüner Page Mode* деб ҳам аташади. ЭДО туридаги хотиралар Мисрон Течнологй фирмаси томонидан ишлаб чиқилган ва патентлаштирилгандир. ФПМ туридаги хотиралардан фарқли равишда, ЭДО туридаги хотираларда хотира контроллери адрес устунини ўчираётганида микросхемадаги

ма`лумотларни чиқариш драйверлари ўчмайди. Бу эса олдинги ва кейинги сиклларни улашни та`минлайди ва ҳар бир сиклда тахминан 10 нс вақтни тежашга ёрдам беради. Шундай қилиб ЭДО туридаги хотираларда контроллер адрес устунини топгунича ма`лумотлар жорий адресдан ўқиладиганди. Бу худди навбатлашни қўллаш учун банкдан фойдалангандек гапдир, бироқ бунда иккита банк талаб қилинмайди.

Фойдаланилган адабиётлар.

1. Аминов И.Б. Информатика ва дастурлаш. Маорузалар матни. 2010 йил. СамДУ.
 2. С.К.Ғаниев. Электрон ҳисоблаш машиналари ва системалари. Тошкент.
- Интернет сайтлари:
www.Зиёнет.уз
www.Реферат.уз

Лаборатория иш № 18.

Мавзу: Рақамли қурилмаларни лойихалаштириш асослари.

Ишнинг мақсади: Рақамли қурилмаларни аҳамияти ҳақида маълумот олиш.

Назарий қисм

Интегралмикросхемдалардан ташкил топган рақамли техника варақамли усуллар, шужумладан, микропроцессор системалари, телевизион, радиоуза тиш ва алоқа аппаратуралари да ахборот ташкил этиш да кенг татбиқ этилган. Рақамли техника ҳозирги кун да ҳисоблаш техникасининг асосини ташкил қилиб қуйидаги ёнал ишлар да кенг қўлланилмоқда:

- Технологик жараёнларни автоматик бошқариш, техник хусусиятларини автоматик назорат қилиш ва таҳлиш қилиш;
- Электрон ҳисоблаш машиналари да административ бошқариш, илмий ишлар ва автоматлаштирилган лойихалаштиришлар учун фойдаланилмоқда.

- Рақамли техниканинг ривожланишига 1949-йилда транзисторнинг яратилиши туртки бўлди. Бизга маълум бўлган мантикий функция ва амалларнинг ҳосил қилишда транзисторлардан фойдаланиш имконияти мавжудлиги рақамли техниканинг шудара жада жадал ривожланишига олиб келди.

Ҳозирги кунга келиб барча ЭХМ процессорларининг асосини ташкил қилувчи интегралмикросхемаларда, транзисторларда қурилган мантикий функциялар асосий ҳисоблаш ишларини амалга оширади. Рақамли қурилмаларда ёб, мантикий алгебра функцияларини амалга ошириш учун ишлатиладиган қурилмаларга айтади.

- Мантикий алгебра функцияларини ташкил этишда қўлланиладиган қурилма мантикий қурилма ёки мантикий қурилма деб аталади.

- Рақамли қурилмалар кодли сўзларни киритиш ва чиқариш усулига қараб кетма-кет, параллел ва аралаш турларга бўлинади.

Кетма-кет рақамли қурилма киришига кодли сўз белгилари бир вақтда берилмайди.

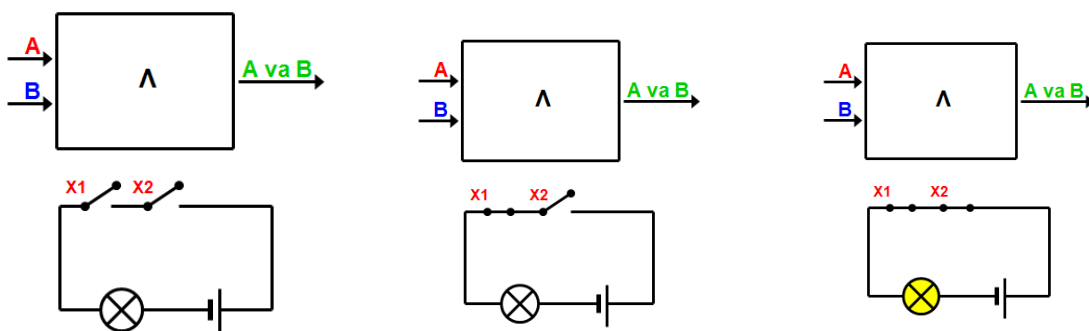
Параллел рақамли қурилма киришига киришига ҳар бир кириш белги бир вақтда берилди.

Бунда киришда 2 та (И, ИИ) учразрядли сигнал белгилари бир вақтда берилди ва чиқишда ҳам учразрядли сигнал белгилари бир вақтда чиқади.

Мос тузиш схемаси ("ВА" элементи)

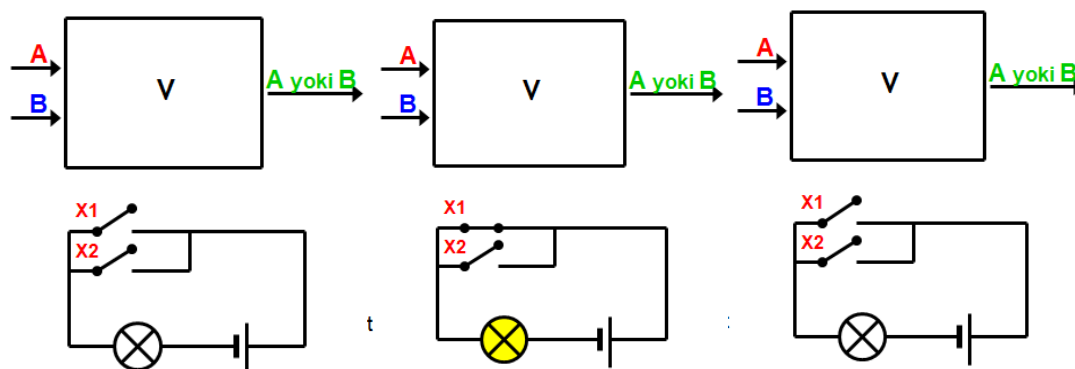
Мантикий кўпайтиришни амалга оширадиган схема тузиш масаласи қўйилган бўлсин.

Бундай схема икки А ва Б киришга ва битта А ∧ Б чиқишга эга бўлади.



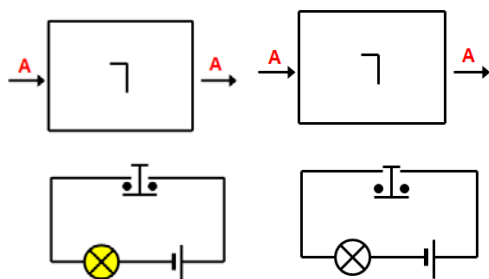
Йиғувчи схема (“ЁКИ” элементи)

Бу схема кириш сигналга нисбатан камроқ “талаб қўяди”. Киришлардан камида бирида 1 қиймат бўлган ҳолда чиқишда ҳам 1 ҳосил бўлаверади. “Ёки” мантикий амалига бўйсунувчи электр схема ток манбайи, лампочка ва паралел уланган иккита улагичдан иборат бўлиши мумкин.



Инвентор схемаси (“ЭМАС” элементи)

Инвентор схемасини “тескари занжир” деб атаса ҳам бўлади. Унда битта кириш ва битта чиқиш мавжуд. “ЭМАС” мантикий амалига мос келадиган электр схема ток манбаи, чирок ва тутмадан иборат.



Назорат саволлари:

1. Рақамли қурилмаларни лойиҳалаш.
2. Мос тушиш схемасини тушунтириб беринг?
3. Йиғувчи схема ишлаш принципини тушунтириб беринг?

Фойдаланилган адабиётлар.

1. Х.К. Арипов, А.М. Абдуллаев, Н.Б. Алимова, Х.Х. Бустанов, Е.В. Обхедков, Ш.Т. Тошматов. Схемотехника. Т.: ТАФАККУР БЎСТОНИ, 2013й.
2. Х.К. Арипов, А.М. Абдуллаев, Н.Б. Алимова, Х.Х. Бустанов, Е.В. Обхедков, Ш.Т. Тошматов. Схемотехника. Т.: ALOQASHI, 2010г.
3. А.Г. Алексенко. Основы микросхемотехники. Изд. 3-е. –Москва. ЮНИМЕДИАСТАЙЛ.2002 г. -448с.
4. Схемотехника ЭВМ, С. Н. Лехин, , Санкт-Петербург, 2010г.

Қўшимча адабиётлар

1. Нефедов А.В. и др. Зарубежные интегральные микросхемы. 1989г.
2. Карлащук В.И. Электронная лаборатория на IBMPC. 2006г.
3. Цифровая схемотехника., Ю.Е. Мишулин., В.А.Немонтов., 2006г.
4. Основы схемотехники цифровых устройств., Л.А.Брякин., 2005г.
5. Multisim User Guide, National Instruments, 2007 у.
6. Н.П. Бабич, И.А. Жуков. Компьютерная схемотехника. Учебное пособие К.: МК-Пресс, 2004г., 576 с.
7. Digital Logic Design., Jiwang WareZ Scene., Fourth Edition., 2002у.
8. Угрюмов Е.П. Цифровая схемотехника.- СПб.: БХВ, Санкт-Петербург, 2000г.
9. Кучумов А.Н. Электроника и схемотехника. 2002г.
10. Акулова О.А. и др. Основы элементной базы ЭВМ. Учебное пособие. М.: МГТУ им. Н.Э. Баумана, 2002г.